



СОВРЕМЕННЫЕ МИКРОСХЕМЫ МАЛОЙ СТЕПЕНИ ИНТЕГРАЦИИ ДЛЯ АППАРАТУРЫ КОСМИЧЕСКОГО НАЗНАЧЕНИЯ

UP-TO-DATE SMALL SCALE INTEGRATION CHIPS FOR SPACE APPLICATIONS

УДК 621.382, ВАК 05.27.01, DOI:10.22184/1993-8578.2016.70.8.32.38

В.Коновалов*, В.Коняхин*, С.Бражников* / V.Konovalev@tcen.ru, V.Koniakhin@tcen.ru, S.Brazhnikov@tcen.ru
V.Konovalev*, V.Koniakhin*, S.Brazhnikov*

Представлены две серии микросхем малой степени интеграции, разработанные на основе базового кристалла 5529TP015: серия многофункциональных микросхем стандартной логики и серия цифро-аналоговых микросхем для организации дифференциальной линии связи LVDS и LVDM. Приведены основные характеристики микросхем и состав реализованных в них функций.

This article describes two series of small-scale integration chips developed on the basis of 5529TP015 structured application specific integrated circuit: a series of standard logic multifunctional integrated circuits and a series of digital-analog integrated circuits for LVDS and LVDM differential communication line buildup. It presents the basic characteristics of the microcircuits and the list of functions implemented wherein.

Микросхемы малой степени интеграции более 30 лет широко использовались в качестве основных компонентов при проектировании цифровых устройств. Однако в настоящее время их применение в цифровых устройствах существенно сократилось. На смену микросхемам малой степени интеграции пришли ПЛИС, микроконтроллеры, сигнальные процессоры и другие специализированные микросхемы, позволяющие создавать гораздо более совершенные и технически более сложные изделия.

При проектировании аппаратуры довольно часто возникают проблемы согласования сигналов между микросхемами. В подобных случаях применение больших интегральных схем, таких как ПЛИС, может быть не целесообразным. Для этих задач в настоящее время широко используются микросхемы согласующей логики в микроминиатюрных корпусах. В большинстве своем это микросхемы инверторов или логических элементов с малым количеством входов.

Серии таких микросхем малой степени интеграции занимают свою нишу на рынке микроэлектроники, имеют широкую номенклатуру и в больших количествах выпускаются для коммерческого и промышленного применений.

Для создания особо надежной аппаратуры специального и космического назначения с длительным сроком эксплуатации без возможности ремонта требуются микросхемы военного или космического уровня качества. При ее разработке и производстве вся применяемая электронная компонентная база подвергается дополнительным отбраковочным испытаниям (ДОИ). ДОИ – это длительные и дорогостоящие испытания, которые проводятся для каждой партии и каждого типа микросхем. Соответственно, чем шире номенклатура применяемых в аппаратуре микросхем, тем существеннее затраты на ДОИ. При этом, потребность в микросхемах малой степени интеграции, как правило, мала (единицы, десятки штук), однако их номенклатура может быть значительной.

* НПК "Технологический центр" / SMC "Technological Centre".

Перечисленные выше факторы говорят о необходимости создания функционально гибких, универсальных микросхем, способных выполнять функции схем малой степени интеграции и имеющих высокую надежность для применения в аппаратуре космического назначения.

МНОГОФУНКЦИОНАЛЬНЫЕ МИКРОСХЕМЫ МАЛОЙ СТЕПЕНИ ИНТЕГРАЦИИ

В НПК "Технологический центр" на основе младшего типа базового кристалла серии 5529 были разработаны две многофункциональные цифровые микросхемы 5529TP015-674 и 5529TP015-675 для аппаратуры космического назначения, позволяющие заменить большинство типов микросхем малой степени интеграции.

При проектировании многофункциональных микросхем необходимо было достигнуть компромисса между функциональной гибкостью

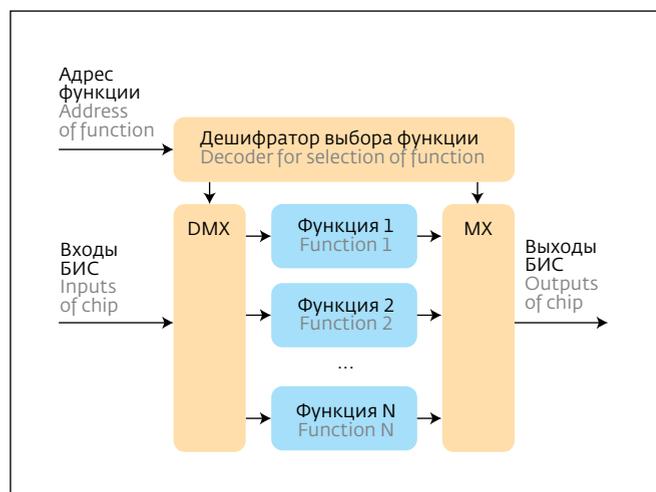


Рис.1. Структурная схема БИС 5529TP015-674 и 5529TP015-675

Fig.1. Block diagram of 5529TP015-674 and 5529TP015-675 chips

Small-scale integration chips for over 30 years has been widely used as key components in the design of digital devices. At present, however, their application in digital devices have declined significantly. FPGA, microcontrollers, signal processors and other specialized chips that allow to create much more sophisticated and technically more complex products, replaced the small-scale integration chips.

A problem often encountered in the design of the equipment is the coordination of signals between chips. In such cases, the use of large scale integrated circuits, such as FPGAs, may not be appropriate. For this purpose, matching chips in microminiature packages are widely used. The majority of these chips are inverters or logic elements with a small number of inputs. Wide range of such small-scale integration chips occupy a special niche in the market of microelectronics, and in large numbers are manufactured for commercial and industrial applications.

The development of highly reliable equipment for special and space applications with a long service life without repair requires chips of military or space level of quality. During its development and production all electronic components are subjected to additional screening tests. It is a long and costly tests, which are conducted for each batch and each type of chip. Accordingly, the wider range of chips is used in equipment, the greater are the cost of the screening tests. At the same time, the need for small-scale integration chips is usually small (units or tens of units), but their diversity may be significant.

These factors indicate the need to create functionally flexible, versatile chips, which would be capable to perform the functions of the small-scale integration chips and would have the high reliability for use in equipment for space applications.

MULTIFUNCTION SMALL-SCALE INTEGRATION CHIPS

SMC "Technological Centre" has developed on the basis of lower

type of 5529 gate array two multifunctional digital circuits – 5529TP015-674 and 5529TP015-675, which are intended for equipment for space applications and can replace most types of small-scale integration chips.

When designing circuits, it was necessary to reach a compromise between functional flexibility and ease of implementation. The selection of the function is implemented by means of decoding of its address, which is set by the connection of specific external pins of the chip to "power" or "ground". Block diagram of multifunction chip is shown in Fig.1. Address of the configured function is transferred to the decoder of function selection. The outputs of the decoder multiplex the inputs and outputs of the chip to the unit that implements the corresponding function. This method is quite simple and secure as it doesn't use memory cells for configuring ship. The number of possible functions realizable with this method of configuration is equal to 2^N ,

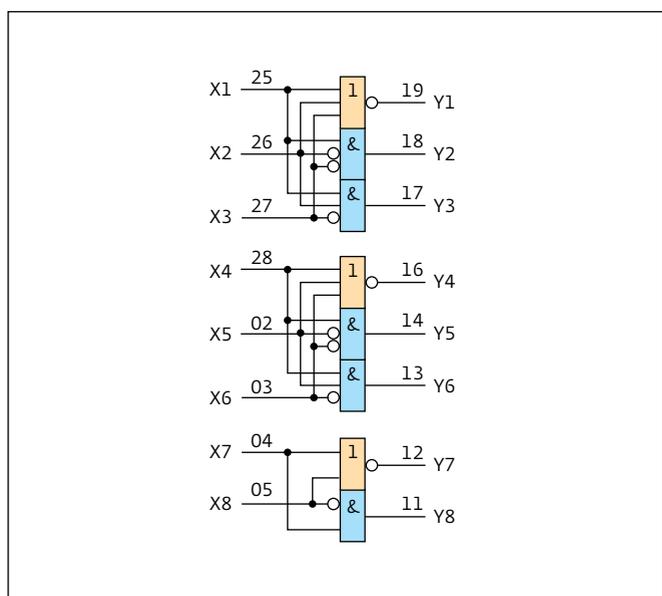


Рис.2. Схема и логические функции выходов микросхемы 5529TP015-675 при выполнении функции "054"

Fig.2. Diagram and logic functions of outputs of 5529TP015-675 chip when "054" function is executed

и простотой реализации. Был применен способ выбора функции с помощью дешифрации ее адреса, задаваемого подключением к "питанию" или "земле" специальных внешних выводов микросхемы. Структурная схема БИС серии многофункциональных микросхем представлена на рис.1. Адрес сконфигурированной функции поступает на дешифратор выбора функции.

where N is the number of address pins that provides enough functional flexibility. Small size, reliability and resistance to influence of special factors are important characteristics of the chips of this family.

To determine the set of features planned for implementation in 5529TP015-674 chip, the analysis of 54 (74), 4000 families and domestic small-scale integration chips was carried out. The most popular functions were selected based on the results of the analysis. 5529TP015-674 multifunction digital sequential logic chip has eight data outputs, ten information and seven address inputs and

implements 124 functions of the following types:

- logic elements and splitters;
- digital comparators;
- encoders;
- decoders;
- multiplexers;
- adders;
- composers;
- RS, D and JK flip-flops;
- registers;
- shift registers;
- Johnson counters;
- binary and binary-decimal counters.

Some chips of 74 family that have functions implemented in 5529TP015-674 chip are presented in the table.

Выходы дешифратора мультиплексируют входы и выходы микросхемы к блоку, реализующему соответствующую адресу функцию. Такой способ является достаточно простым и надежным, так как не использует ячейки памяти для конфигурирования микросхемы. Количество возможных реализуемых функций при таком способе конфигурирования равно 2^N , где N – количество адресных выводов, что обеспечивает достаточную функциональную гибкость. Также важными характеристиками микросхем серии являются небольшие габариты, надежность работы и устойчивость к воздействию специальных факторов.

Для определения набора функций, планируемых для реализации в микросхеме 5529TP015-674, был проведен анализ серий 54 (74), 4000 и отечественных микросхем малой степени интеграции. На основании результатов анализа были выбраны наиболее востребованные функции. Многофункциональная цифровая микросхема последовательной логики 5529TP015-674 имеет восемь информационных выходов, десять информационных и семь адресных входов и реализует 124 функции следующих типов:

- логические элементы и разветвители;
- цифровые компараторы;
- шифраторы;
- дешифраторы;
- мультиплексоры;

Multifunction digital chip 5529TP015-675 511 implements 511 different combinational logic functions, has eight information outputs and also eight information and nine address inputs. The chip contains all the possible logic functions with two and three input variables, and potentially the most common functions with more variables [1]. Eight different matching functions are defined in one function for greater flexibility of the chip. The example below shows the logical functions that correspond to the configuration address "054" (a graphical image shown in Fig.2):



Таблица. Некоторые микросхемы 74-й серии, функционально реализованные в 5529TP015-674

Some chips of 74 family, which are functionally implemented in 5529TP015-674 chip

Обозначение Designation	Краткое описание Brief description	Обозначение Designation	Краткое описание Brief description
74LS54	3-2-2-3-входная AND-OR логическая схема 3-2-2-3-input AND/OR inverter gate	74LS240	Восемь инверторов с высокоимпедансным состоянием выходов Octal buffer/line driver with 3-state outputs
74F74	Два D триггера Dual D-type flip-flop	74LS241	Восемь буферов с высокоимпедансным состоянием выходов Octal buffer/line driver with 3-state outputs
74LS75	4-битный регистр D триггеров-защелок 4-bit bistable latches	74LS247	Дешифратор 4 в 7 для семисегментного индикатора BCD to 7-segment decoder
74LS83	4-битный сумматор 4-bit adder	74LS248	Дешифратор 4 в 7 для семисегментного индикатора BCD to 7-segment decoder
74LS85	4-битный компаратор с выработкой сигналов LT, GT, EQ 4-bit magnitude comparator	74F256	Две 4-битные адресных защелки Dual 4-bit addressable latch
74LS95	4-битный сдвиговый регистр 4-bit shift register	74LS257	4-разрядный мультиплексор 2 в 1 Quad 2-input multiplexer
74F112	Два JK-триггера Dual J-K negative edge-triggered flip-flop	74LS258	4-разрядный мультиплексор 2 в 1 с инверсией Quad 2-to-1 line multiplexer inverter
74F113	Два JK-триггера Dual J-K negative edge-triggered flip-flop	74LS259	8-битная адресная защелка 8-bit addressable latch
74LS137	Дешифратор 3 в 8 с защелками на входе адреса 3-to-8 decoder with address latches	74LS273	8-битный регистр со сбросом 8-bit register with clear
74F139	Два дешифратора 2 в 4 Dual 2-to-4 decoder	74LS279	Четыре RS защелки Quad SR latch
74LS147	Приоритетный шифратор 10 в 4 10-to-4 priority encoder	74LS280	9-битный XOR/XNOR 9-bit odd/even parity generator/checker
74LS148	Приоритетный шифратор 8 в 3 8-to-3 priority encoder	74LS348	Приоритетный шифратор 8 в 3 с высокоимпедансным состоянием 8-input priority encoder with 3-state outputs
74LS153	Два мультиплексора 4 в 1 Dual 4-to-1 multiplexer	74F350	4-битная логика сдвига 4-bit shifter with 3-state output
74LS157	Четыре мультиплексора 2 в 1 Quad 2-to-1 multiplexer	74LS352	2-разрядный мультиплексор 4 в 1 Dual 4-input multiplexer
74LS158	Четыре мультиплексора 2 в 1 с инверсией Quad 2-to-1 multiplexer inverter	74F373	8-битный регистр защелок с высокоимпедансным состоянием Octal transparent latch with 3-state outputs
74LS161	4-разрядный двоично-десятичный счетчик 4-bit binary-decimal counter	74F374	8-битный регистр с высокоимпедансным состоянием Octal transparent latch with 3-state outputs
74LS163	4-разрядный двоично-десятичный счетчик 4-bit binary-decimal counter	74LS395	4-битный сдвиговый регистр с высокоимпедансным состоянием 4-bit shift register with 3-state outputs
74LS164	8-битный сдвиговый регистр 8-bit shift register	74LS399	4-битный регистр с мультиплексированием входов Quad 2-input multiplexer
74LS168	4-разрядный двоичный счетчик 4-bit binary counter	74F538	Дешифратор 3 в 8 с высокоимпедансным состоянием 1-to-8 decoder with 3-state outputs
74LS170	Регистровая матрица 4 × 4 4 × 4 register file	74F539	Два дешифратора 2 в 4 с высокоимпедансным состоянием Dual 1-to-4 decoder with 3-state outputs
74LS173	4-битный регистр с высокоимпедансным состоянием выходов 4-bit D-type register with 3-state outputs		
74LS190	4-разрядный двоично-десятичный счетчик 4-bit binary-decimal counter		
74LS194	4-битный универсальный сдвиговый регистр 4-bit bidirectional universal shift register		
74LS195	4-битный универсальный сдвиговый регистр (JK управление) 4-bit parallel-access shift register		

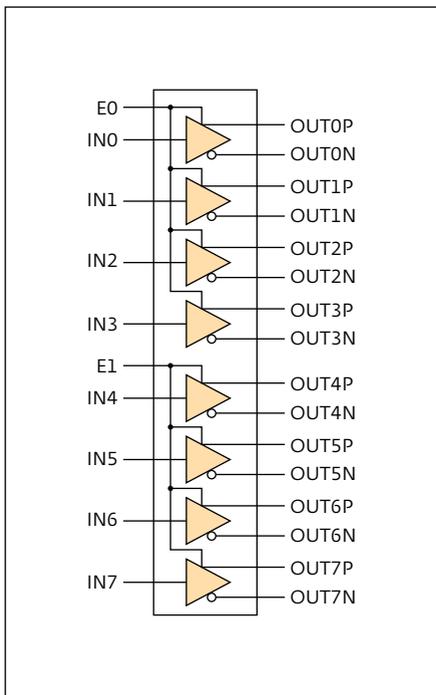


Рис.3. Функциональная схема микросхем 5529TP015-688 и 5529TP015-698
Fig.3. Functional diagram of 5529TP015-688 and 5529TP015-698 chips

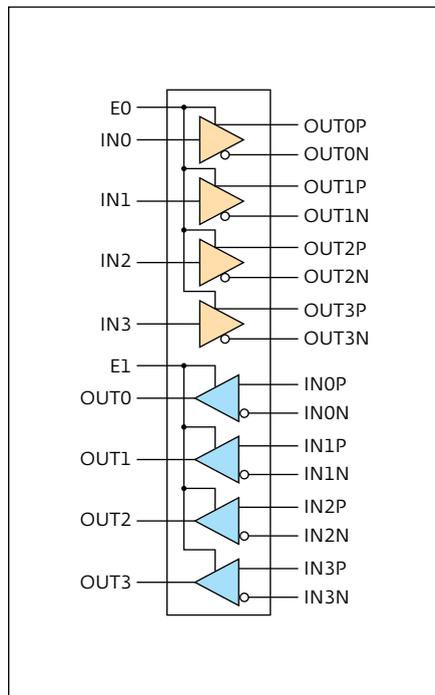


Рис.4. Функциональная схема микросхем 5529TP015-689 и 5529TP015-699
Fig.4. Functional diagram of 5529TP015-689 and 5529TP015-699 chips

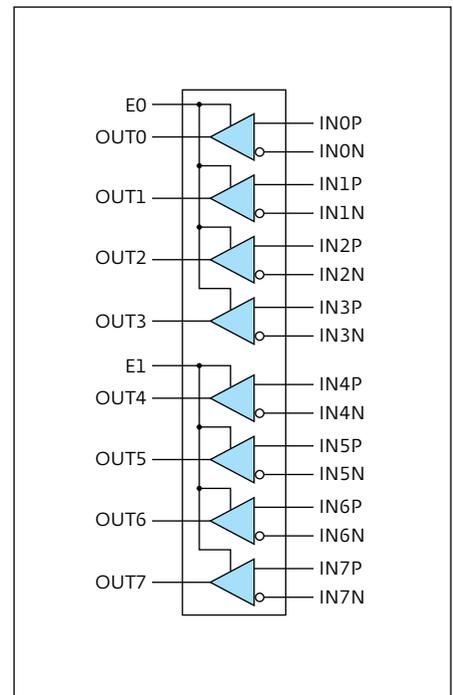


Рис.5. Функциональная схема микросхемы 5529TP015-697
Fig.5. Functional diagram of 5529TP015-697 chip

- сумматоры;
- формирователи;
- RS, D и JK триггеры;
- регистры с записью по фронту и по уровню синхросигнала;

- сдвиговые регистры;
 - счетчики Джонсона;
 - двоичные и двоично-десятичные счетчики.
- Некоторые микросхемы 74-й серии, функционально аналогичные реализованным в микро-

$$\begin{aligned} Y1 &= \overline{X1 + X2 + X3}; \\ Y2 &= X1 \& \overline{X2} \& \overline{X3}; \\ Y3 &= X1 \& X2 \& \overline{X3}; \\ Y4 &= \overline{X4} + X5 + X6; \\ Y5 &= X4 \& \overline{X5} \& \overline{X6}; \\ Y6 &= X4 \& X5 \& \overline{X6}; \\ Y7 &= \overline{X7} + X8; \\ Y8 &= X7 \& \overline{X8}. \end{aligned}$$

CHIPS OF LVDS/LVDM TRANSMITTERS AND RECEIVERS

In addition to a multifunction chips, SMC "Technological Centre" has also developed a series of chips of receivers and transmitters for LVDS and LVDM standards of low-voltage differential signaling [2].

5529TP015-688 and 5529TP015-698 chips contains eight LVDS and eight LVDM transmitters, respectively. Their functional diagram is shown in Fig.3.

5529TP015-689 chip contains four LVDS transmitters and four LVDS/LVDM receivers; 5529TP015-699 chip - four LVDM transmitters and four LVDS/LVDM receivers. Functional diagram of 5529TP015-698 and 5529TP015-699 chips is shown in Fig.4.

5529TP015-697 chip contains eight LVDS/LVDM receivers. Its functional diagram is shown in Fig.5.

5529TP015-695 chip contains four M-LVDS half-duplex

transceivers. Functional diagram of 5529TP015-695 chip is shown in Fig.6.

5529TP015-696 chip is a switch of two two-digit buses of LVDS/LVDM differential lines. This chip has a special input for control of the power of differential outputs, which allows to choose the mode that meets the standards LVDS or LVDM. Functional diagram of 5529TP015-696 chip is shown in Fig.7.

Full detailed description of 5529 gate array and chips presented in this article is given in the book [3]. ■

This paper was created with the financial support of the Ministry of Education and Science of the Russian Federation. Unique identifier RFMEFI57815X0104.

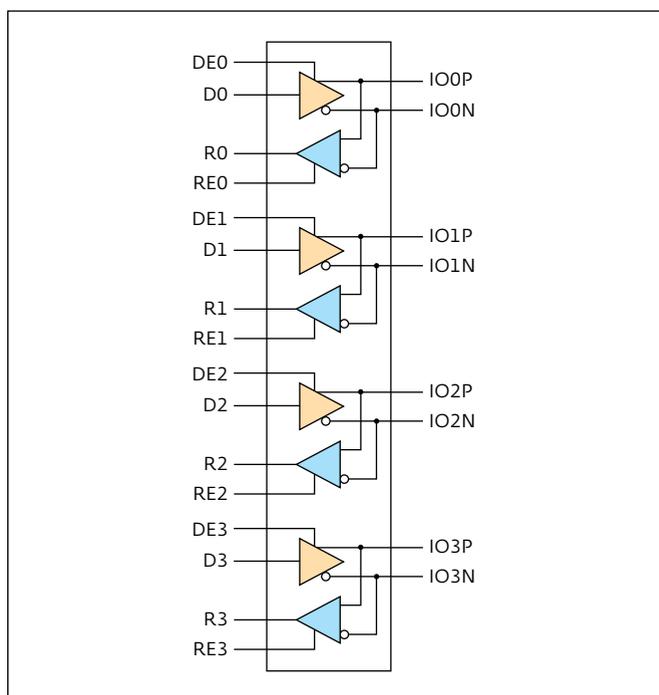


Рис.6. Функциональная схема микросхемы 5529TP015-695
Fig.6. Functional diagram of 5529TP015-695 chip

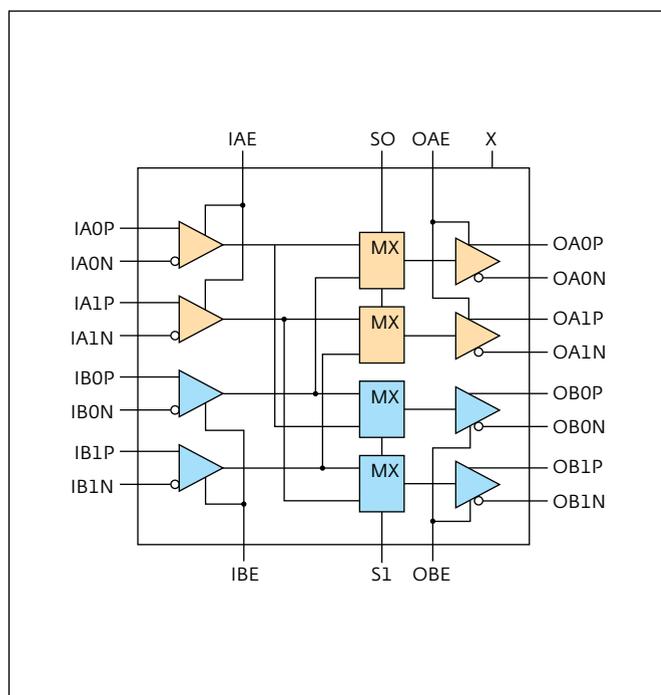


Рис.7. Функциональная схема микросхемы 5529TP015-696
Fig.7. Functional diagram of 5529TP015-696 chip

схеме 5529TP015-674 функциям, представлены в таблице.

Многофункциональная цифровая микросхема 5529TP015-675 реализует 511 различных комбинационных логических функций, имеет восемь информационных выходов, а также восемь информационных и девять адресных входов. В микросхеме представлены все возможные логические функции при двух и трех входных переменных, а также потенциально наиболее используемые варианты функций с большим числом переменных [1]. Для большей гибкости применения микросхемы в одной функции определено сразу восемь различных комбинационных функций. В качестве примера ниже представлены логические функции, выполняемые микросхемой и соответствующие конфигурационному адресу "054" (их графическое изображение показано на рис.2):

$$\begin{aligned} Y1 &= \overline{X1 + X2 + X3}; \\ Y2 &= X1 \& \overline{X2} \& \overline{X3}; \\ Y3 &= X1 \& X2 \& \overline{X3}; \\ Y4 &= X4 + X5 + X6; \\ Y5 &= X4 \& \overline{X5} \& \overline{X6}; \\ Y6 &= X4 \& X5 \& \overline{X6}; \\ Y7 &= \overline{X7 + X8}; \\ Y8 &= X7 \& \overline{X8}. \end{aligned}$$

МИКРОСХЕМЫ LVDS / LVDM-ПРИЕМНИКОВ И ПЕРЕДАТЧИКОВ

Помимо многофункциональных микросхем, в НПК "Технологический центр" также была разработана серия микросхем приемников и передатчиков стандартов низковольтной дифференциальной линии связи LVDS и LVDM [2].

Микросхемы 5529TP015-688 и 5529TP015-698 представляют собой восемь передатчиков дифференциальной линии LVDS и восемь передатчиков дифференциальной линии LVDM соответственно. Их функциональная схема представлена на рис.3.

Микросхема 5529TP015-689 содержит по четыре передатчика дифференциальной линии LVDS и приемника дифференциальной линии LVDS/LVDM, а микросхема 5529TP015-699 – по четыре передатчика дифференциальной линии LVDM и приемника дифференциальной линии LVDS/LVDM. Функциональная схема 5529TP015-689 и 5529TP015-699 приведена на рис.4.

Микросхема 5529TP015-697 содержит восемь приемников дифференциальной линии LVDS/LVDM. Ее функциональная схема представлена на рис.5.

Микросхема 5529TP015-695 включает четыре полудуплексных приемопередатчика много-



точечной дифференциальной линии M-LVDS. Функциональная схема 5529TP015-695 приведена на рис.6.

Микросхема 5529TP015-696 представляет собой коммутатор двух двухразрядных шин дифференциальных линий LVDS/LVDM. Данная микросхема имеет специальный вход управления мощностью дифференциальных выходов, который позволяет выбирать режим, соответствующий стандартам LVDS или LVDM. Функциональная схема 5529TP015-696 показана на рис.7.

Полное подробное описание базовых кристаллов серии 5529 и микросхем, представленных в данной статье, приведено в книге [3].

Статья подготовлена при финансовой поддержке Минобрнауки России. Уникальный идентификатор ПНИ RFMEFI57815X0104.

ЛИТЕРАТУРА

1. Денисов А.Н., Коняхин В.В. Разработки НПК "Технологический центр" для применения в аппаратуре космического назначения // Международная конференция "Микроэлектроника 2015". Интегральные схемы и микроэлектронные модули: проектирование, производство и применение : Сб.тезисов. – М.: ТЕХНОСФЕРА, 2015. С. 74–77.
2. ANSI/TIA/EIA-644, Electrical Characteristics of Low Voltage Differential Signaling (LVDS) Interface Circuits, March 1996.
3. Коняхин В.В., Денисов А.Н., Федоров Р.А. и др. Микросхемы для аппаратуры космического назначения : Практ. пособ. / Под общ. ред. А.Н.Саурова. – М.: ТЕХНОСФЕРА, 2016. 388 с.

V КОНГРЕСС ПРЕДПРИЯТИЙ НАНОИНДУСТРИИ

1 декабря в пресс-центре МИА "Россия сегодня" состоялся V Конгресс предприятий наноиндустрии, в котором приняли участие более 600 гостей из России и зарубежных стран. В рамках конгресса были представлены разработки портфельных компаний "РОСНАНО" и нанотехнологических центров в медицине, электронике, строительстве и других областях. Участники форума обсудили пути поддержки инновационных компаний и проблемы развития высокотехнологичных разработок в стране.

Открывая конгресс, председатель правления УК "РОСНАНО", председатель правления Фонда инфраструктурных и образовательных программ (ФИОП) Анатолий Чубайс отметил, что за последние годы в России было создано несколько новых промышленных направлений, основанные на разработках в таких областях, как возобновляемая энергетика, производство современной упаковки, инновационных стройматериалов. По оценке "РОСНАНО" объем российской наноиндустрии приближается к 1300 млрд. руб. В развитии отрасли участвуют около 500 стартапов и тысячи состоявшихся промышленных компаний.

В рамках конгресса было проведено несколько мероприятий, посвященных развитию технологического предпринимательства. Так, в панельной дискуссии "Эволюция технологического предпринимательства: от героев-одиночек до конвейерного производства стартапов" приняли участие А.Чубайс, член правления Центра стратегических разработок "Северо-Запад", член экспертного совета Правительства РФ Петр Щедровицкий, директор направления "Молодые профессионалы" Агентства стратегических инициатив Дмитрий Песков, сооснователь и гендиректор наноцентра "ТехноСпарк" Денис Ковалевич, вице-президент китайского нанополуса Сучжоу Фэн Чжан, генеральный менеджер центра исследований и разработок бельгийского Католического университета Левен

Пол ван Дун, а также сооснователь и гендиректор компании Drukka Startup Studio, автор книги "Анатомия стартап-студий" Аттила Сигети.

Зарубежные гости поделились с участниками конгресса опытом создания крупных инновационных центров. В частности, П. ван Дун рассказал, как небольшой университетский город Левен, где в 1970-е годы самым крупным производством был пивоваренный завод, превратился в один из крупнейших в Европе инновационных кластеров. А.Сигети сообщил о методе серийного производства стартапов, что позволяет значительно удешевить и ускорить процесс развития инновационных компаний. Д.Ковалевич, говоря о конвейере инноваций, подчеркнул, что нельзя рассматривать стартапы как просто маленькие компании, которые должны реализовывать все бизнес-процессы собственными силами – нужно под каждую задачу создавать или искать определенного исполнителя.

В рамках конгресса прошла серия дискуссий, посвященных развитию различных направлений наноиндустрии – сектора инновационных стройматериалов, фармацевтики, новой энергетики, электроники, подготовки кадров и др. Также на конгрессе состоялось вручение знака "Российская нанотехнологическая премия" и награждение лауреатов Российской молодежной премии в области наноиндустрии.

Организаторами V Конгресса предприятий наноиндустрии являются Фонд инфраструктурных и образовательных программ и Межотраслевое объединение наноиндустрии, партнерами выступили Российский экспортный центр, Фонд содействия инновациям, "Деловая Россия", "ОПОРА России", Агентство по технологическому развитию. Спонсор конгресса – банк "Открытие".

РОСНАНО