

А. С. Росляков, мл. науч. сотр.,
НПК "Технологический Центр", Москва
e-mail: all.roslyakov@gmail.com

ИССЛЕДОВАНИЕ ВОЗМОЖНОСТИ СОЗДАНИЯ НИЗКОПОТРЕБЛЯЮЩИХ СФ БЛОКОВ ДЛЯ РЕШЕНИЯ КОНЕЧНО-РАЗНОСТНЫХ УРАВНЕНИЙ В ПРЕОБРАЗОВАНИЯХ НИЗКОЧАСТОТНЫХ СИГНАЛОВ

Преобразование низкочастотного сигнала традиционно можно осуществить двумя способами: цифровым и аналоговым. В статье рассматривается исследование возможности создания низкопотребляющих сложно-функциональных (СФ) блоков для аналогового преобразования низкочастотных сигналов. Применение в конечно-разностных уравнениях схем на переключаемых конденсаторах позволяет снизить потребление за счет отсутствия аналого-цифрового преобразователя. Использование различных схемотехнических решений может значительно уменьшить ток потребления СФ блоков.

Ключевые слова: низкопотребляющие СФ блоки, дискретная система, схемы на переключаемых конденсаторах

Все сигналы, которые окружают человека, имеют аналоговую природу. При считывании и преобразовании информации может происходить ее частичная потеря, и главная задача заключается в том, чтобы осуществить это преобразование с минимальными потерями и минимальными энергозатратами. Одним из методов преобразования сигналов является метод, основанный на дискретизации аналогового сигнала и дальнейшем преобразовании последовательности дискретных отсчетов. Системы, имеющие такие свойства, называются дискретными. В таких системах также можно выделить два принципиально разных метода преобразования последовательности дискретных отсчетов.

Первый метод подразумевает преобразование отсчетов в цифровом виде с помощью различных логических устройств. Отсчеты представлены в виде двоичных слов, полученных при дискретном преобразовании сигнала с помощью аналого-цифрового преобразователя (АЦП).

Второй метод осуществляет преобразование отсчетов с помощью аналоговой схемы, которые можно рассматривать как дискретные, если при этом описывающее их дифференциальное уравнение заменить соответствующим уравнением в конечных разностях. Это делается при разработке алгоритмов функционирования таких систем, причем блок-схема алгоритма легко может быть заменена функциональной электрической схемой, содержащей умножители, сумматоры, а также элементы памяти, в которых сохраняются отсчеты сигнала и числовые параметры алгоритма [1].

Применение схемотехники на переключаемых конденсаторах в сравнении с другими схемотехническими решениями значительно упрощает выполнение некоторых операций, связанных с преобразованием сигналов [2].

Рассмотрим реализацию функции задержки на один такт. В полностью цифровых схемах, относящихся к первому методу преобразования сигнала, дискретизацией системы занимается АЦП. После этого отсчеты пропускаются через сдвиговой регистр на один такт. Структурная схема преобразования сигнала в цифровых схемах представлена на рис. 1.

Функции задержки на аналоговых элементах можно легко построить с помощью операционных усилителей с

применением схемотехники на ПК. На рис. 2 представлена схема задержки аналоговых отсчетов на один такт.

В НПК "Технологический центр" был разработан элемент задержки на один такт на КМОП-технологии 0,18. На рис. 3 представлены результаты моделирования при подаче на вход синусоидального сигнала с частотой 1 кГц. Частота дискретизации составляет 64 кГц.

Схемы на ПК используют частоту тактирования для переключения ключей. Чаще всего применяется схема, генерирующая из исходного синхросигнала две последовательности С и \bar{C} неперекрывающихся импульсов. Помимо этого была предложена схема тактирования операционного усилителя (ОУ), позволяющая снизить

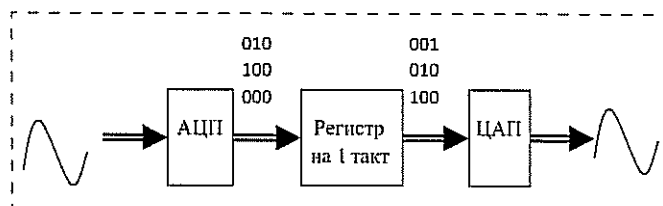


Рис. 1. Структурная схема преобразования функции задержки сигнала на один такт в цифровых схемах

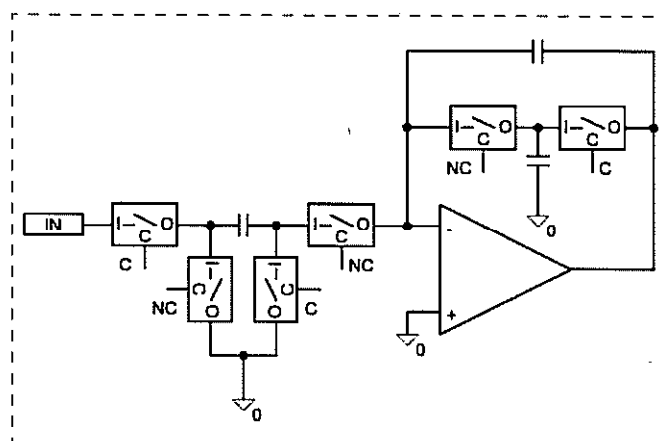


Рис. 2. Схема задержки на один такт

энергопотребление, в которой операционный усилитель после выполнения операции отключается. Для этого скважность управляющих импульсов ключей была снижена до 17 %. Скважность импульсов VC тактирования питания — до 50 %.

На рис. 4 представлены управляющие сигналы тактирования и управление питания.

Для хранения сигнала на выходе усилителя во время отключения питания необходимо добавить емкость с ключом. На рис. 5 представлена модификация схемы задержки на один такт.

Результаты моделирования модифицированной схемы показаны на рис. 6.

Ток потребления модифицированной схемы задержки на один такт по отношению к исходной аналоговой схеме снизился на 63 % при сохранении всех прочих параметров.

Применение в дискретных системах аналоговых слож-но-функциональных (СФ) блоков позволяет снизить энергопотребление за счет отсутствия дискретного преобразования, выполняемого аналого-цифровым преоб-

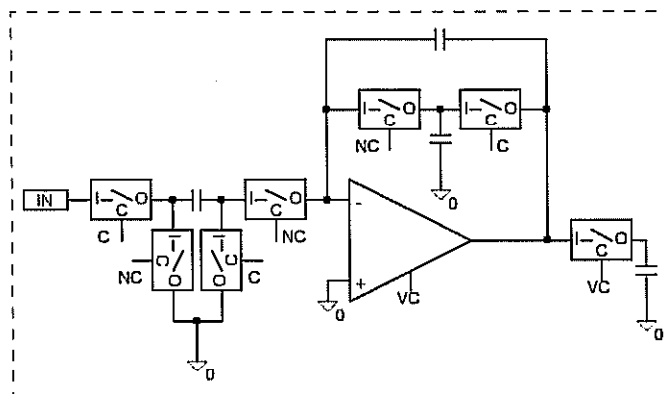


Рис. 5. Модифицированная схема задержки на один такт

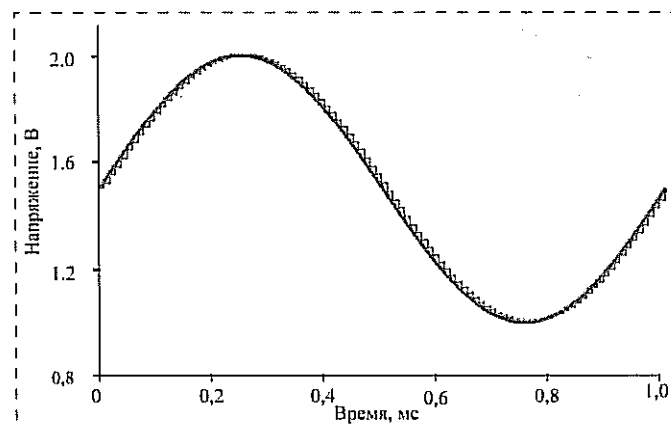


Рис. 6. Временное моделирование работы модифицированной схемы задержки на один такт

разователем. Использование схем на переключаемых конденсаторах в сравнении с другими схемотехническими решениями может упростить выполнение некоторых операций, связанных с преобразованием сигналов. Рассмотренная схема тактирования для управления схемы на переключаемых конденсаторах показала снижение энергопотребления СФ блоков больше чем в 2 раза.

Список литературы

1. Мулявка Я. Схемы на операционных усилителях с переключаемыми конденсаторами. М.: МИР, 1992. 416 с.
2. Гаусн М., Лакер К. Активные фильтры с переключаемыми конденсаторами: Пер. с англ. М.: Радио и связь, 1986. 168 с.

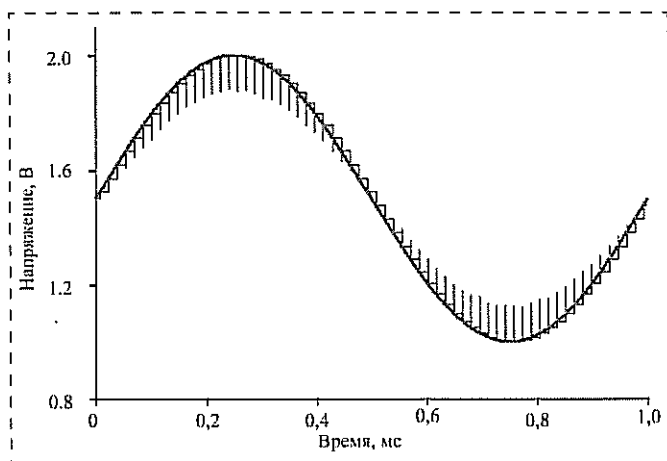


Рис. 3. Временная диаграмма работы аналоговой схемы задержки на один такт

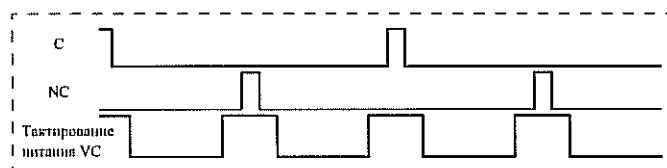


Рис. 4. Управляющие сигналы тактирования и управление питания

A. S. Roslyakov, Junior Research,
Scientific-Manufacturing Complex "Technological Center" MIET

FEASIBILITY STUDY FOR LOW POWER IP BLOCKS FOR THE SOLUTION OF FINITE-DIFFERENCE EQUATIONS IN LOW-FREQUENCY SIGNAL CONVERSIONS

Low-frequency signal conversion can be traditionally realized in two ways: digital or analog. This article presents the feasibility study for low power IP blocks for the analog conversion of low-frequency signals. Switched capacitor (SC) circuits application in finite-difference equations makes it possible to reduce power consumption due to AD conversion absence. Different circuit design solutions can considerably decrease the useful current of IP blocks.

Keywords: low power IP blocks, sampled-data system, SC circuits