

ЯЧЕЙКА ОЗУ, УСТОЙЧИВАЯ К ВОЗДЕЙСТВИЮ ВНЕШНИХ ФАКТОРОВ

Р. А. Фёдоров, канд. техн. наук; Н. И. Малашевич
ФГУ НПК "Технологический центр" МИЭТ, Москва, Россия

Рассмотрена устойчивая к воздействию внешних факторов ячейка оперативных запоминающих устройств (ОЗУ), разработанная в ФГУ НПК "Технологический центр" МИЭТ. Приведена структурная схема ячейки и результаты моделирования ее работы. Указаны преимущества и недостатки разработанной ячейки по сравнению с классической шеститранзисторной ячейкой.

Ключевые слова: оперативное запоминающее устройство, ячейка памяти.

В настоящее время с увеличением функциональных требований к радиотехнической аппаратуре наблюдается острая потребность в интегральных схемах (ИС) и электронных компонентах, устойчивых к воздействию внешних факторов. Такими факторами являются широкий температурный диапазон и ионизирующее излучение, в условиях которых часто работает космическая аппаратура, авиа- и автомобильная техника, медицинское оборудование. Наиболее чувствительными к воздействию подобных факторов являются ИС ОЗУ [1]. Поэтому у производителей высоконадежной аппаратуры существует потребность в ИС ОЗУ, устойчивым к внешним факторам.

Подобные ИС ОЗУ должны сохранять работоспособность в температурном диапазоне от -60 до $+125$ °С и при воздействии различных видов ионизирующего излучения обладать низкой потребляемой мощностью и сохранять электрические характеристики [2, 3]. Ведущими производителями таких ОЗУ с технологическими нормами не более 0,35 мкм являются фирмы Atmel, Aeroflex, Honeywell.

В НПК "Технологический центр" МИЭТ разработана устойчивая к воздействию внешних факторов ячейка ОЗУ, не уступающая по своим характеристикам зарубежным аналогам.

Как правило, повышение устойчивости параметров ОЗУ закладывается на этапах его проектирования и изготовления [4], например, за счет

использования специализированной технологии КНИ и КМОП с защитой от ионизирующего излучения. При проектировании применяют специальные схемотехнические и топологические решения для построения ячейки памяти. Большинство ОЗУ, устойчивых к воздействию внешних факторов, использует классическую шеститранзисторную ячейку памяти. Преимуществами такой ячейки являются высокое быстродействие и малая занимаемая площадь на кристалле. Однако такой тип ячейки очень чувствителен к воздействию ионизирующего излучения.

На основании модели Митчелла можно увидеть, как ионизирующее излучение влияет на значение порогового напряжения:

при положительном смещении на затворе

$$V_{\text{пор}}(D) = V_{\text{затв}}(1 - e^{-\beta \cdot D});$$

при отрицательном смещении на затворе

$$V_{\text{пор}}(D) = V_{\text{затв}} \left(\frac{d_{\text{SiO}_2}}{X_m} - 1 \right) \cdot (1 - e^{-\beta \cdot D});$$

$$\beta = 6,7 \cdot 10^{24} \cdot \frac{q\mu}{\varepsilon\varepsilon_0} \cdot \frac{X_m}{d_{\text{SiO}_2}},$$

где D — поглощенная доза в Мрад;
 $V_{\text{затв}}$ — напряжение на затворе транзистора;
 μ — подвижность электронов в SiO_2 ;

- τ — время жизни электронов в SiO₂;
- q — заряд электрона;
- d_{SiO_2} — толщина слоя SiO₂;
- ϵ — относительная диэлектрическая проницаемость полупроводника;
- ϵ_0 — диэлектрическая проницаемость вакуума;
- X_m — характеристическая длина для распределения встроенного заряда в SiO₂ вблизи границы раздела.

Стоко-затворные характеристики МОП-транзистора до и после облучения γ -квантом приведены на рис. 1. Из рисунка видно, что пороговое напряжение n -канального транзистора уменьшается по мере возрастания дозы облучения. Обратный эффект наблюдается в случае p -канального транзистора. Величина его порогового напряжения увеличивается.

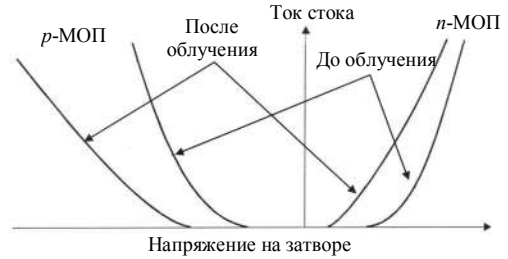


Рис. 1. Стоко-затворные характеристики МОП-транзистора до и после облучения γ -квантом

Поскольку в случае уменьшения порогового напряжения n -канального транзистора происходит сильное увеличение токов утечки, надежность схем на основе шеститранзисторной ячейки ОЗУ снижается, возникает риск несанкционированного изменения состояния в триггере. Для увеличения устойчивости схем памяти к внешним факторам применяют такие подходы, как увеличение длины затворов транзисторов, дублирование наиболее критичных узлов схемы, внесение задержки между инверторами в триггере-элементе памяти (рис. 2).

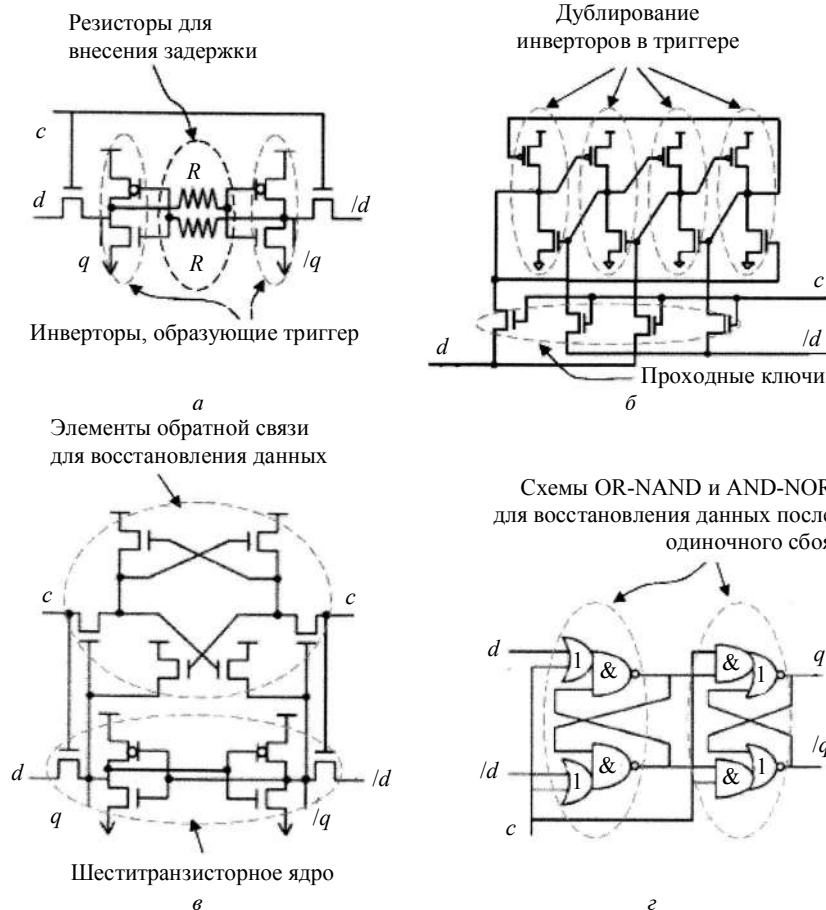


Рис. 2. Примеры радиационно стойких схем ячейки памяти:

- a — ячейка памяти, защищенная резисторами;
- b — ячейка памяти с дублированием критичных узлов;
- v — ячейка памяти с дополнительными транзисторами в обратной связи;
- z — ячейка памяти Канариса;
- d — шина данных;
- $q, /q$ — состояние триггера;
- $/d$ — шина инверсии данных;
- c — стробирующий сигнал

В основе разработанной в НПК "Технологический центр" МИЭТ устойчивой к внешним воздействиям ячейке памяти лежит несколько иной принцип. Структурная схема ячейки представлена на рис. 3. В основе ячейки также лежит триггер, построенный на двух инверторах. Однако вместо функциональной "надстройки" к шеститранзисторному ядру используется схема регенерации записанных ранее данных, которая разрывается только для записи новой информации. В остальное же время происходит перезапись сохраненных и усиленных в инверторах данных. Схема регенерации управляется следующими сигналами: W — сигнал разрешения записи данных в выбранную строку матрицы, WN — инверсия сигнала разрешения записи в выбранную строку, XN — сигнал обращения к выбранному столбцу матрицы. Информационный сигнал обозначен на схеме как D . Схема считывания включает в себя дополнительный инвертор и схему управления чтением. Инвертор выполняет роль развязывающего усилителя, в результате чего увеличивается допустимая емкость нагрузки на шине данных и ее перезарядка осуществляется быстрее, чем в случае отсутствия инвертора.

Такая структура ячейки памяти предполагает следующие преимущества по сравнению, например, с ячейками, в основе которых лежит шеститранзисторное ядро. В первую очередь, в процессе записи информации в выбранную ячейку не происходит борьбы между новыми и старыми данными, которая наблюдается в случае шеститранзисторной ячейки. Отсутствие составляющей связано с тем, что вход и выход предлагаемой ячейки в режиме записи функционально между собой не связаны, поскольку разрывается схема подтверждения. При построении матрицы ОЗУ на основе полученной ячейки не требуется схемы предзарядки шин данных, что способствует снижению величины тока потребления схемы. Количество транзисторов, используемых в ячейке, равно тринадцати.

В таблице представлены основные параметры радиационно стойких ОЗУ ведущих производителей и расчетные значения памяти на основе разработанной в НПК "Технологический центр" МИЭТ ячейки. Из таблицы видно, что ОЗУ на основе разработанной ячейки по сравнению с аналогами не уступает им по характеристикам и значительно выигрывает по току потребления.

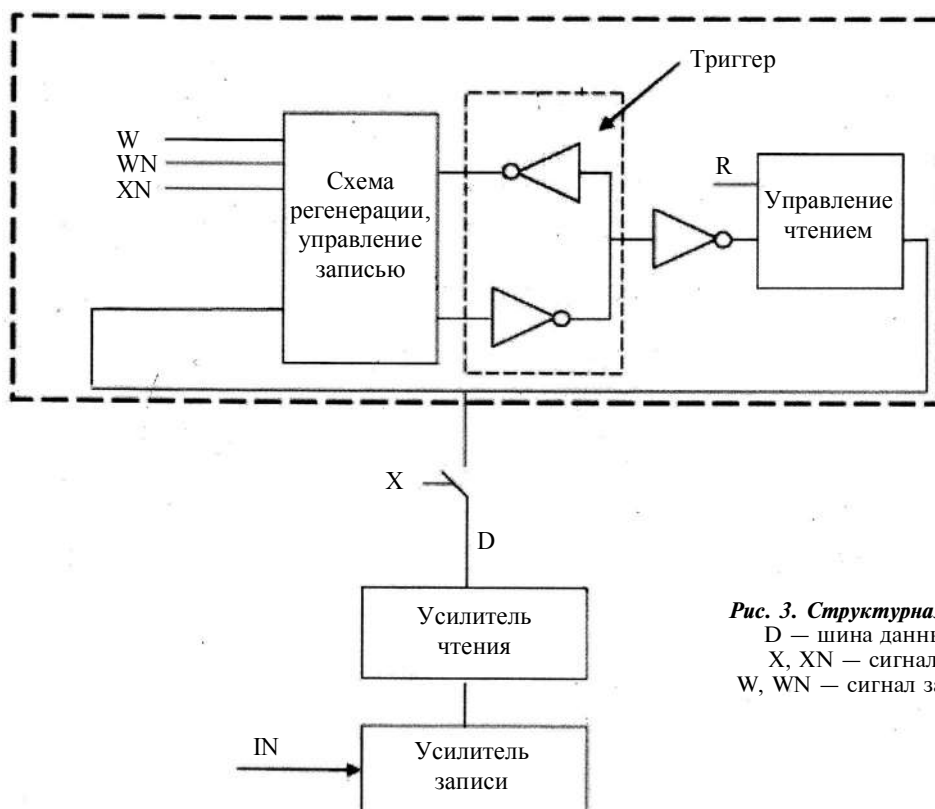


Рис. 3. Структурная схема ячейки ОЗУ и ее обрaмление:
 D — шина данных; IN — информационный вход;
 X, XN — сигнал выбора столбца и его инверсия;
 W, WN — сигнал записи и его инверсия; R — команда на чтение

Основные параметры ОЗУ

Основные параметры	Производитель и название продукта				
	Atmel, AT60142H	Honeywell, HRT6408	Aeroflex, UT8ER512K8	Bae Systems, Magnum	НПК ТЦ, расчетные значения
Объем памяти, К	512×8	512×8	512×8	512×8	512×8
Напряжение питания, В	3,3	3,3	1,8	3,3	3,3
Время доступа в НКУ, нс	15	12	15	18	18
Ток потребления в режиме записи, частота 1 МГц, мА	100	1,20	Указан общий, 0,20	Не доступно	0,20
Ток потребления в режиме чтения, частота 1 МГц, мА	10	0,75			0,10
Температурный диапазон, °С	-55÷+125	-55÷+125	-55÷+125	Не доступно	-60÷+125
Технологический процесс	0,25 мкм, КМОП	0,15 мкм, КНИ	КМОП	Не доступно	0,25 мкм, КНИ
Тип ячейки	6Т	7Т	Не доступно	Не доступно	13Т
Предельная накопленная доза, Крад	300	300	300	500	Не менее 500

На рис. 4 приведены временные диаграммы, полученные при моделировании работы столбца из 256 ячеек. Результаты моделирования работы столбца подтвердили работоспособность ячейки

ячейка ОЗУ. Работоспособность ячейки при изменении порогового напряжения транзисторов в широком диапазоне предполагает большую устойчивость параметров схемы к воздействию

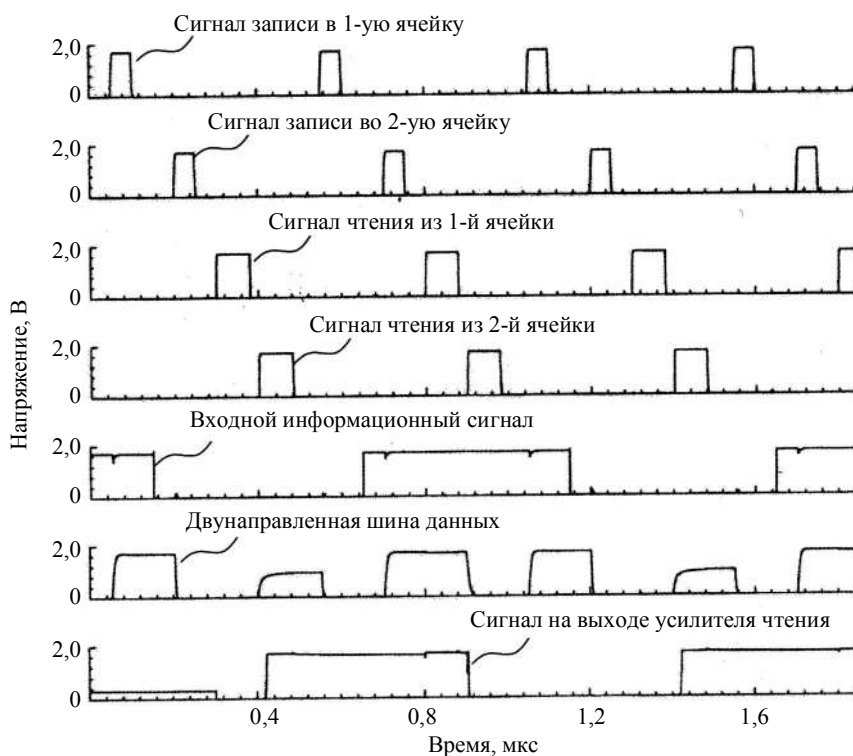


Рис. 4. Временные диаграммы, полученные при моделировании работы столбца из 256 ячеек

при напряжении питания от 1,7 до 5 В в температурном диапазоне от -60 до 125 °С и изменении пороговых напряжений транзисторов на 60 % при нагрузочной емкости 10 пФ.

Заключение

В НПК "Технологический центр" МИЭТ разработана устойчивая к внешним воздействиям

ионизирующего излучения и внешних факторов по сравнению с шести- и семитранзисторными ячейками. Кроме того, сравнение с аналогами показало, что расчетное значение тока потребления ОЗУ на основе представленной ячейки меньше, чем у ОЗУ фирм Atmel и Honeywell.

ЛИТЕРАТУРА

1. **Попов В. Д.** Проблемы и возможности применения коммерческих интегральных схем в военной и космической технике // Инженерная микроэлектроника. 1999. № 5. С. 28—32.
2. **Юдинцев В.** Радиационно стойкие интегральные схемы. Надежность в космосе и на земле // Электроника: Наука, Технология, Бизнес. 2007. № 5. С. 72—77.
3. **Гобчанский О., Попов В., Николаев Ю.** Повышение радиационной стойкости промышленных средств автоматики в составе бортовой аппаратуры // СТА. 2001. № 4. С. 36—40.
4. **Бумагин А., Гулин Ю., Заводсков С., Стешенко В.** Специализированные СБИС для космических применений: проблемы разработки и производства // Электроника: Наука, Технология, Бизнес. 2010. № 1. С. 50—56.

SRAM CELL RESISTANT TO EXTERNAL FACTORS

R. A. Fedorov, N. I. Malashevich

SMC “Technological Centre” of Moscow Institute of Electronic Technology (Technical University),
Moscow, Russia

The RAM cell resistant to external factors, developed at the “Technological Centre” of MIET is considered. The block diagram of the cell and the simulation results of work are given. Advantages and disadvantages of the developed cell in comparison with a classical six-transistor cell are specified.

Keywords: SRAM, memory cell.

Фёдоров Роман Александрович, старший научный сотрудник.

Тел. 8 (499) 720-87-93. E-mail: R.Fedorov@tcen.ru

Малашевич Наталья Иосифовна, инженер, аспирант.

Тел. 8 (499) 720-87-93. E-mail: N.Malashevich@gmail.com

Статья поступила в редакцию в июне 2011 г.