

## Описание базовых ячеек специального назначения и цифроаналоговых ячеек

---

---

Система обозначений и состав библиотеки 5503..... 1

---

Описание базовых логических функциональных ячеек..... 2

---

**3**

Описание базовых функциональных ячеек специального назначения .... 3

## Раздел 3. Описание базовых функциональных ячеек специального назначения

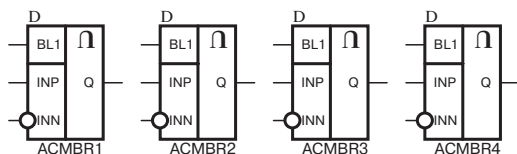
В разделе описаны базовые функциональные ячейки специального назначения библиотеки 5503+, в том числе цифроаналоговые ячейки. Описание включает в себя:

- имя библиотечной функциональной ячейки;
- назначение ячейки;
- условно-графическое обозначение ячейки;
- описание работы ячейки;
- таблицу истинности;
- время собственной задержки ячейки;
- рекомендуемую нагрузочную способность;
- размер ячейки;
- рекомендации по применению ячейки.

В описании приведены расчетные значения, полученные при моделировании библиотечных ячеек. При этом выходы библиотечных функциональных ячеек поля БМК в качестве нагрузки имели два типовых входа, внешние контакты периферийных ячеек подключались на емкостную нагрузку 6 пФ.

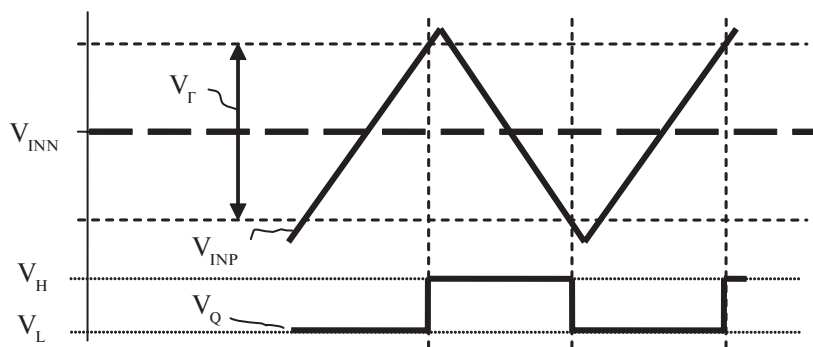
***Внимание: функциональные ячейки специального назначения имеют существенные особенности применения, поэтому использование указанных ячеек в схеме должно быть обоснованным и соответствовать рекомендациям по применению.***

**ACMBR1, ACMBR2, ACMBR3, ACMBR4** Компараторы напряжения со встроенным гистерезисом (rail-to-rail)



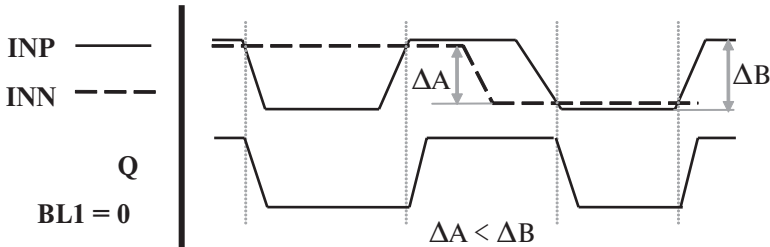
Функциональные ячейки **ACMBR1**, **ACMBR2**, **ACMBR3**, **ACMBR4** являются компараторами напряжения со встроенным гистерезисом и обеспечивают сравнение двух аналоговых входных сигналов **INP** и **INN** с формированием цифрового сигнала результата сравнения **Q**. Компараторы обеспечивают сравнение напряжений входных сигналов при значениях, выходящих за уровни питающего напряжения на  $\pm 200$  мВ. При подаче на вход блокировки **BL1** высокого логического уровня на выходе **Q** формируется низкий уровень и компаратор переходит в режим низкого потребления (не более 1 мкА). При превышении напряжения на входе **INP** над напряжением на входе **INN** на величину, большую, чем гистерезис (величина гистерезиса приведена на графиках ниже), на выходе компаратора **Q** формируется высокий логический уровень. При превышении напряжения на входе **INN** над напряжением на входе **INP** на величину, превышающую гистерезис, на выходе компаратора **Q** формируется низкий логический уровень. При равном напряжении на входах **INN** и **INP** выход компаратора **Q** сохраняет предыдущее состояние.

Диаграмма входных воздействий и выходных реакций



- $V_G$  — значение гистерезиса;
- $V_{INN}$  — значение входного опорного сигнала на входе **INN**;
- $V_{INP}$  — значение входного опорного сигнала на входе **INP**;
- $V_Q$  — логический сигнал на выходе компаратора;
- $V_H$  — значение высокого логического уровня;
- $V_L$  — значение низкого логического уровня.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячеек **ACMBR1**, **ACMBR2**, **ACMBR3**, **ACMBR4** принято, что входной сигнал **INN** является «вложенным» в уровень сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

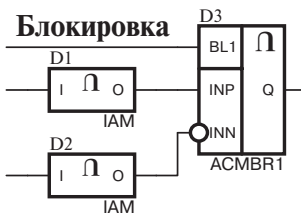
Таблица истинности логической модели

Входы			Выход
BL1	INN	INP	Q
1	X	X	0
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1

- Коэффициент объединения по входу **BL1** — 2.
- Рекомендуемая нагрузочная способность по выходу **Q** — не более 3.
- Размер ячеек составляет:
  - **ACMBR1** — 41 ячейка поля БМК;
  - **ACMBR2** — 40 ячеек поля БМК;
  - **ACMBR3** — 39 ячеек поля БМК;
  - **ACMBR4** — 39 ячеек поля БМК.

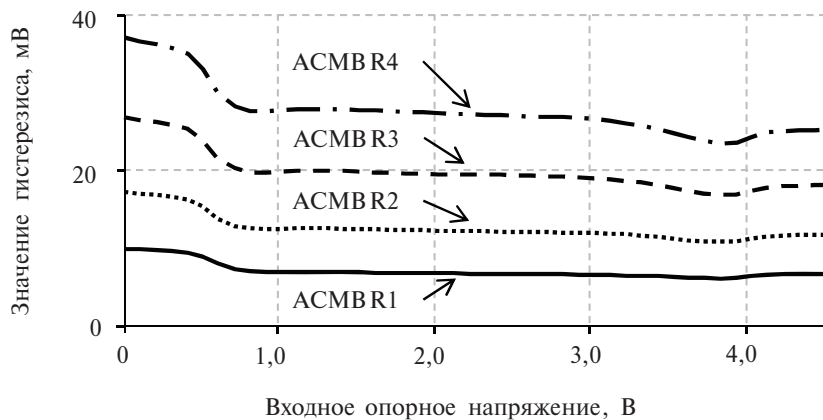
**Рекомендации по применению**

1. Схема подключения компараторов **ACMBR<sub>i</sub>** приведена на рисунке. На входах **INP** и **INN** должны применяться входные аналоговые ячейки **IAM** или **IA**, на вход **BL1** необходимо подать цифровой управляющий сигнал блокировки.
2. Ячейки **ACMBR<sub>i</sub>** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце поля БМК нужно избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

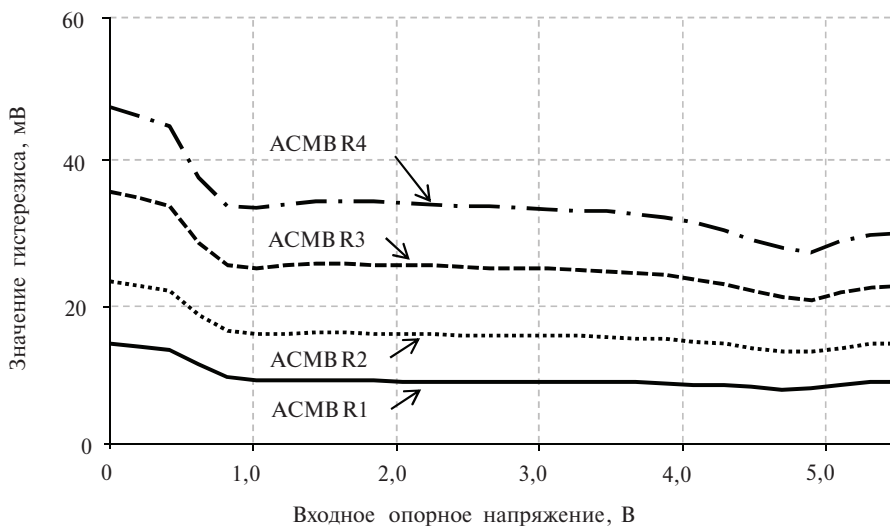


Основные расчетные характеристики компараторов ACMBR*i*

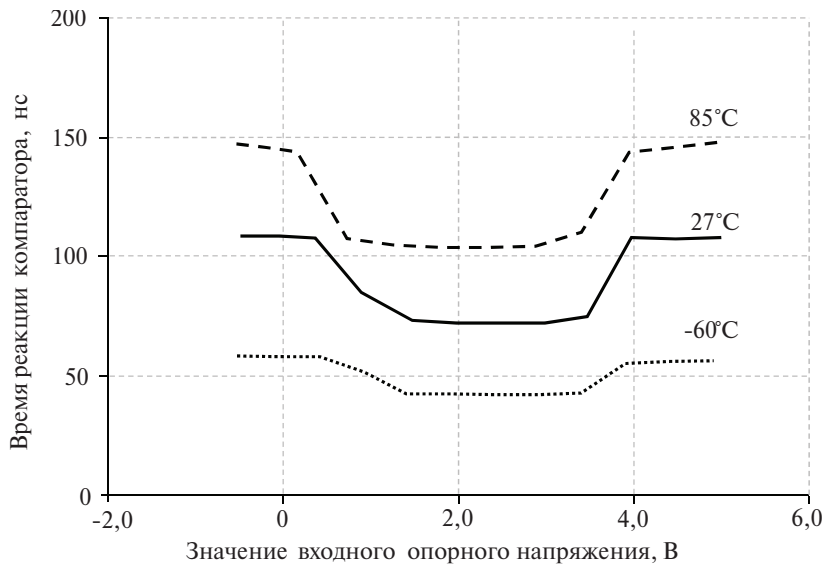
Параметр	Не менее	Не более
Диапазон входного опорного напряжения, подаваемого на вход INN, В	-0,2	$E_{пит} + 0,2$
Ток потребления, мА	0,5	1,4



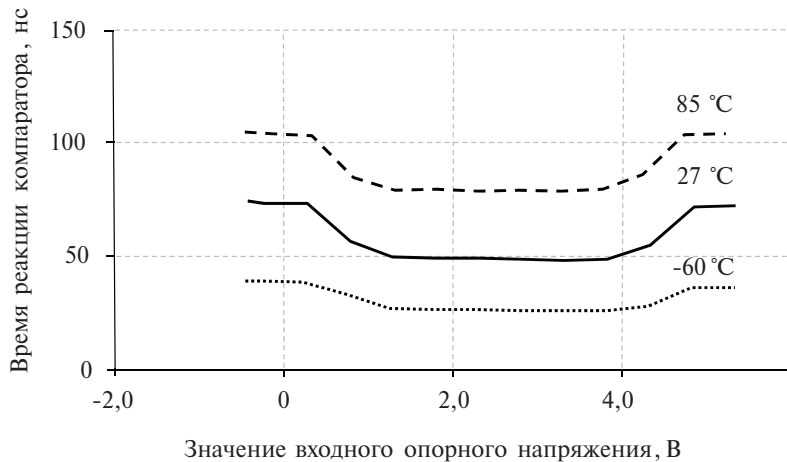
Зависимость значения гистерезиса от входного опорного напряжения при  $E_{пит} = 4,5$  В и  $T = 27$  °С (БМК серии 5503)



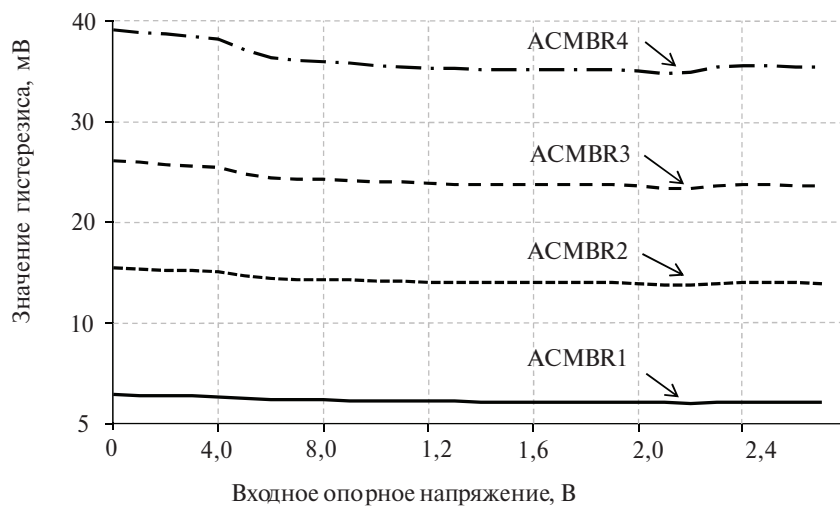
Зависимость значения гистерезиса от входного опорного напряжения при  $E_{пит} = 5,5$  В и  $T = 27$  °С (БМК серии 5503)



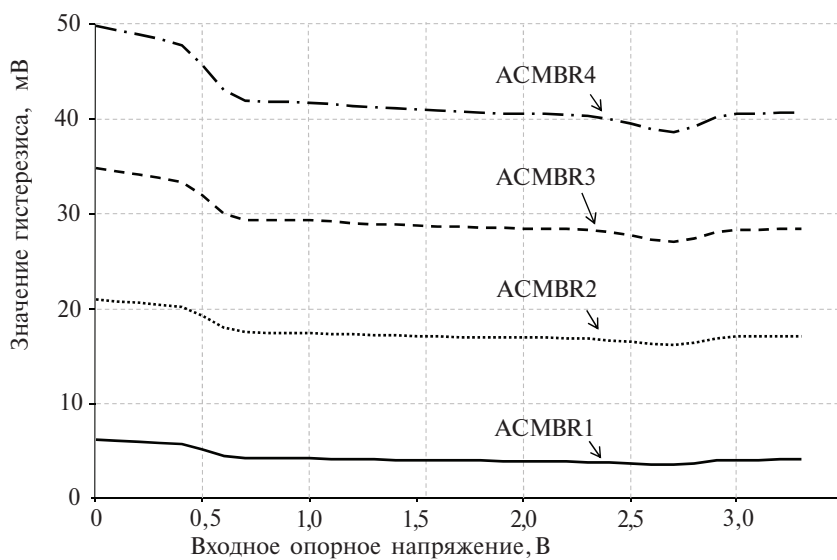
Зависимость времени реакции компараторов на ступенчатый входной сигнал 50 мВ от входного опорного напряжения и температуры при  $E_{пит} = 4,5$  В (БМК серии 5503)



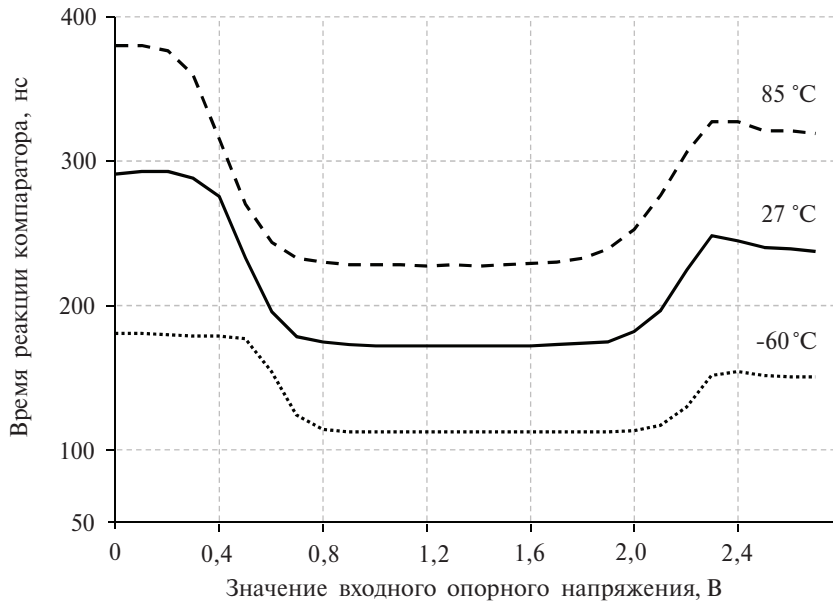
Зависимость времени реакции компараторов на ступенчатый входной сигнал 50 мВ от входного опорного напряжения при  $E_{пит} = 5,5$  В (БМК серии 5503)



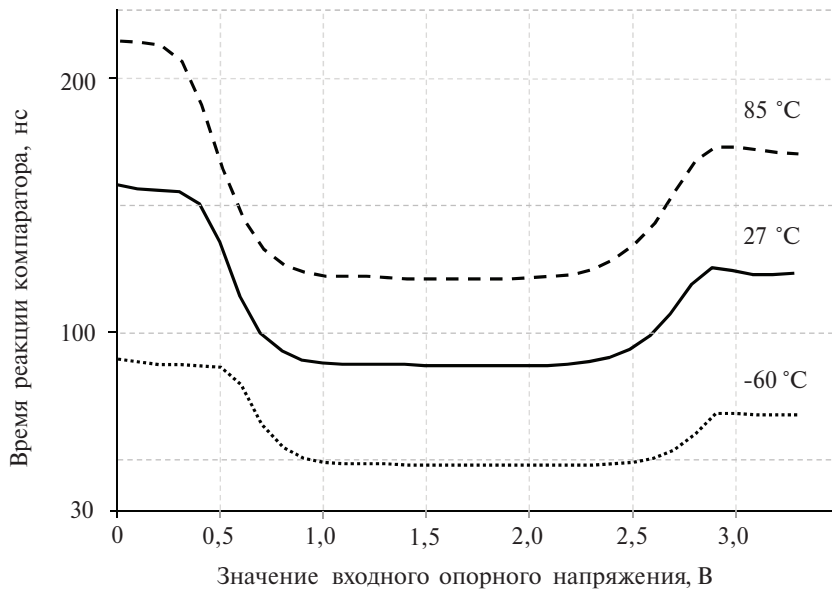
Зависимость значения гистерезиса от входного опорного напряжения при  $E_{\text{пит}} = 2,7 \text{ В}$  и  $T = 27 \text{ °C}$  (БМК серии 5507)



Зависимость значения гистерезиса от входного опорного напряжения при  $E_{\text{пит}} = 3,3 \text{ В}$  и  $T = 27 \text{ °C}$  (БМК серии 5507)



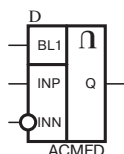
Зависимость времени реакции компараторов на ступенчатый входной сигнал 50 мВ от входного опорного напряжения при  $E_{пит} = 2,7 \text{ В}$  (БМК серии 5507)



Зависимость времени реакции компараторов на ступенчатый входной сигнал 50 мВ от входного опорного напряжения при  $E_{пит} = 3,3 \text{ В}$  (БМК серии 5507)

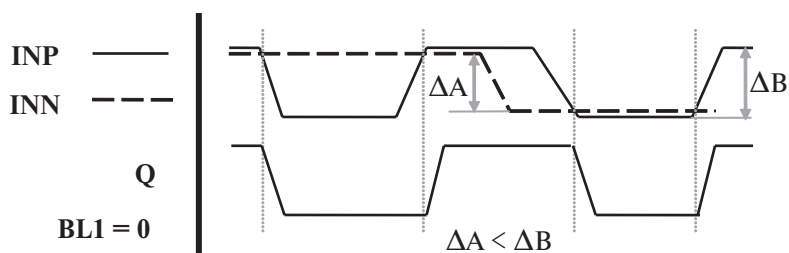


**ACMFD** Компаратор аналоговый быстродействующий с нижним диапазоном входных напряжений



Функциональная ячейка **ACMFD** является аналоговым компаратором и обеспечивает сравнение двух аналоговых входных сигналов **INN** и **INP** с формированием цифрового сигнала результата сравнения **Q**. При подаче на вход блокировки **BL1** высокого логического уровня компаратор блокируется, при этом выход **Q** принимает низкий логический уровень и ток потребления компаратора становится не более 1 мкА. При низком логическом уровне на входе блокировки **BL1** осуществляется сравнение аналоговых входных сигналов **INN** и **INP** и состояние на выходе **Q** зависит от дифференциального напряжения между входами **INP** и **INN**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **ACMFD** принято, что входной сигнал **INN** является «вложенным» в уровни сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

Входы			Выход
BL1	INN	INP	Q
1	X	X	0
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1

Диапазон входных напряжений по входам **INN** и **INP**

от -0,2 В до  $E_{пит} - 1,5$  В.

Собственное время задержки ячейки для БМК серий 5503 и 5507

– не более 15 нс.

Коэффициент объединения по входу **BL1**

– 2.

Ток потребления

– не более 1,5 мА.

Рекомендуемая нагрузочная способность по выходу **Q**

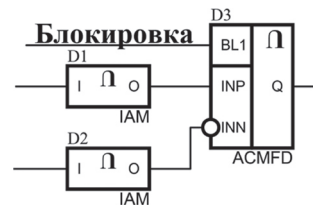
– не более 5.

Размер ячейки

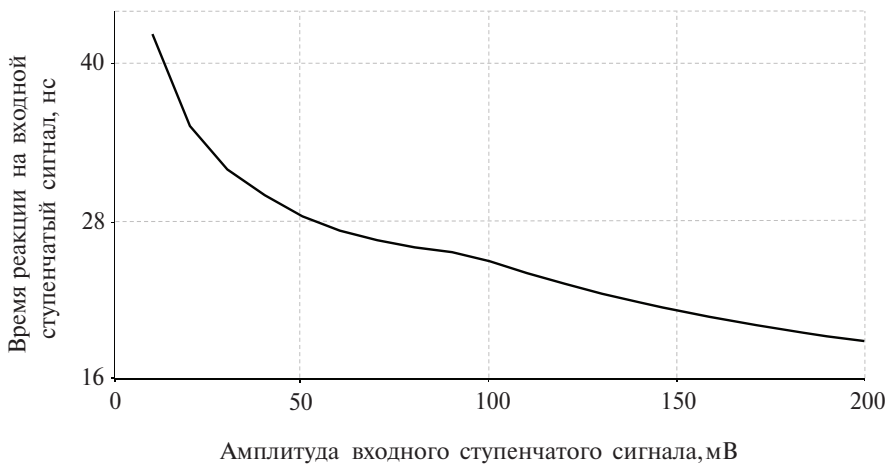
– 11 ячеек поля БМК.

## Рекомендации по применению

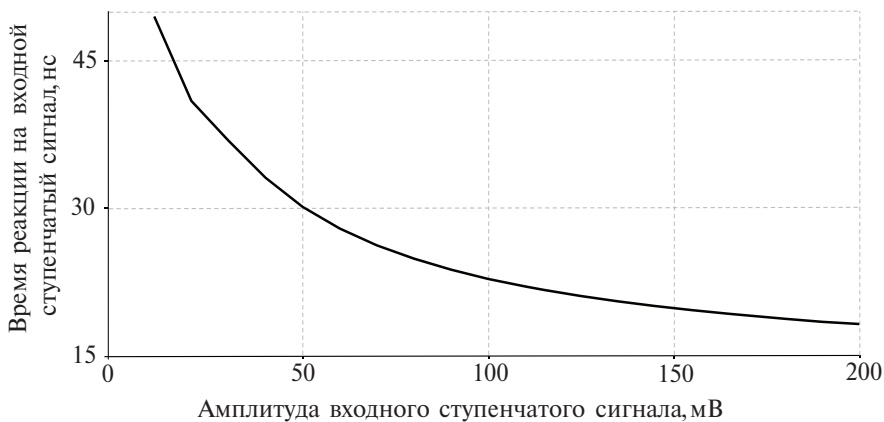
1. Схема подключения компаратора **ACMFD** приведена на рисунке. На входах **INP** и **INN** должны применяться входные аналоговые ячейки **IAM** или **IA**, на вход **BL1** необходимо подать цифровой управляющий сигнал блокировки.



2. Ячейку **ACMFD** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце нужно избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

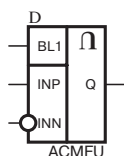


Зависимость времени реакции компаратора на входной ступенчатый сигнал от его амплитуды (БМК серии 5503)



Зависимость времени реакции компаратора на входной ступенчатый сигнал от его амплитуды (БМК серии 5507)

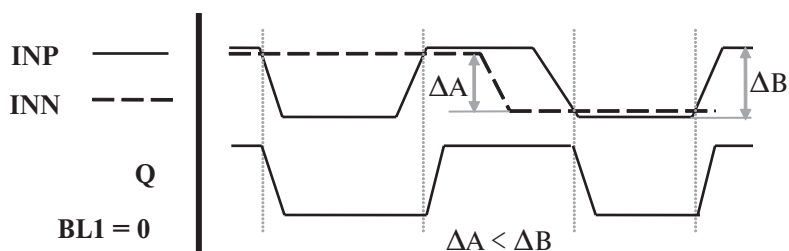
**АСМФУ Компаратор аналоговый быстродействующий с верхним диапазоном входных напряжений**



Функциональная ячейка АСМФУ является аналоговым компаратором и обеспечивает сравнение двух аналоговых входных сигналов **INN** и **INP** с формированием цифрового сигнала результата сравнения **Q**. При подаче на вход блокировки **BL1** высокого логического уровня компаратор блокируется, при этом выход **Q** принимает низкий логический уровень и ток потребления компаратора становится не более 1 мкА.

При низком логическом уровне на входе блокировки **BL1** осуществляется сравнение аналоговых входных сигналов **INN** и **INP** и состояние на выходе **Q** зависит от дифференциального напряжения между входами **INP** и **INN**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки АСМФУ принято, что входной сигнал **INN** является «вложенным» в уровни сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

BL1	Входы		Выход
	INN	INP	Q <sub>i</sub>
1	X	X	0
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1

Диапазон входных напряжений по входам **INN** и **INP**

от 0,95 В до  $E_{пит} + 0,2$  В.

Собственное время задержки ячейки

для БМК серии 5503

– не более 20 нс;

для БМК серии 5507

– не более 15 нс.

Коэффициент объединения по входу **BL1**

– 2.

Ток потребления

– не более 1,5 мА.

Рекомендуемая нагрузочная способность по выходу **Q**

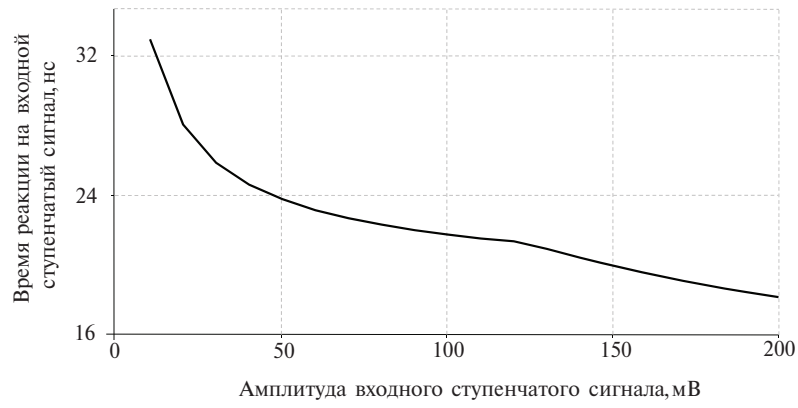
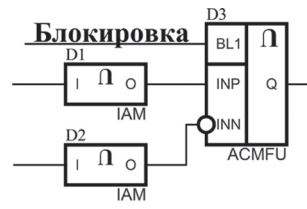
– не более 5.

Размер ячейки

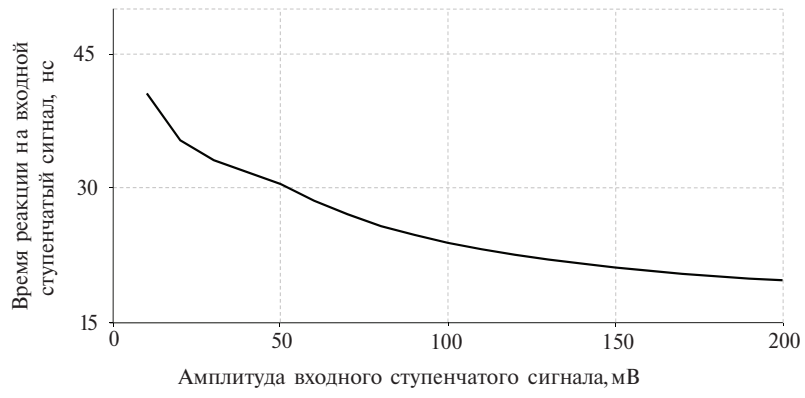
– 11 ячеек поля БМК.

**Рекомендации по применению**

1. Схема подключения компаратора АСМФУ приведена на рисунке. На входах **INP** и **INN** должны применяться входные аналоговые ячейки **IAM** или **IA**, на вход **BL1** необходимо подать цифровой управляющий сигнал блокировки.
2. Ячейку АСМФУ следует размещать на поле БМК около контакта «Общий». В том же столбце нужно избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

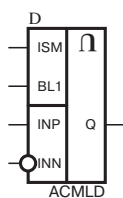


Зависимость времени реакции компаратора на входной ступенчатый сигнал от его амплитуды (БМК серии 5503)



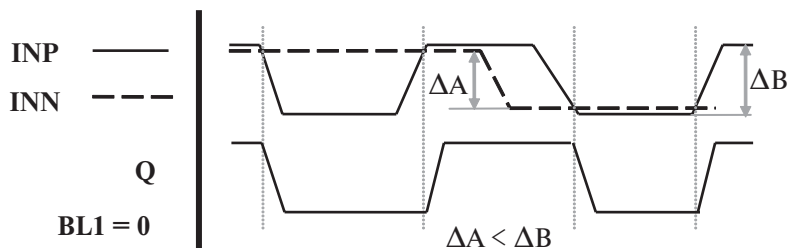
Зависимость времени реакции компаратора на входной ступенчатый сигнал от его амплитуды (БМК серии 5507)

**ACMLD Компаратор аналоговый малопотребляющий с нижним диапазоном входных напряжений**



Функциональная ячейка **ACMLD** является аналоговым компаратором и обеспечивает сравнение двух аналоговых входных сигналов **INN** и **INP** с формированием цифрового сигнала результата сравнения **Q**. Для обеспечения работы компаратора на вход тока смещения **ISM** необходимо подать втекающий ток. При подаче на вход блокировки **BL1** высокого логического уровня компаратор блокируется, при этом выход **Q** принимает низкий логический уровень и ток потребления компаратора становится не более 1 мкА. При наличии тока смещения **ISM** и низком логическом уровне на входе блокировки **BL1** осуществляется сравнение аналоговых входных сигналов **INN** и **INP** и состояние на выходе **Q** зависит от дифференциального напряжения между входами **INP** и **INN**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **ACMLD** принято, что входной сигнал **INN** является «вложенным» в уровни сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

Входы				Выход
BL1	ISM	INP	INN	Q
1	X	X	X	0
0	0	X	X	X
0	1	1	1	1
0	1	1	0	1
0	1	0	1	0
0	1	0	0	0

Диапазон входных напряжений по входам **INN** и **INP**

Коэффициент объединения по входу **BL1**

Рекомендуемая нагрузочная способность по выходу **Q**

Размер ячейки

от  $-0,2$  В до  $E_{пит} - 1,5$  В.

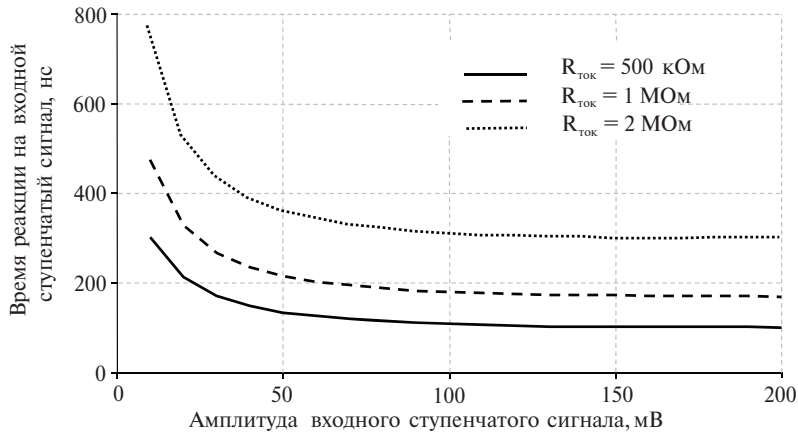
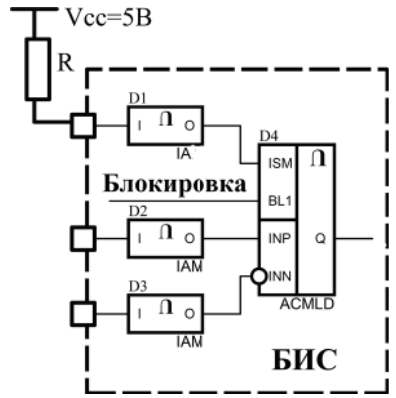
– 2.

– не более 5.

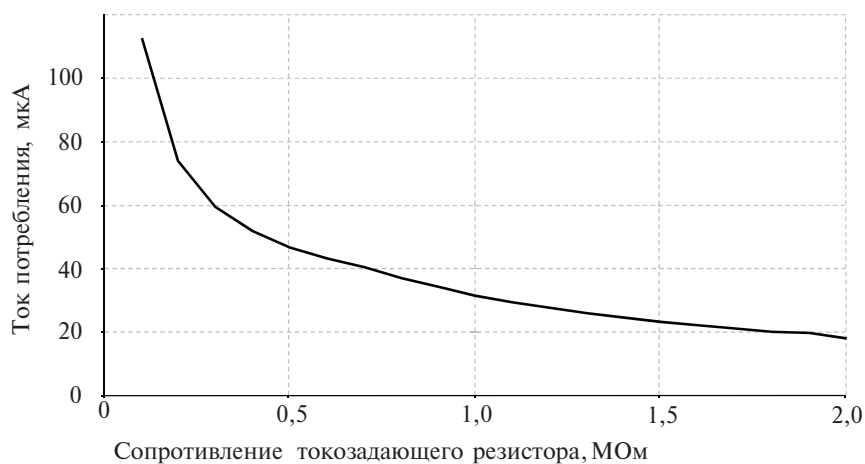
– 11 ячеек поля БМК.

**Рекомендации по применению**

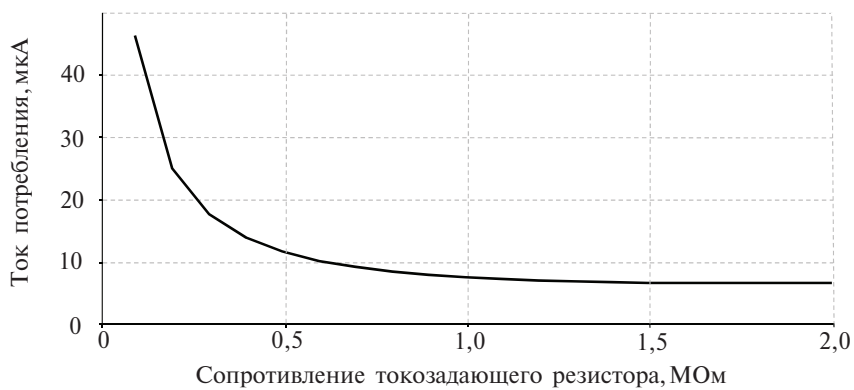
1. Схема подключения компаратора **ACMLD** приведена на рисунке. На входах **INP**, **INN** должны применяться входные аналоговые ячейки **IAM** или ячейка **IA**, на входе **ISM** – ячейка **IA**. На вход **BL1** необходимо подать цифровой управляющий сигнал.
2. Внешний токозадающий резистор **R** влияет на ток потребления и время переключения компаратора. В качестве резистора может быть использована аналоговая входная ячейка типа **IAUi** с доопределением до высокого уровня. При этом внешний вывод микросхемы для подключения внешнего резистора не используется. Номиналы резисторов доопределения приведены в описании соответствующих ячеек.
3. Ячейку **ACMLD** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце следует избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.



Зависимость времени реакции компаратора на входной ступенчатый сигнал от его амплитуды (БМК серий 5503 и 5507)

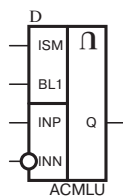


Зависимость тока потребления компаратора от сопротивления токозадающего резистора (БМК серии 5503)



Зависимость тока потребления компаратора от сопротивления токозадающего резистора (БМК серии 5507)

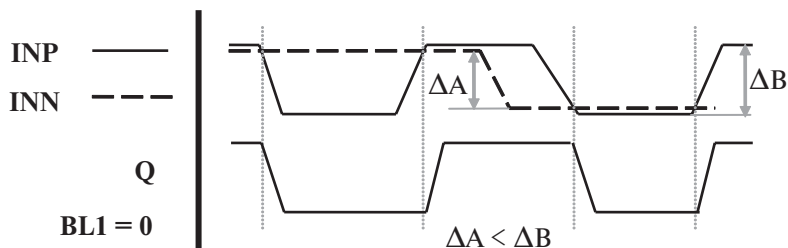
### АСМЛУ Компаратор аналоговый малопотребляющий с верхним диапазоном входных напряжений



Функциональная ячейка АСМЛУ является аналоговым компаратором и обеспечивает сравнение двух аналоговых входных сигналов **INN** и **INP** с формированием цифрового сигнала результата сравнения **Q**. Для обеспечения работы компаратора на вход тока смещения **ISM** необходимо подать втекающий ток. При подаче на вход блокировки **BL1** высокого логического уровня компаратор блокируется, при этом выход **Q** принимает низкий логический уровень и ток потребления компаратора становится не более 1 мкА. При наличии тока смещения

**ISM** и низком логическом уровне на входе блокировки **BL1** осуществляется сравнение аналоговых входных сигналов **INN** и **INP** и состояние на выходе **Q** зависит от величины и знака дифференциального напряжения между входами **INP** и **INN**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки АСМЛУ принято, что входной сигнал **INN** является «вложенным» в уровни сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

	Входы			Выход	
	BL1	ISM	INP	INN	Q
	1	X	X	X	0
	0	0	X	X	X
	0	1	1	1	1
	0	1	1	0	1
	0	1	0	1	0
	0	1	0	0	0

Диапазон входных напряжений по входам **INN** и **INP**

от 0,95 В до  $E_{пит} + 0,2$  В.

Коэффициент объединения по входу **BL1**

– 2.

Рекомендуемая нагрузочная способность по выходу **Q**

– не более 5.

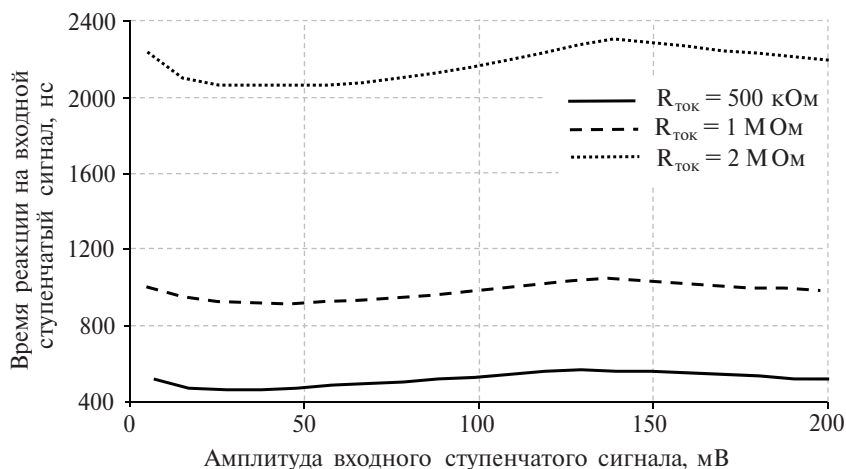
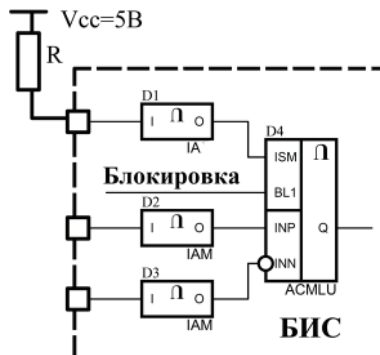
Размер ячейки

– 11 ячеек поля БМК.



## Рекомендации по применению

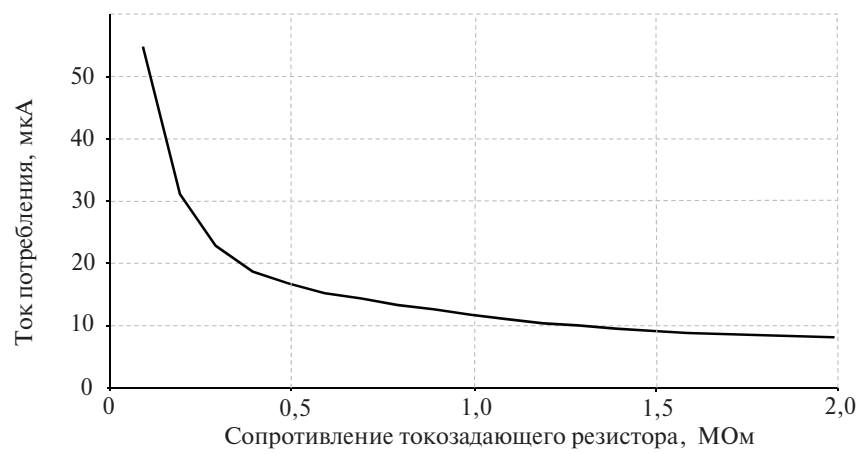
1. Схема подключения компаратора ACMLU приведена на рисунке. На входах INP, INN должны применяться входные аналоговые ячейки IAM или IA, на входе ISM – ячейка IA. На вход BL1 необходимо подать цифровой управляющий сигнал.
2. Внешний токозадающий резистор R влияет на ток потребления и время переключения компаратора. В качестве резистора может быть использована аналоговая входная ячейка типа IAUi с доопределением до высокого уровня. При этом внешний вывод микросхемы для подключения внешнего резистора не используется. Номиналы резисторов доопределения приведены в описании ячеек IARi.
3. Ячейку ACMLU рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце нужно избегать размещения других ячеек, особенно триггеров. Контакты входов INN и INP следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.



Зависимость времени реакции компаратора на входной ступенчатый сигнал от его амплитуды (БМК серий 5503 и 5507)

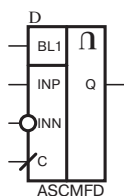


Зависимость тока потребления компаратора от сопротивления токозадающего резистора (БМК серии 5503)



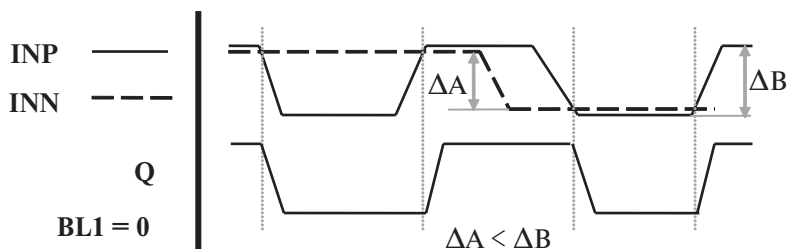
Зависимость тока потребления компаратора от сопротивления токозадающего резистора (БМК серии 5507)

**ASCMFD** Компаратор аналоговый стробируемый быстродействующий с нижним диапазоном входных напряжений



Функциональная ячейка **ASCMFD** является стробируемым аналоговым компаратором и обеспечивает сравнение двух аналоговых входных сигналов **INN** и **INP** с формированием цифрового сигнала результата сравнения **Q** в момент изменения сигнала на входе **C** из состояния низкого в состояние высокого уровня. При подаче на вход блокировки **BL1** высокого логического уровня компаратор блокируется, при этом выход **Q** принимает низкий логический уровень и ток потребления компаратора становится не более 1 мкА. При сравнении сигналов **INN** и **INP** состояние на выходе **Q** зависит от величины и знака дифференциального напряжения между входами **INP** и **INN**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **ASCMFD** принято, что входной сигнал **INN** является «вложенным» в уровни сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

Входы				Выход
BL1	C	INP	INN	Q
1	X	X	X	0
0	⌋	1	1	1
0	⌋	1	0	1
0	⌋	0	1	0
0	⌋	0	0	0
0	⌋	0	1	хранение
0	0	0	0	0

Диапазон входных напряжений по входам **INN** и **INP**

от  $-0,2$  В до  $E_{пит} - 1,5$  В.

Коэффициент объединения по входу **BL1**

– 2.

Рекомендуемая нагрузочная способность по выходу **Q**

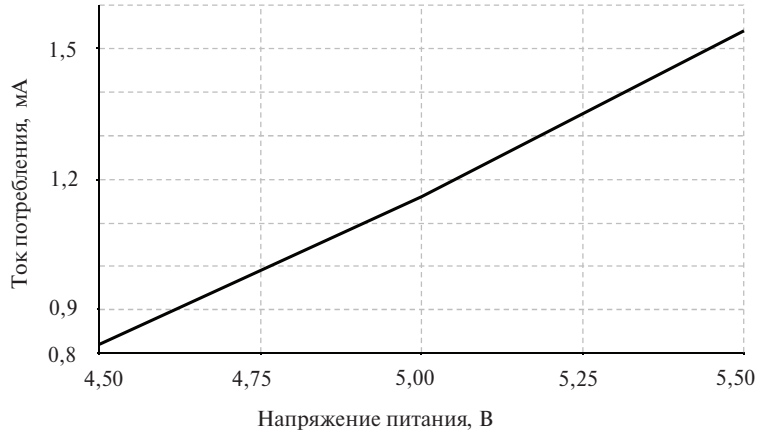
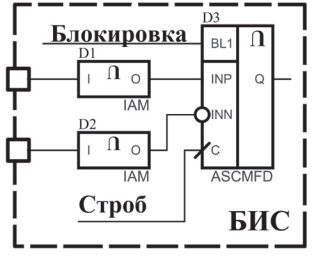
– не более 5.

Размер ячейки

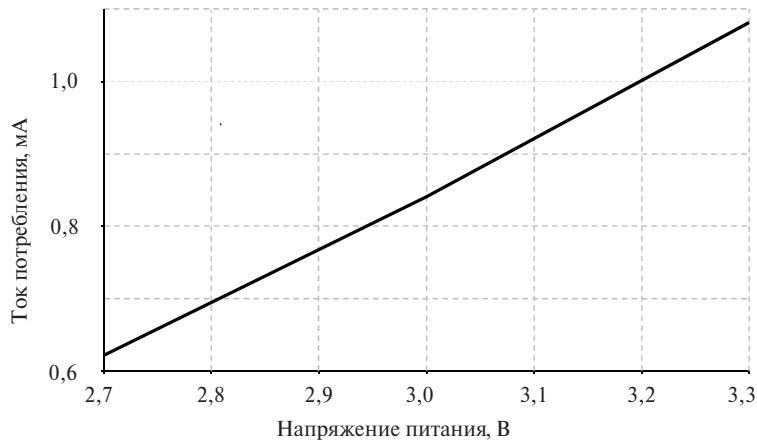
– 18 ячеек поля БМК.

**Рекомендации по применению**

1. Схема подключения компаратора ASCMFD приведена на рисунке. На входах **INP**, **INN** должны применяться входные аналоговые ячейки **IAM** или **IA**. На вход **BL1** необходимо подать цифровой управляющий сигнал, а на вход **C** – цифровой стробирующий сигнал.
2. Ячейку **ASCMFD** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце необходимо избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

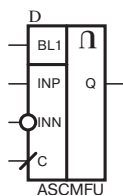


Зависимость тока потребления компаратора от напряжения питания (БМК серии 5503)



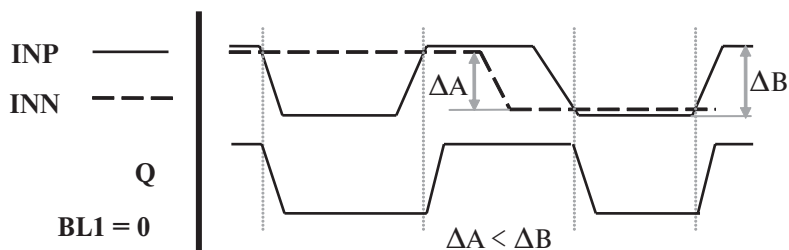
Зависимость тока потребления компаратора от напряжения питания (БМК серии 5507)

**ASCMFU Компаратор аналоговый стробируемый быстродействующий с верхним диапазоном входных напряжений**



Функциональная ячейка **ASCMFU** является стробируемым аналоговым компаратором и обеспечивает сравнение двух аналоговых входных сигналов **INN** и **INP** с формированием цифрового сигнала результата сравнения **Q** в момент изменения сигнала на входе **C** из состояния низкого в состояние высокого уровня. При подаче на вход блокировки **BL1** высокого логического уровня компаратор блокируется, при этом выход **Q** принимает низкий логический уровень и ток потребления компаратора становится не более 1 мкА. При сравнении сигналов **INN** и **INP** состояние на выходе **Q** зависит от величины и знака дифференциального напряжения между входами **INP** и **INN**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **ASCMFU** принято, что входной сигнал **INN** является «вложенным» в уровни сигнала **INP**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

Входы				Выход
BL1	C	INP	INN	Q
1	X	X	X	0
0	⌋	1	1	1
0	⌋	1	0	1
0	⌋	0	1	0
0	⌋	0	0	0
0	1	0	1	хранение
0	0	0	0	0

Диапазон входных напряжений по входам **INN** и **INP**

от 0,95 В до  $E_{пит} + 0,2$  В.

Коэффициент объединения по входу **BL1**

– 2.

Рекомендуемая нагрузочная способность по выходу **Q**

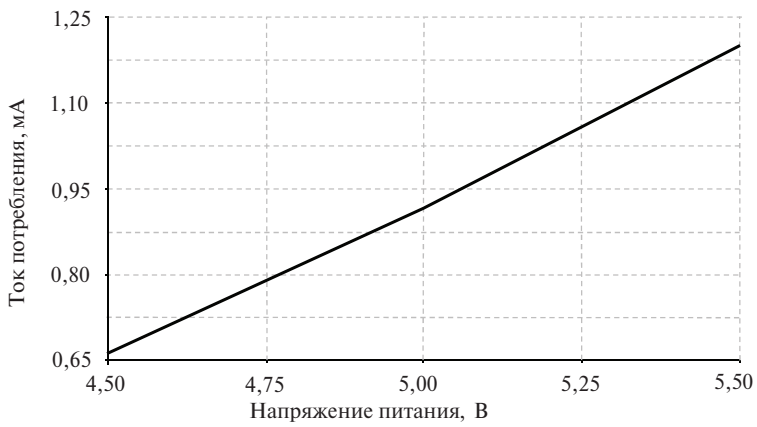
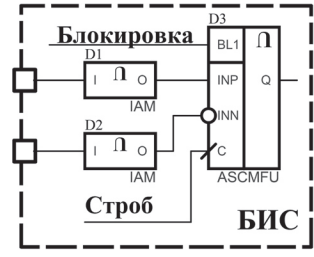
– не более 5.

Размер ячейки

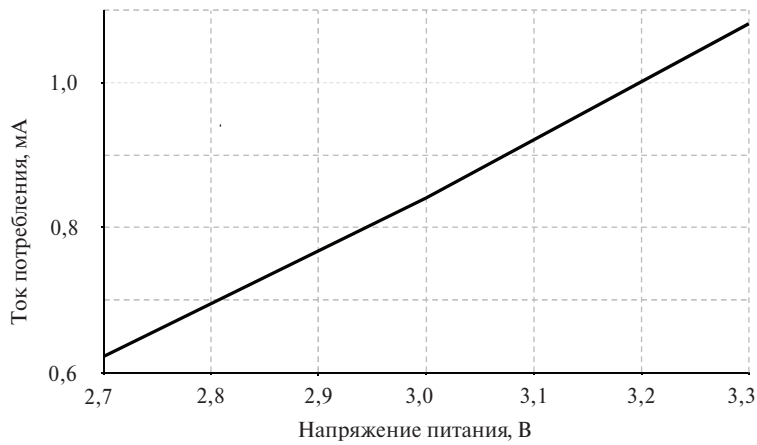
– 18 ячеек поля БМК.

**Рекомендации по применению**

1. Схема подключения компаратора ASCMFU приведена на рисунке. На входах **INP**, **INN** должны применяться входные аналоговые ячейки **IAM** или **IA**. На вход **BL1** необходимо подать цифровой управляющий сигнал, а на вход **C** – цифровой стробирующий сигнал.
2. Ячейку **ASCMFU** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце нужно избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

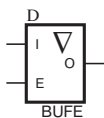


Зависимость тока потребления компаратора от напряжения питания (БМК серии 5503)



Зависимость тока потребления компаратора от напряжения питания (БМК серии 5507)

**BUFE** Буфер с тремя выходными состояниями и разрешением высоким уровнем



Функциональная ячейка **BUFE** предназначена для формирования внутри матрицы БМК сигнала, имеющего три состояния. Вход управления **E** обеспечивает управление режимом работы буфера. Высокий логический уровень сигнала **E** обеспечивает передачу входного логического сигнала **I** на выход буфера **O** без инверсии, низкий — формирование на выходе ячейки высокоимпедансного состояния.

Таблица истинности

Входы		Выход
E	I	O
0	X	Z
1	0	0
1	1	1

Собственное время задержки ячейки для серий 5503 и 5507

— не более 4 нс.

Коэффициент объединения по входу E

— 2.

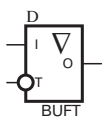
Рекомендуемая нагрузочная способность по выходу O

— не более 2.

Размер ячейки

— 3 ячейки поля БМК.

**BUFT** Буфер с тремя выходными состояниями и разрешением низким уровнем



Функциональная ячейка **BUFT** предназначена для формирования внутри матрицы БМК сигнала, имеющего три состояния. Вход управления **T** обеспечивает управление режимом работы буфера. Низкий логический уровень сигнала **T** обеспечивает передачу входного логического сигнала **I** на выход буфера **O** без инверсии, высокий — формирование на выходе ячейки высокоимпедансного состояния.

Таблица истинности

Входы		Выход
T	I	O
1	X	Z
0	0	0
0	1	1

Собственное время задержки ячейки для серий 5503 и 5507

— не более 4 нс.

Коэффициент объединения по входу T

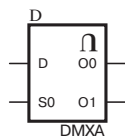
— 2.

Рекомендуемая нагрузочная способность по выходу O

— не более 2.

Размер ячейки

— 3 ячейки поля БМК.

**DMXA Демультимплексор аналоговый в два направления**

Функциональная ячейка **DMXA** предназначена для передачи входного аналогового сигнала на один из двух выходов, определяемый входным управляющим сигналом. Входной аналоговый сигнал (**D**) передается на выход **O0** при низком уровне на входе управления **S0** и на выход **O1** при высоком уровне на входе управления **S0**.

Таблица истинности

Входы		Выходы	
S0	D	O0	O1
0	0	0	Z
0	1	1	Z
1	0	Z	0
1	1	Z	1

Собственное время задержки ячейки

для серии 5503

– не более 0,5 нс;

для серии 5507

– не более 3,5 нс.

Коэффициент объединения по входу D

– 2.

Рекомендуемая нагрузочная способность

по выходам O0 и O1

– не более 1.

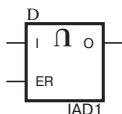
Размер ячейки

– 3 ячейки поля БМК.

**Рекомендации по применению**

1. Функциональная ячейка **DMXA** реализована на пассивных проходных ключах, поэтому на выходы ячейки передается ослабленный входной сигнал.
2. Функциональную ячейку **DMXA** рекомендуется использовать в цепях передачи аналоговых токовых сигналов. Сопротивление проходного ключа составляет 0,6–1 кОм.



**IAD1** Вход аналоговый с доопределением до низкого уровня

Функциональная ячейка **IAD1** позволяет передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК и обеспечивает доопределение внешнего вывода до низкого уровня.

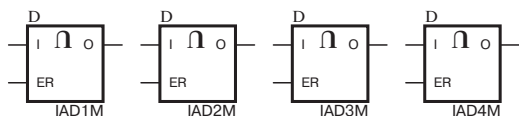
Вход **I** соответствует внешнему выводу БИС, сигнал с выхода **O** поступает внутрь поля БМК. Вход разрешения **ER** позволяет управлять подключением внутреннего резистора доопределения. Высокий уровень сигнала управления соответствует нормальному режиму работы периферийной ячейки, низкий уровень отключает резистор доопределения, что позволяет выполнить измерение токов утечки входа микросхемы в соответствии с таблицами 1 и 3, приведенными в разделе 1. Значение резистора доопределения находится в диапазоне 4,8–11 кОм.

Собственное время задержки ячейки для серий 5503 и 5507	– не более 0,2 нс.
Рекомендуемая нагрузочная способность по выходу O	– не более 5.

**Рекомендации по применению** \_\_\_\_\_

1. Функциональная ячейка **IAD1** имеет резистор доопределения низкого номинала, который задает ток доопределения порядка 1 мА, что может существенно повысить ток потребления микросхемы в целом.
2. Функциональную ячейку **IAD1** рекомендуется использовать только в технически обоснованных случаях.

**IAD1M, IAD2M, IAD3M, IAD4M** Входы аналоговые с доопределением до низкого уровня для микросхем «холодного» резерва



Функциональные ячейки **IAD1M, IAD2M, IAD3M, IAD4M** позволяют передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК и обеспечивают доопределение внешнего вывода до низкого уровня. Ячейки не имеют защитного диода, подключенного к шине «Питание», и предназначены для использования в системах с «холодным» резервом.

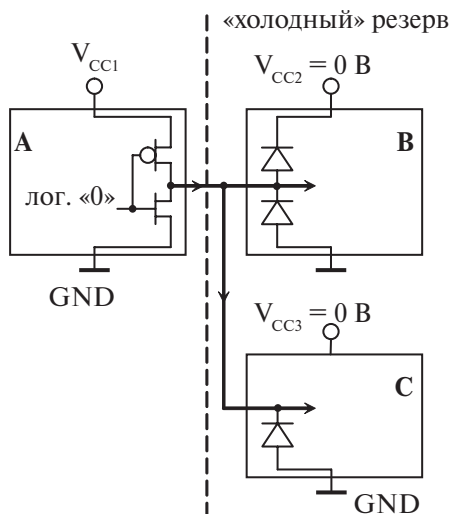
Вход **I** соответствует внешнему выводу БИС, сигнал с выхода **O** поступает внутрь поля БМК. Вход разрешения **ER** позволяет управлять подключением резистора доопределения. Высокий уровень сигнала управления соответствует нормальному режиму работы периферийной ячейки, низкий уровень отключает резистор доопределения, что позволяет выполнить измерение токов утечки входа микросхемы в соответствии с таблицами 1 и 3, приведенными в разделе 1.

Таблица диапазонов резисторов доопределения до низкого уровня

Имя ячейки	IAD1M	IAD2M	IAD3M	IAD4M
Сопротивление, кОм	4,8–11	7,4–16	14–26	25–55

Собственное время задержки ячейки — не более 0,5 нс.  
 Рекомендуемая нагрузочная способность по выходу O — не более 5.

## Рекомендации по применению



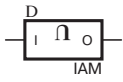
входные ячейки, благодаря отсутствию диода электростатической защиты может быть отключена от питания и переведена в состояние «холодного» резерва.

2. Функциональная ячейка **IAD1M** имеет резистор доопределения низкого номинала, который задает ток доопределения порядка 1 мА, что может существенно повысить ток потребления микросхемы в целом.

Функциональную ячейку **IAD1M** рекомендуется использовать только в технически обоснованных случаях.

1. Пример системы с «холодным» резервом с иллюстрацией фрагментов электростатической защиты приведен на рисунке. Пусть микросхема **A** является источником сигнала высокого уровня. При отключенном питании микросхемы **B**, в которой применяются обычные входные ячейки, за счет открывания верхнего диода электростатической защиты, подключенного к шине «Питание», осуществляется подключение микросхемы **B** к источнику питания микросхемы **A**, т.е. микросхема **B** продолжает находиться под напряжением питания  $V_{CC1}$  минус падение напряжения на диоде. При этом сигнал высокого уровня с выхода микросхемы **A** шунтируется защитным диодом, подключенным к шине «Питание», что может вывести микросхему **A** из строя. Микросхема **C**, в которой применяются специальные

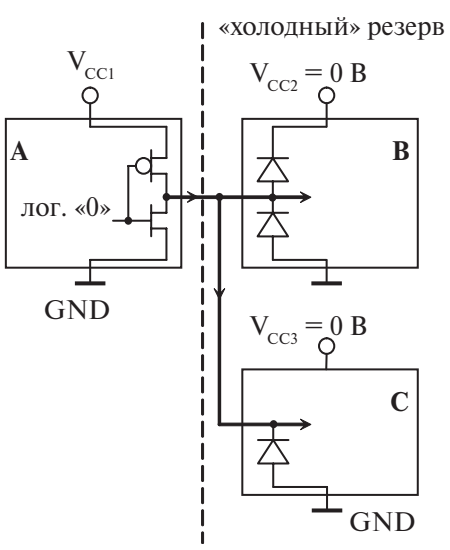
**IAM** Вход аналоговый для микросхем «холодного» резерва



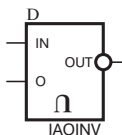
Функциональная ячейка **IAM** обеспечивает передачу аналогового сигнала с внешнего вывода БИС внутрь поля БМК. Ячейка не имеет защитного диода, подключенного к шине «Питание», и предназначена для использования в системах с «холодным» резервом. Вход **I** соответствует внешнему выводу БИС, сигнал с выхода **O** поступает внутрь поля БМК.

- Собственное время задержки ячейки для серий 5503 и 5507 — не более 0,2 нс.
- Рекомендуемая нагрузочная способность по выходу O — не более 5.

**Рекомендации по применению**



Пример системы с «холодным» резервом с иллюстрацией фрагментов электростатической защиты приведен на рисунке. Пусть микросхема **A** является источником сигнала высокого уровня. При отключенном питании микросхемы **B**, в которой применяются обычные входные ячейки, за счет открывания верхнего диода электростатической защиты, подключенного к шине «Питание», осуществляется подключение микросхемы **B** к источнику питания микросхемы **A**, т.е. микросхема **B** продолжает находиться под напряжением питания  $V_{CC1}$  минус падение напряжения на диоде. При этом сигнал высокого уровня с выхода микросхемы **A** шунтируется защитным диодом, подключенным к шине «Питание», что может вывести микросхему **A** из строя. Микросхема **C**, в которой применяются специальные входные ячейки, благодаря отсутствию диода электростатической защиты может быть отключена от питания и переведена в состояние «холодного» резерва.

**IAOINV Вход аналоговый / выход инверсный**

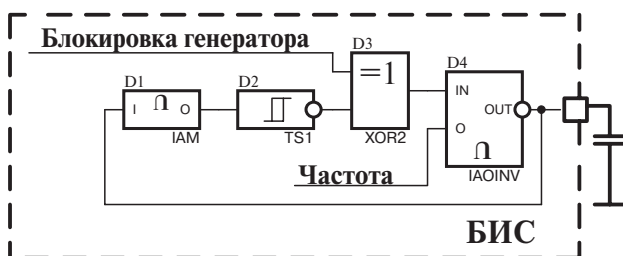
Функциональная ячейка **IAOINV** позволяет передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК, а также выдать инверсный сигнал из поля БМК на внешний вывод БИС.

На вход **IN** подается сигнал из поля БМК, инверсный сигнал формируется на вход/выходе **OUT**, соответствующем внешнему выводу БИС. Выход **O** эквипотенциален выводу **OUT**, и сигнал с него поступает внутрь поля БМК.

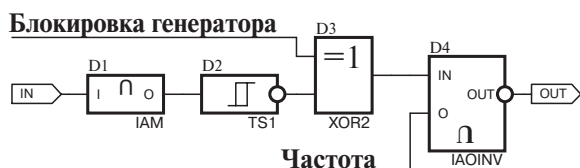
Рекомендуемая нагрузочная способность по выходу **O** – не более 15.

**Рекомендации по применению**

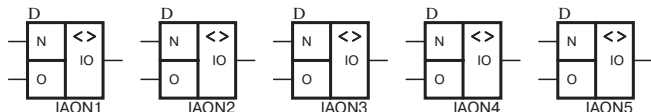
Функциональная ячейка **IAOINV** предназначена для реализации RC-генераторов в диапазоне от 10 Гц до 1 МГц. Рекомендуемая электрическая схема включения представлена на рисунке. Разброс частоты при изменении температуры от  $-60$  до  $+85$  °С составляет не более  $\pm 5\%$ . Разброс частоты при изменении питающего напряжения от 4,5 до 5,5 В составляет  $\pm 5\%$ .



При моделировании в САПР для устранения автогенерации обратная связь генератора должна быть разорвана. Электрическая схема генератора в составе микросхемы представлена ниже.



**IAON1, IAON2, IAON3, IAON4, IAON5**      **Вход аналоговый / выход цифровой с активным низким уровнем**



Функциональные ячейки **IAON1, IAON2, IAON3, IAON4, IAON5** позволяют передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК, а также сформировать активный низкий уровень из поля БМК на внешнем выводе БИС. Ячейки имеют вход управления затвором **N** периферийной ячейки, вход/выход **IO** соответствует внешнему выводу БИС, выход **O** передает сигнал с внешнего вывода в поле БМК. Высокий уровень сигнала **N** соответствует режиму входа, низкий уровень сигнала **N** обеспечивает формирование на выводе **IO** активного низкого уровня.

Ячейки различаются допустимым током нагрузки. Значения токов нагрузки, при которых падение напряжения на **n**-транзисторах не превышает 0,4 В, приведены в таблице.

Таблица значений тока нагрузки низкого уровня (БМК серии 5503)

Имя ячейки	IAON1	IAON2	IAON3	IAON4	IAON5
Ток нагрузки низкого уровня, мА	4	3	2	1	0,3

Таблица значений тока нагрузки низкого уровня (БМК серии 5507)

Имя ячейки	IAON1	IAON2	IAON3	IAON4	IAON5
Ток нагрузки низкого уровня, мА	2,8	2,1	1,4	0,7	0,2

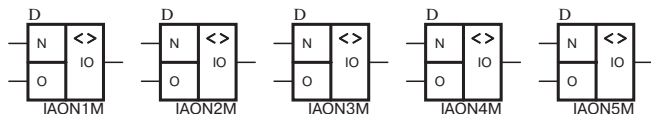
Собственное время задержки ячейки для серий 5503 и 5507

– не более 0,2 нс.

Рекомендуемая нагрузочная способность по выходу **IO**

– не более 15.

**IAON1M, IAON2M, IAON3M, IAON4M, IAON5M** *Вход аналоговый / выход цифровой с активным низким уровнем для микросхем «холодного» резерва*



Функциональные ячейки **IAON1M, IAON2M, IAON3M, IAON4M, IAON5M** позволяют передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК, а также сформировать активный низкий уровень из поля БМК на внешний вывод БИС с различными допустимыми значениями выходного тока. Ячейки не имеют защитного диода, подключенного к шине «Питание», и предназначены для использования в системах с «холодным» резервом. Ячейки имеют вход управления затвором **n**-транзистора **N** периферийной ячейки, вход/выход **IO** соответствует внешнему выводу БИС, выход **O** передает сигнал с внешнего вывода в поле БМК. Высокий уровень сигнала **N** соответствует режиму входа, низкий уровень сигнала **N** обеспечивает формирование на выводе **IO** активного низкого уровня.

Ячейки различаются допустимыми токами нагрузки. Значения токов нагрузки, при которых падение напряжения на **n**-транзисторах не превышает 0,4 В для серии 5503 и 0,3 В для серии 5507, приведены в таблицах.

Таблица значений тока нагрузки низкого уровня (БМК серии 5503)

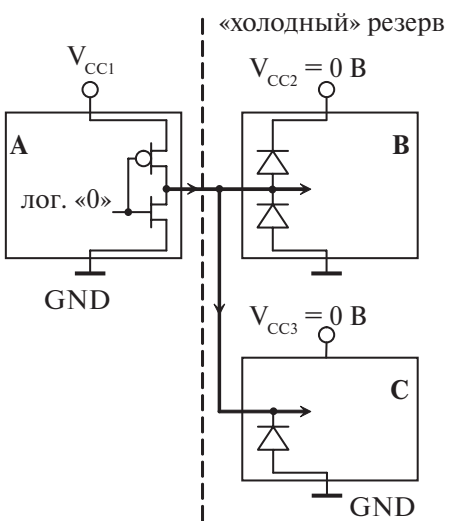
Имя ячейки	IAON1M	IAON2M	IAON3M	IAON4M	IAON5M
Ток нагрузки низкого уровня, мА	4	3	2	1	0,3

Таблица значений тока нагрузки низкого уровня (БМК серии 5507)

Имя ячейки	IAON1	IAON2	IAON3	IAON4	IAON5
Ток нагрузки низкого уровня, мА	2,8	2,1	1,4	0,7	0,2

- Собственное время задержки ячейки для серий 5503 и 5507 — не более 0,2 нс.
- Рекомендуемая нагрузочная способность по выходу **IO** — не более 15.

Рекомендации по применению

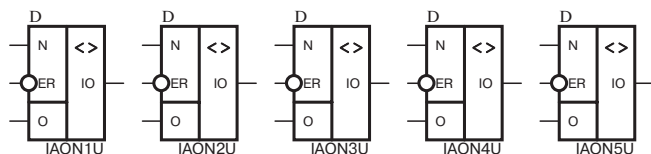


1. Пример системы с «холодным» резервом с иллюстрацией фрагментов электростатической защиты приведен на рисунке. Пусть микросхема А является источником сигнала высокого уровня. При отключенном питании микросхемы В, в которой применяются обычные входные ячейки, за счет открывания верхнего диода электростатической защиты, подключенного к шине «Питание», осуществляется подключение микросхемы В к источнику питания микросхемы А, т.е. микросхема В продолжает находиться под напряжением питания  $V_{CC1}$  минус падение напряжения на диоде. При этом сигнал высокого уровня с выхода микросхемы А шунтируется защитным диодом, подключенным к шине «Питание», что может вывести микросхему А из

строя. Микросхема С, в которой применяются специальные входные ячейки, благодаря отсутствию диода электростатической защиты может быть отключена от питания и переведена в состояние «холодного» резерва.



*IAON1U, IAON2U, IAON3U, IAON4U, IAON5U*      *Вход аналоговый / выход цифровой с активным низким уровнем*



Функциональные ячейки **IAON1U**, **IAON2U**, **IAON3U**, **IAON4U**, **IAON5U** позволяют передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК, а также сформировать активный низкий уровень из поля БМК на внешний вывод БИС с различными значениями тока нагрузки. Они обеспечивают доопределение внешнего вывода до высокого уровня. Ячейки имеют вход управления затвором *n*-транзистора **N** периферийной ячейки, вход управления затвором *p*-транзистора доопределения до высокого уровня **ER**. Вход/выход **IO** соответствует внешнему выводу БИС, выход **O** передает сигнал с внешнего вывода в поле БМК. Высокий уровень сигнала **N** соответствует режиму входа, низкий уровень сигнала **N** обеспечивает формирование на выводе **IO** активного низкого уровня.

Значение внутреннего резистора доопределения находится в диапазоне 78–161 кОм.

Ячейки различаются допустимыми токами нагрузки. Значения токов нагрузки, при которых падение напряжения на *n*-транзисторах не превышает 0,4 В для серии 5503 и 0,3 В для серии 5507, приведены в таблицах.

Таблица значений тока нагрузки низкого уровня (БМК серии 5503)

Имя ячейки	IAON1U	IAON2U	IAON3U	IAON4U	IAON5U
Ток нагрузки низкого уровня, мА	4	3	2	1	0,3

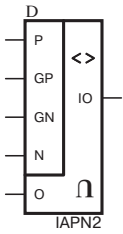
Таблица значений тока нагрузки низкого уровня (БМК серии 5507)

Имя ячейки	IAON1	IAON2	IAON3	IAON4	IAON5
Ток нагрузки низкого уровня, мА	2,8	2,1	1,4	0,7	0,2

Задержка распространения сигнала от вывода **IO** до выхода в поле БМК **O** – не более 0,1 нс. Время доопределения вывода **IO** из состояния низкого уровня до высокого уровня при нагрузке 6 пФ – не более 2 мкс.

Рекомендуемая нагрузочная способность по выходу **IO** – не более 15.

**IAPN2 Вход аналоговый / выход цифровой**

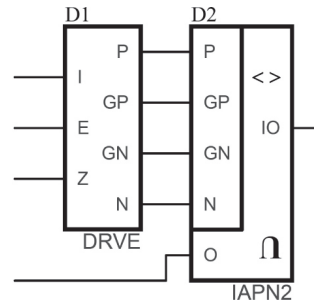


Функциональная ячейка **IAPN2** позволяет передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК, а также при подключении драйвера периферийной ячейки передать выходной сигнал на внешний вывод БИС. Ячейка **IAPN2** имеет входы управления затворами р-транзистора **P** и n-транзистора **N** периферийной ячейки, выходные сигналы с затворов р-транзистора **GP** и n-транзистора **GN**, вход/выход **IO** соответствует внешнему выводу БИС, выход **O** передает сигнал с внешнего вывода в поле БМК.

Рекомендуемая нагрузочная способность по выводу **IO** – не более 15.

**Рекомендации по применению**

1. Ячейку **IAPN2** рекомендуется применять совместно с драйвером **DRVE**, который исключает одновременное открытие р- и n-транзисторов ячейки. Рекомендуемое подключение приведено на рисунке. Задержка распространения сигнала от входа драйвера **I** до выхода **IO** периферийной ячейки **IAPN2** составляет не более 9 нс; переход в высокоимпедансное состояние выхода периферийной ячейки **IO** при подаче высокого уровня на вход драйвера **Z** или низкого уровня на вход управления **E** – не более 15 нс; задержка распространения сигнала от вывода **IO** периферийной ячейки **IAPN2** до выхода **O** – не более 1 нс.

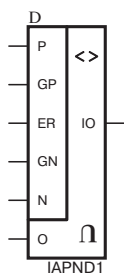


2. Ячейка **IAPN2** предназначена для реализации выхода с пониженной в четыре раза относительно ячейки **IAPN** нагрузочной способностью.

Таблица истинности

Входы DRVE			Вход/выход
Z	E	I	IO
1	X	X	Z
0	0	X	Z (вход)
0	1	0	0 (выход)
0	1	1	1 (выход)

**IAPND1** Вход аналоговый / выход цифровой с доопределением до низкого уровня



Функциональная ячейка **IAPND1** позволяет передать аналоговый сигнал с внешнего вывода БИС внутрь поля БМК, при подключении драйвера периферийной ячейки – передать сигнал на внешний вывод БИС, а также обеспечивает доопределение внешнего вывода до низкого уровня. Ячейка имеет входы управления затворами р-транзистора **P** и п-транзистора **N** периферийной ячейки, вход управления затвором п-транзистора доопределения до низкого уровня **ER**, выходы с затворов р-транзистора **GP** и п-транзистора **GN**. Вход/выход **IO** соответствует внешнему выводу БИС, с выхода **O** сигнал с внешнего вывода передается в поле БМК.

Значение резистора доопределения – 5,2–11 кОм.

Рекомендуемая нагрузочная способность по выводу **IO** – не более 15.

**Рекомендации по применению**

1. Функциональная ячейка **IAPND1** имеет резистор доопределения низкого номинала, который задает ток доопределения порядка 1 мА, что может существенно повысить ток потребления микросхемы в целом, поэтому ячейку рекомендуется использовать только в технически обоснованных случаях.
2. Функциональную ячейку **IAPND1** рекомендуется применять совместно с драйверами, исключающими одновременное открытие р- и п-транзисторов ячейки. Рекомендуемые подключения ячеек приведены на рисунках.

Драйвер **DRVED** обеспечивает выполнение функции входа/выхода с доопределением до низкого уровня.

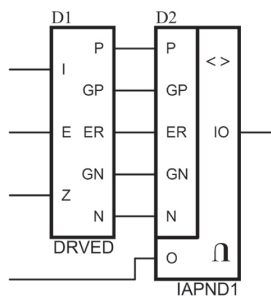
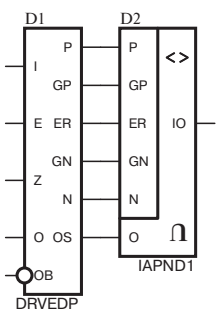


Таблица истинности

Входы DRVED			Вход/выход
Z	E	I	IO
1	X	X	Z
0	0	X	доопределение до «0»
0	1	0	0
0	1	1	1



Драйвер **DRVEDP** обеспечивает выполнение функции входа/выхода с доопределением до низкого уровня и формирование парафазных сигналов для поля БМК.

Таблица истинности

Входы			Вход/выход	Выходы	
Z	E	I	IO	O	OB
1	X	X	Z	X	X
0	0	X	доопределение до «0»	0	1
0	1	0	0	0	1
0	1	1	1	1	0

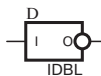
Задержка распространения сигнала от входа драйвера **I** до выхода **IO** составляет не более 9 нс.

Переход в высокоимпедансное состояние выхода периферийной ячейки **IO** при подаче высокого уровня на вход драйвера **Z** – не более 15 нс.

Задержка включения доопределения до низкого уровня выходного контакта периферийной ячейки при низком уровне на входе управления **E** из состояния высокого уровня при нагрузке 6 пФ для ячейки **IAPND1** – не более 90 нс.

Задержка распространения сигнала от вывода **IO** до выхода **O** – не более 0,5 нс, до выходов драйвера **DRVEDP**: до выхода **OB** – не более 1 нс, до выхода **O** – не более 2 нс.

**IDBL** Вход цифровой с инверсным выходом



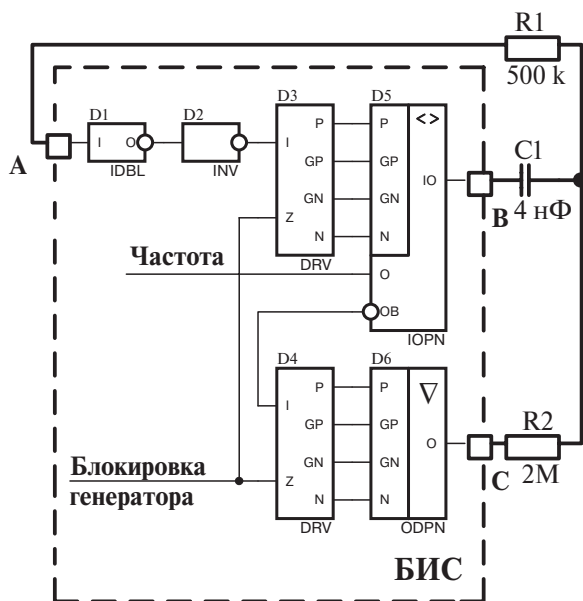
Функциональная ячейка **IDBL** позволяет передать сигнал с внешнего вывода БИС внутрь поля БМК и имеет инверсный выход с низкой нагрузочной способностью. Вход **I** соответствует внешнему выводу БИС, инверсный сигнал с выхода **O** поступает внутрь поля БМК.

- Собственное время задержки ячейки
- для серии 5503 — не более 40 нс;
  - для серии 5507 — не более 15 нс.
- Рекомендуемая нагрузочная способность по выходу **O** — не более 15.

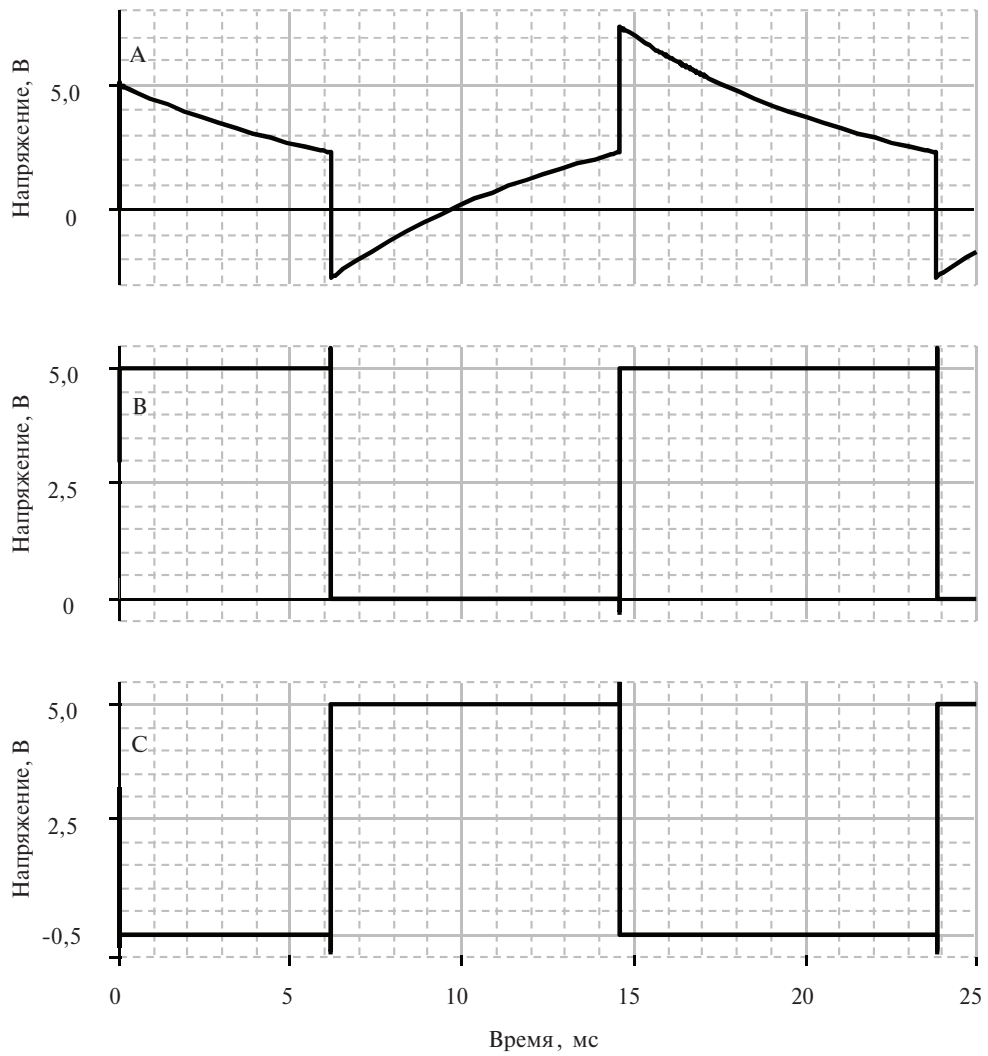
**Рекомендации по применению**

Функциональная ячейка **IDBL** предназначена для построения микропотребляющих низкочастотных RC-генераторов и используется в качестве входного низкочастотного каскада. Выходное сопротивление ячейки — не менее 30 кОм. Разброс выходной частоты в диапазоне питающего напряжения от 4,5 до 5 В — не более 0,5%. Разброс выходной частоты в диапазоне температур от -60 до +85 °С составляет не более 2%.

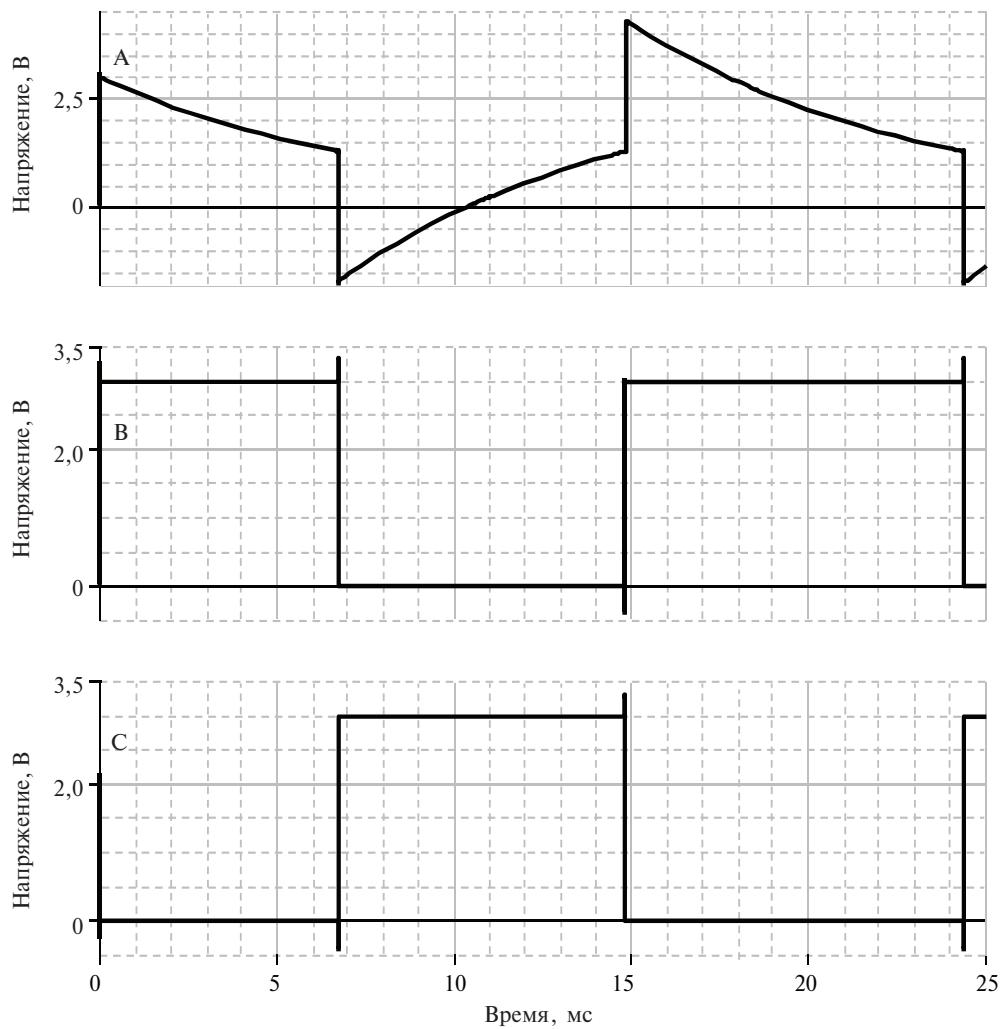
Рекомендуемая схема реализации генератора и поясняющие диаграммы представлены ниже.



Реализация генератора с использованием ячейки IDBL

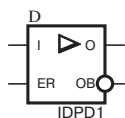


Временная диаграмма работы генератора в точках А, В, С  
для БМК серии 5503



Временная диаграмма работы генератора в точках А, В, С  
для БМК серии 5507

### **IDPD1** Вход цифровой с доопределением до низкого уровня и парафазным выходом



Функциональная ячейка **IDPD1** позволяет передать цифровой сигнал с внешнего вывода БИС внутрь поля БМК, а также обеспечивает доопределение внешнего вывода до низкого уровня. Вход **I** соответствует внешнему выводу БИС, сигналы с прямого выхода **O** и инверсного выхода **OB** поступают внутрь поля БМК. Вход разрешения **ER** позволяет управлять подключением резистора доопределения. Высокий уровень сигнала управления соответствует нормальному режиму работы периферийной ячейки, низкий уровень отключает резистор доопределения, что позволяет выполнить измерение токов утечки входа микросхемы в соответствии с таблицами 1 и 3, приведенными в разделе 1. Значение резистора доопределения находится в диапазоне 5,2–11 кОм.

Собственное время задержки ячейки

для серии 5503

– не более 1,2 нс;

для серии 5507

– не более 2 нс.

Рекомендуемая нагрузочная способность

по выходам O, OB

– не более 15.

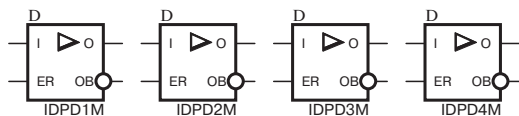
### **Рекомендации по применению** \_\_\_\_\_

Функциональная ячейка **IDPD1** имеет резистор доопределения низкого номинала, который задает ток доопределения порядка 1 мА, что может существенно повысить ток потребления микросхемы в целом, поэтому функциональную ячейку рекомендуется использовать только в технически обоснованных случаях.



**IDPD1M, IDPD2M,  
IDPD3M, IDPD4M**

**Входы цифровые с доопределением до низкого уровня и парафазным выходом для микросхем «холодного» резерва**



Функциональные ячейки **IDPD1M, IDPD2M, IDPD3M, IDPD4M** позволяют передать цифровой сигнал с внешнего вывода БИС внутрь поля БМК, а также обеспечивают доопределение внешнего вывода до низкого уровня. Ячейки не имеют входного защитного диода, подключенного к шине «Питание», и предназначены для использования в системах с «холодным» резервом. Вход **I** соответствует внешнему выводу БИС, сигналы с прямого выхода **O** и инверсного выхода **OB** поступают внутрь поля БМК. Вход разрешения **ER** позволяет управлять подключением резистора доопределения. Высокий уровень сигнала управления соответствует нормальному режиму работы периферийной ячейки, низкий уровень отключает резистор доопределения, что позволяет выполнить измерение токов утечки входа микросхемы в соответствии с таблицами 1 и 3, приведенными в разделе 1.

Таблица значений резисторов доопределения до низкого уровня

Имя ячейки	IDPD1M	IDPD2M	IDPD3M	IDPD4M
Сопротивление, кОм	4,8–11	7,4–16	14–26	25–55

Собственное время задержки ячейки

для серии 5503

– не более 1 нс;

для серии 5507

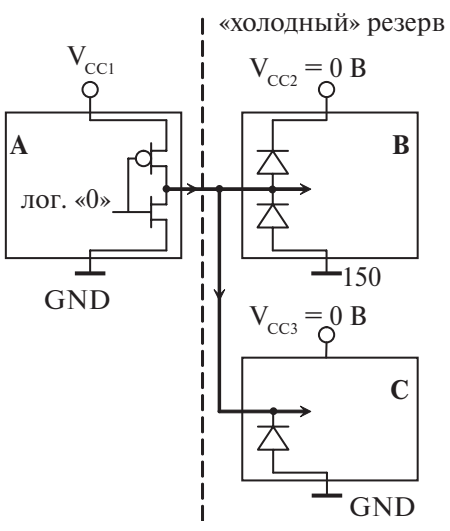
– не более 2 нс.

Рекомендуемая нагрузочная способность

по выходам O, OB

– не более 15.

Рекомендации по применению

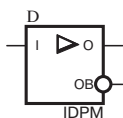


1. Пример системы с «холодным» резервом с иллюстрацией фрагментов электростатической защиты приведен на рисунке. Пусть микросхема А является источником сигнала высокого уровня. При отключенном питании микросхемы В, в которой применяются обычные входные ячейки, за счет открывания верхнего диода электростатической защиты, подключенного к шине «Питание», осуществляется подключение микросхемы В к источнику питания микросхемы А, т.е. микросхема В продолжает находиться под напряжением питания  $V_{CC1}$  минус падение напряжения на диоде. При этом сигнал высокого уровня с выхода микросхемы А шунтируется защитным диодом, подключенным к шине «Питание», что может вывести микросхему А из

строю. Микросхема С, в которой применяются специальные входные ячейки, благодаря отсутствию диода электростатической защиты может быть отключена от питания и переведена в состояние «холодного» резерва.

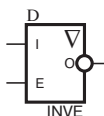
2. Функциональная ячейка **IDPD1M** имеет резистор доопределения низкого номинала, который задает ток доопределения порядка 1 мА, что может существенно повысить ток потребления микросхемы в целом. Функциональную ячейку **IDPD1M** рекомендуется использовать только в технически обоснованных случаях.

**IDPM** *Вход цифровой с парафазным выходом для микросхем «холодного» резерва*



Функциональная ячейка **IDPM** позволяет передать сигнал с внешнего вывода БИС внутрь поля БМК и имеет два парафазных выхода. Ячейка не имеет входного защитного диода, подключенного к шине «Питание», и предназначена для использования в системах с «холодным» резервом. Вход **I** соответствует внешнему выводу БИС, сигналы с прямого выхода **O** и инверсного выхода **OB** поступают внутрь поля БМК.

- Собственное время задержки ячейки  
 для серии 5503 — не более 1 нс;  
 для серии 5507 — не более 2 нс.
- Рекомендуемая нагрузочная способность  
 по выходам O, OB — не более 15.



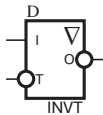
**INVE** *Инвертор с третьим состоянием с управлением высоким уровнем*

Функциональная ячейка **INVE** предназначена для формирования внутри матрицы БМК сигнала, имеющего три состояния. Вход управления **E** обеспечивает управление режимом работы буфера. Высокий логический уровень сигнала **E** соответствует режиму передачи с инверсией логического сигнала, низкий — режиму формирования третьего состояния.

Таблица истинности

Входы		Выход
E	I	O
0	X	Z
1	0	1
1	1	0

- Собственное время задержки ячейки  
 для серии 5503 — не более 3,5 нс;  
 для серии 5507 — не более 1,5 нс.
- Коэффициент объединения по входу E — 2.
- Рекомендуемая нагрузочная способность  
 по выходу O — не более 2.
- Размер ячейки — 2 ячейки поля БМК.

**INVT** *Инвертор с третьим состоянием с управлением низким уровнем*

Функциональная ячейка **INVE** предназначена для формирования внутри матрицы БМК сигнала, имеющего три состояния. Вход управления **T** обеспечивает управление режимом работы буфера. Низкий логический уровень сигнала **T** соответствует режиму передачи с инверсией логического сигнала, высокий – режиму формирования третьего состояния.

Таблица истинности

Входы		Выход
T	I	O
1	X	Z
0	0	1
0	1	0

Собственное время задержки ячейки

для серии 5503

для серии 5507

– не более 3,5 нс;

– не более 2 нс.

Коэффициент объединения по входу **T**

– 2.

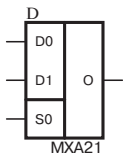
Рекомендуемая нагрузочная способность

по выходу **O**

– не более 2.

Размер ячейки

– 2 ячейки поля БМК.

**MXA21** *Мультиплексор аналоговый из 2 в 1*

Функциональная ячейка **MXA21** обеспечивает передачу на выход **O** аналогового сигнала со входа **D0** при низком уровне сигнала на входе **S0** или сигнала со входа **D1** при высоком уровне сигнала на входе **S0**. Ячейка реализована на проходных ключах.

Таблица истинности

Входы			Выход
D0	D1	S0	O
d0	X	0	d0
X	d1	1	d1

Рекомендуемая нагрузочная способность

по выходу **O**

– не более 1.

Размер ячейки

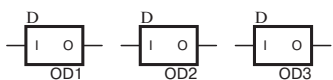
– 2 ячейки поля БМК.

Проходное сопротивление ячейки составляет

– 0,6–1 кОм.

**Рекомендации по применению**

Функциональная ячейка **MXA21** реализована на пассивных проходных ключах, поэтому на выход ячейки передается ослабленный входной сигнал. Ячейку рекомендуется использовать в цепях аналоговых токовых сигналов. При использовании ячейки **MXA21** в качестве цифрового мультиплексора выходной сигнал **O** необходимо усилить.

**OD1, OD2, OD3 Выход цифровой**

Функциональные ячейки **OD1**, **OD2**, **OD3** выполняют функцию выхода с двумя активными состояниями. Ячейки имеют вход данных **I**, который передается на выход **O**, являющийся внешним выводом БИС. Ячейки имеют выходное сопротивление различного номинала. Значения токов нагрузки высокого и низкого уровней приведены в таблицах.

Таблица значений тока нагрузки высокого и низкого уровня (БМК серии 5503)

Имя ячейки	OD1	OD2	OD3
Ток нагрузки высокого уровня, мА	1,5	1	0,5
Ток нагрузки низкого уровня, мА	3	2	1

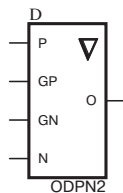
Таблица значений токов нагрузки высокого и низкого уровня (БМК серии 5507)

Имя ячейки	OD1	OD2	OD3
Ток нагрузки высокого уровня, мА	1,1	0,7	0,4
Ток нагрузки низкого уровня, мА	2,1	1,4	0,7

**Рекомендации по применению**

1. Функциональные ячейки **OD1**, **OD2**, **OD3** не требуют применения драйверов, что уменьшает объем схемы. Но в связи с этим при переключении ячеек возникает кратковременный сквозной ток из-за одновременного открытия выходных транзисторов.
2. Функциональные ячейки **OD1**, **OD2**, **OD3** рекомендуется применять для реализации выходов с пониженной нагрузочной способностью.

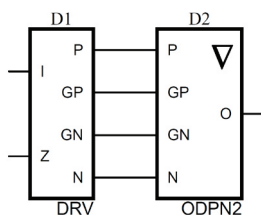
### ODPN2 Выход цифровой с низкой нагрузочной способностью



Функциональная ячейка **ODPN2** при подключении драйвера периферийной ячейки выполняет функцию выхода или выхода с третьим состоянием и имеет высокое выходное сопротивление. Ячейка **ODPN2** имеет входы управления затворами р-транзистора **P** и н-транзистора **N** периферийной ячейки, выходы с затворов р-транзистора **GP** и н-транзистора **GN** и выход **O**, соответствующий внешнему выводу БИС.

#### Рекомендации по применению

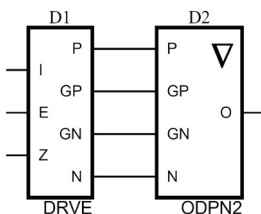
1. Функциональная ячейка **ODPN2** предназначена для реализации выхода с пониженной нагрузочной способностью: ток нагрузки низкого уровня составляет 0,5 мА, ток нагрузки высокого уровня – 0,5 мА.
2. Функциональную ячейку **ODPN2** рекомендуется применять совместно с драйверами, исключающими одновременное открытие р- и н-транзисторов ячейки. Рекомендуемые варианты подключения ячейки приведены на рисунках.



Драйвер **DRV** обеспечивает выполнение функции выхода.

Таблица истинности

Входы DRV		Выход ODPN2
Z	I	O
1	X	Z
0	1	1
0	0	0



Драйвер **DRVE** обеспечивает выполнение функции выхода с третьим состоянием.

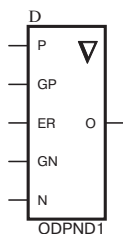
Таблица истинности

Входы			Выход
Z	E	I	O
1	X	X	Z
0	0	X	Z
0	1	0	0
0	1	1	1

Задержка распространения сигнала от входа драйвера **I** до выхода **O** составляет не более 11 нс.

Переход в высокоимпедансное состояние выхода **O** при подаче высокого уровня на вход драйвера **Z** или низкого уровня на вход управления **E** – не более 15 нс.

### ODPND1 Выход цифровой с доопределением до низкого уровня



Функциональная ячейка **ODPND1** при подключении драйвера периферийной ячейки выполняет функцию выхода с доопределением внешнего вывода до низкого уровня. Ячейка **ODPND1** имеет входы управления затворами р-транзистора **P** и n-транзистора **N** периферийной ячейки, вход управления затвором n-транзистора доопределения до низкого уровня **ER**, выходы с затворов р-транзистора **GP** и n-транзистора **GN** и выход **O**, соответствующий внешнему выводу БИС. Вход разрешения **ER** позволяет управлять подключением внутреннего резистора доопределения. Высокий уровень сигнала разрешения соответствует нормальному режиму работы периферийной ячейки, низкий уровень отключает резистор доопределения, что позволяет выполнить измерение токов утечки входа микросхемы в соответствии таблицами 1 и 3 раздела 1. Значение резистора доопределения находится в диапазоне 4,8–11 кОм.

### Рекомендации по применению

Функциональную ячейку **ODPND1** рекомендуется применять совместно с драйвером **DRVED**, исключающим одновременное открытие р- и n-транзисторов ячейки. Рекомендуемое подключение ячейки приведено на рисунке.

Задержка распространения сигнала от входа драйвера **I** до выхода периферийной ячейки **O** составляет не более 11 нс.

Переход в высокоимпедансное состояние выхода периферийной ячейки **O** при подаче высокого уровня на вход драйвера **Z** – не более 15 нс.

Задержка включения доопределения до низкого уровня выходного контакта периферийной ячейки при низком уровне на входе управления **E** из состояния высокого уровня при нагрузке 5 пФ для ячейки **ODPND1** – не более 90 нс.

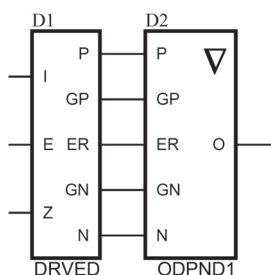
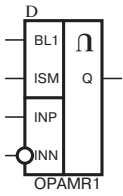


Таблица истинности

Входы			Выход
Z	E	I	O
1	X	X	Z
0	0	X	доопределение до «0»
0	1	0	0
0	1	1	1

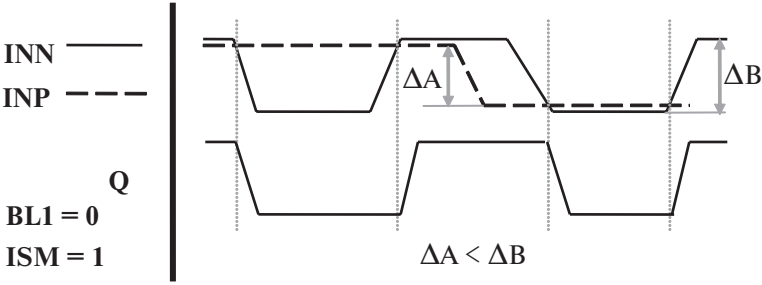
**OPAMR1** *Операционный усилитель с внешним источником тока*



Функциональная ячейка **OPAMR1** является операционным усилителем с внешним токозадающим источником и обеспечивает усиление разности напряжений, подаваемых на входы **INP** и **INN**. Усиленный сигнал формируется на выводе **Q**. При подаче на вход блокировки **BL1** высокого логического уровня усилитель блокируется, при этом выход **Q** принимает состояние низкого уровня и ток потребления усилителя становится не более 1 мкА. При низком логическом уровне на входе блокировки **BL1** осуществляется усиление напряжения

дифференциального входного сигнала со входов **INN** и **INP**. На вывод **ISM** подается ток смещения усилителя. В качестве токозадающего источника может быть использован внешний резистор, включенный между выводом **ISM** и питающим выводом микросхемы.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **OPAMR1** принято, что сигнал на входе **INP** является «вложенным» в уровни сигнала **INN**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

Входы				Выход
BL1	ISM	INP	INN	Q
1	X	X	X	0
0	0	X	X	X
0	1	1	1	0
0	1	1	0	1
0	1	0	1	0
0	1	0	0	1



Основные расчетные характеристики усилителя **OPAMR1** при токозадающем резисторе 1 МОм приведены в таблице.

	БМК серии 5503		БМК серии 5507	
	5,5	4,5	3,63	2,7
Напряжение питания, В	5,5	4,5	3,63	2,7
Диапазон входных напряжений, В	От 1,0 до $E_{пит} - 0,2$	От 1,0 до $E_{пит} - 0,2$	От 0,6 до $E_{пит} - 0,2$	От 0,6 до $E_{пит} - 0,2$
Коэффициент усиления с разомкнутой ОС, дБ	50	48	68	66
Запас по фазе, град.	40	55	30	27
Частота единичного усиления, МГц	10	5	22	20
Напряжение смещения, мВ	<2,5	<2,5	<1	<1
Время реакции на ступенчатый сигнал 50 мВ, мкс	4,3	4,4	2,3	2,5
Максимальный выходной ток высокого уровня, мкА	160	132	80	64
Максимальный выходной ток низкого уровня, мкА	116	140	80	65
Максимальный входной ток, мкА	$\pm 40$	$\pm 40$	$\pm 40$	$\pm 40$
КОСС на частотах до 10 кГц не менее, дБ	32	31	40	40

Коэффициент объединения по входу BL1

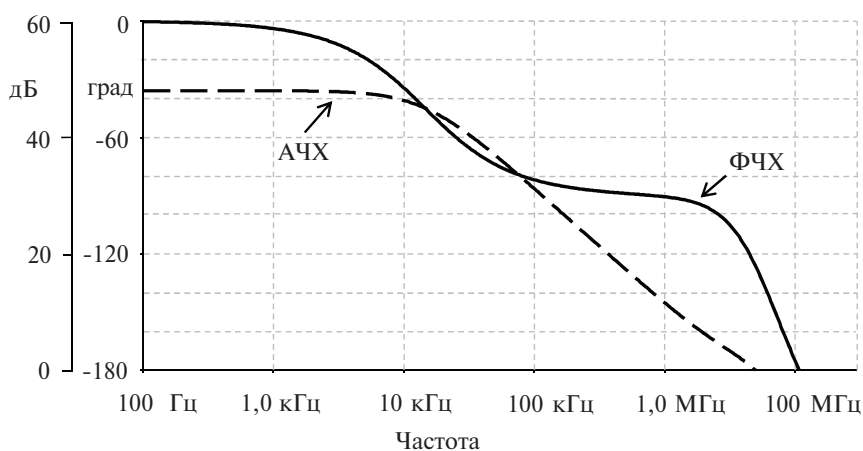
– 2.

Рекомендуемая нагрузочная способность по выходу Q

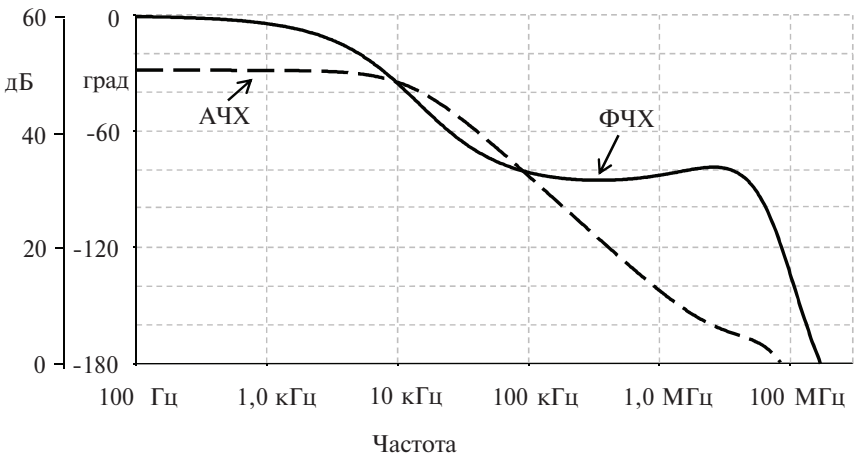
– не менее 20 кОм.

Размер ячейки составляет

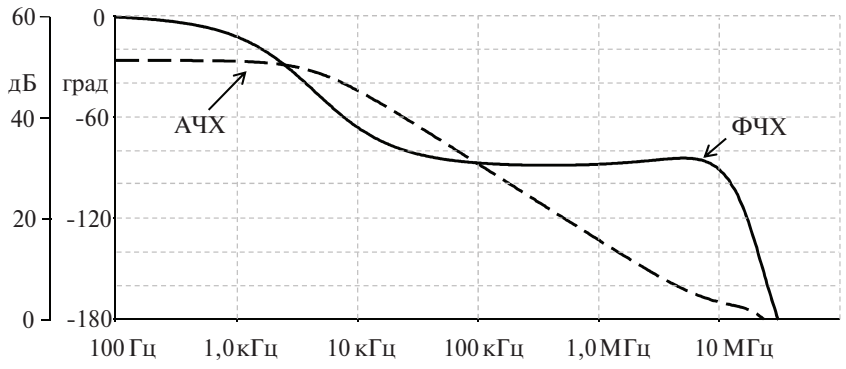
– 41 ячейка поля БМК.



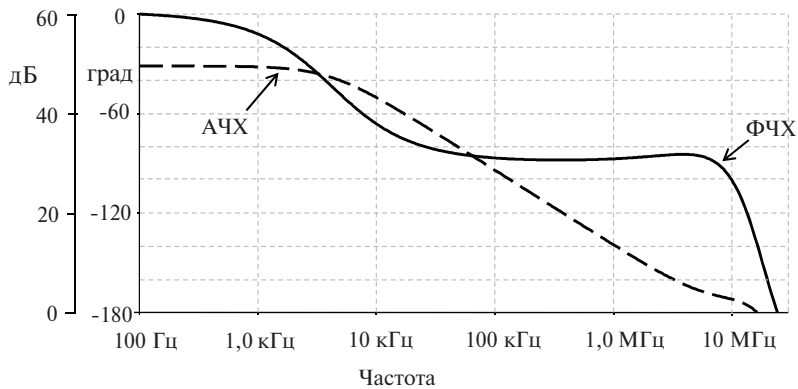
АЧХ и ФЧХ ячейки OPAMR1 при разомкнутой обратной связи (БМК серии 5503, напряжение питания 4,5 В)



АЧХ и ФЧХ ячейки OPAMR1 при разомкнутой обратной связи (БМК серии 5503, напряжение питания 5,5 В)



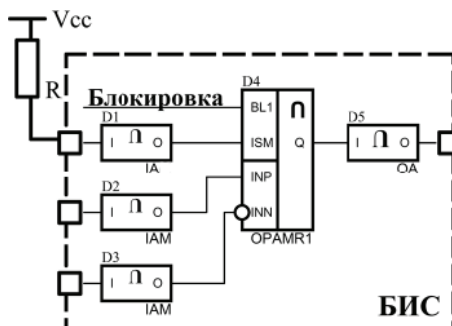
АЧХ и ФЧХ ячейки OPAMR1 при разомкнутой обратной связи (БМК серии 5507, напряжение питания 2,7 В)



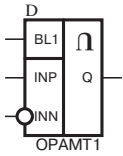
АЧХ и ФЧХ ячейки OPAMR1 при разомкнутой обратной связи (БМК серии 5507, напряжение питания 3,3 В)

### Рекомендации по применению

1. Схема подключения ячейки **OPAMR1** приведена на рисунке. На входах **INP**, **INN** должны применяться входные аналоговые ячейки **IAM**, на входе **ISM** – ячейка **IA**. На вход **BL1** необходимо подать цифровой управляющий сигнал. На выходе **Q** должна применяться выходная аналоговая ячейка **OA**.
2. Внешний токозадающий резистор **R** влияет на ток потребления и быстродействие компаратора.
3. Ячейку **OPAMR1** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце следует избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

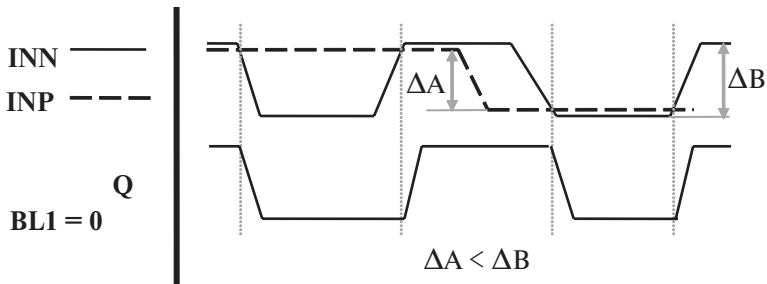


### ОРАМТ1 Операционный усилитель с внутренним формирователем тока



Функциональная ячейка **ОРАМТ1** является операционным усилителем и обеспечивает усиление разности напряжений, подаваемых на входы **INP** и **INN**, усиленный сигнал формируется на выводе **Q**. При подаче на вход блокировки **BL1** высокого логического уровня усилитель блокируется, при этом выход **Q** принимает состояние низкого уровня. При низком логическом уровне на входе блокировки **BL1** осуществляется усиление напряжения или мощности входного сигнала с входов **INN** и **INP**.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **ОРАМТ1** принято, что сигнал на входе **INP** является «вложенным» в уровни сигнала **INN**.



Разность напряжений  $\Delta B - \Delta A$  составляет 50 мВ.

Таблица истинности логической модели

BL1	Входы		Выход
	INP	INN	Q
1	X	X	0
0	X	X	X
0	1	1	0
0	1	0	1
0	0	1	0
0	0	0	1

Основные расчетные характеристики усилителя **ОРАМТ1** приведены в таблице.

	БМК серии 5503		БМК серии 5507	
	5,5	4,5	3,63	2,7
Напряжение питания, В	5,5	4,5	3,63	2,7
Диапазон входных напряжений, В	От 0 до $E_{пит} - 0,8$	От 0 до $E_{пит} - 0,8$	От 0 до $E_{пит} - 0,6$	От 0 до $E_{пит} - 0,6$
Коэффициент усиления с разомкнутой ОС, дБ	53	52	74	74
Запас по фазе, град.	53	50	77	78
Частота единичного усиления, МГц	23	17	9,5	3,8
Напряжение смещения, мВ	<1	<1	<1	<1
Время реакции на ступенчатый сигнал 50 мВ, мкс	2	2	2,5	3
Максимальный выходной ток высокого уровня, мкА	54	44	150	129
Максимальный выходной ток низкого уровня, мкА	54	44	164	134
Максимальный входной ток, мкА	±40	±40	±40	±40
КОСС на частотах до 10 кГц не менее, дБ	27	26	26	28

Коэффициент объединения по входу ВЛ1

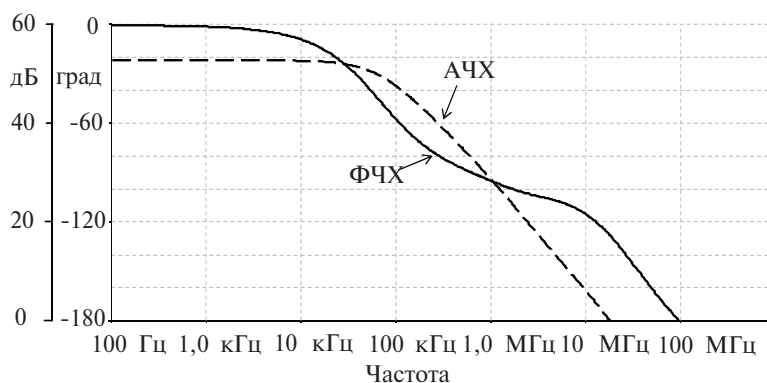
– 2.

Рекомендуемая нагрузочная способность по выходу Q

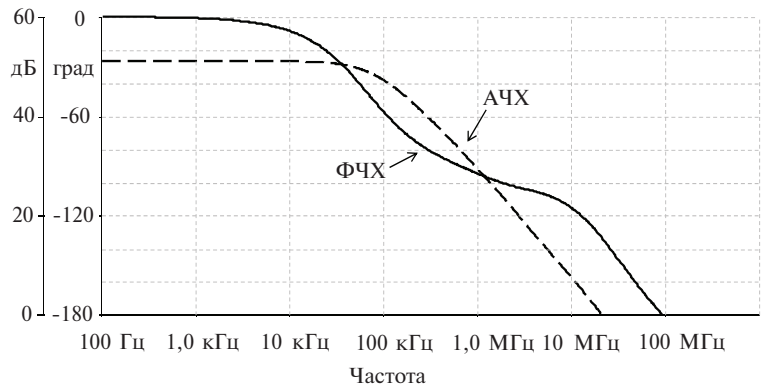
– не менее 100 кОм.

Размер ячейки

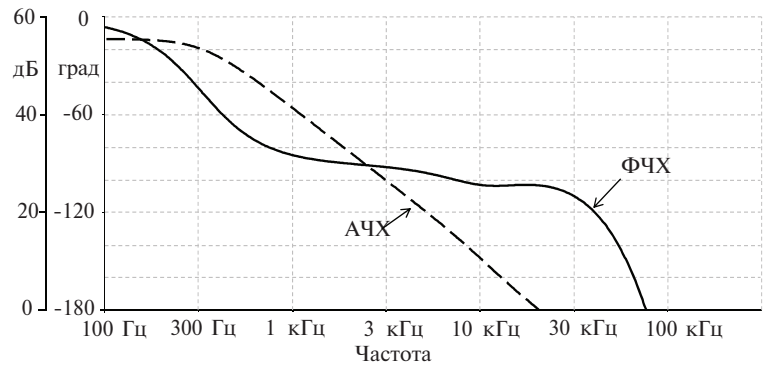
– 43 ячейки поля БМК.



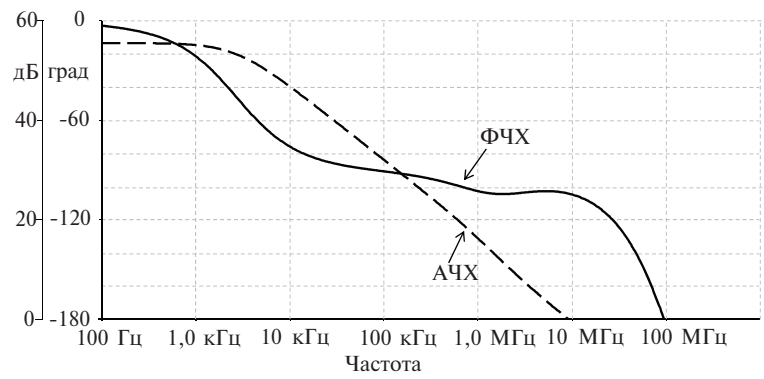
АЧХ и ФЧХ ячейки ОРАМТ1 при разомкнутой обратной связи (БМК серии 5503, напряжение питания 4,5 В)



АЧХ и ФЧХ ячейки ОРАМТ1 при разомкнутой обратной связи (БМК серии 5503, напряжение питания 5,5 В)



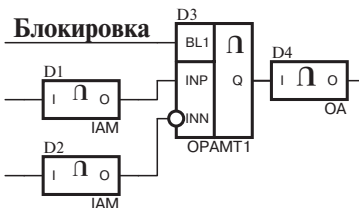
АЧХ и ФЧХ ячейки ОРАМТ1 при разомкнутой обратной связи (БМК серии 5507, напряжение питания 2,7 В)



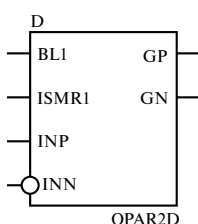
АЧХ и ФЧХ ячейки ОРАМТ1 при разомкнутой обратной связи (БМК серии 5507, напряжение питания 3,3 В)

Рекомендации по применению

1. Схема подключения ячейки **OPAMT1** приведена на рисунке. На входах **INP**, **INN** должны применяться входные аналоговые ячейки **IAM**. На вход **BL1** необходимо подать цифровой управляющий сигнал. На выходе **Q** должна применяться выходная аналоговая ячейка **OA**.
2. Ячейку **OPAMT1** рекомендуется размещать на поле **БМК** около контакта «Общий». В том же столбце нужно избегать размещения других ячеек, особенно триггеров. Контакты входов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.

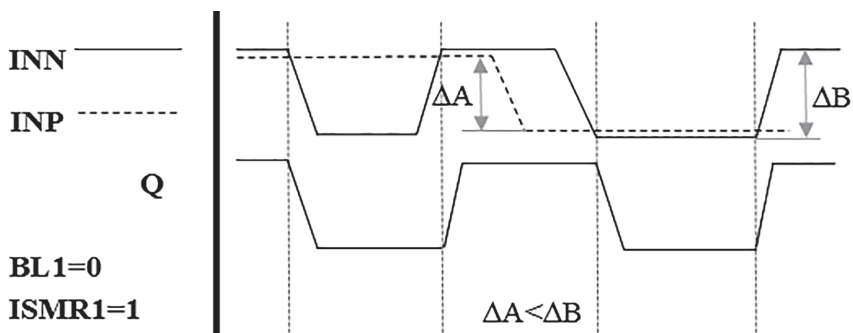


**OPAR2D** Дифференциальный каскад операционного усилителя с внешним источником тока



Дифференциальный каскад операционного усилителя с внешним токозадающим источником обеспечивает усиление разности напряжений, подаваемых на входы **INP** и **INN**. Усиленный сигнал формируется на выводах **GP** и **GN**. При подаче на вход блокировки **BL1** высокого логического уровня усилитель блокируется, при этом выходы **GP** и **GN** принимают состояния низкого уровня. При низком логическом уровне на входе блокировки **BL1** осуществляется усиление напряжения входного сигнала с входов **INP** и **INN**. На вывод **ISMR1** подается ток смещения усилителя. В качестве токозадающего источника может быть использован внешний резистор, включенный между выводом **ISMR1** и питающим выводом микросхемы.

В логической (цифровой) модели и при контроле на измерительном оборудовании ячейки **OPAR2D** принято, что сигнал на входе **INP** является «вложенным» в уровни сигнала **INN**.



Разность напряжений  $\Delta A - \Delta B$  составляет 50 мВ.

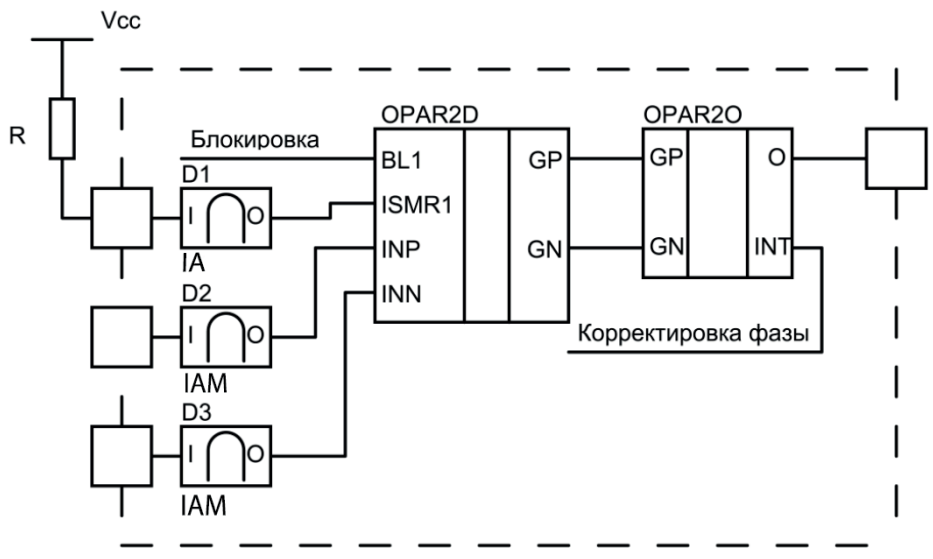
Таблица истинности логической модели

Входы				Выходы OPAR2D	
BL1	ISMR1	INP	INN	GP	GN
1	X	X	X	1	0
0	0	X	X	X	X
0	1	1	1	0	0
0	1	1	0	1	1
0	1	0	1	0	0
0	1	0	0	1	1

Коэффициент объединения по входу BL1 — 2.  
 Размер ячейки составляет — 16 ячеек поля БМК.

**Рекомендации по применению**

1. Функциональную ячейку **OPAR2D** рекомендуется применять совместно с ячейкой **OPAR2O**. Схема подключения приведена на рисунке ниже. На входах **INP**, **INN** должны применяться входные аналоговые элементы **IAM**, на входе **ISMR1** — ячейка **IA**. На вход **BL1** необходимо подать цифровой управляющий сигнал. На выходах должна применяться функциональная ячейка **OPAR2O**.



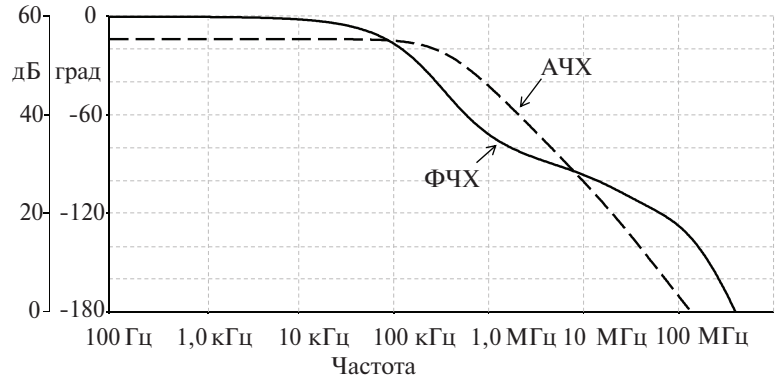


2. Таблица истинности логической модели составного операционного усилителя приведена ниже

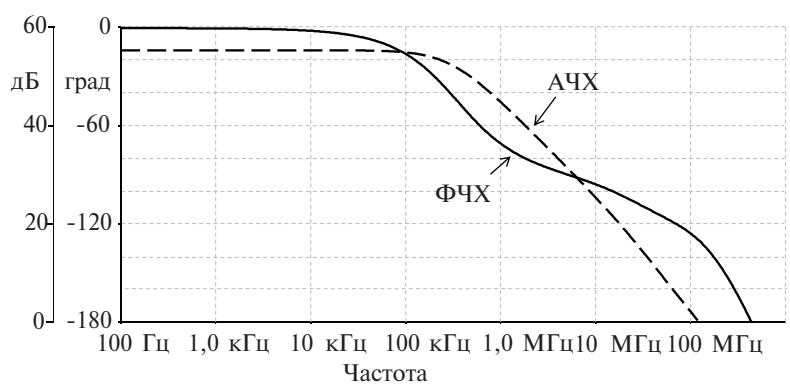
Входы				Выходы OPAR2D		Выходы OPAR2O
BL1	ISMR1	INP	INN	GP	GN	O, INT
1	X	X	X	1	0	Z
0	0	X	X	X	X	X
0	1	1	1	0	0	1
0	1	1	0	1	1	0
0	1	0	1	0	0	1
0	1	0	0	1	1	0

- Следует учитывать, что внешний токозадающий резистор **R** влияет на ток потребления и быстродействие устройства.
- Ячейки **OPAR2D** и **OPAR2O** рекомендуется размещать на поле БМК около контакта «Общий». В том же столбце нужно избегать размещения других ячеек, особенно триггеров. Контакты входных сигналов **INN** и **INP** следует располагать рядом с ячейкой и по возможности разводить целиком в слое металла без использования поликремниевых шин.
- Основные расчетные характеристики усилителя **OPAR2D** в паре с **OPAR2O** приведены в таблице (при токозадающем резисторе 0,2 МОм).

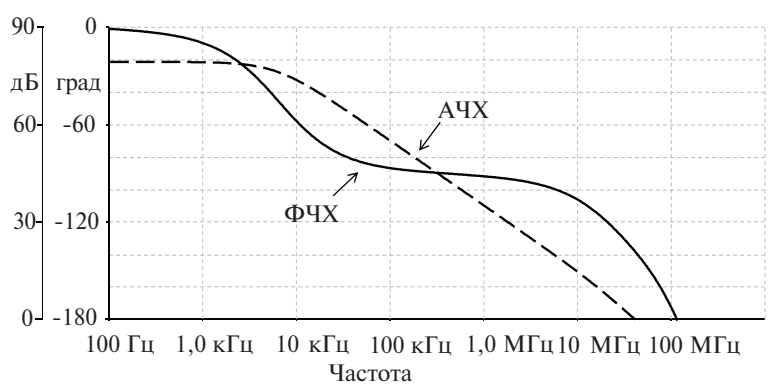
	БМК серии 5503		БМК серии 5507	
Напряжение питания, В	5,5	4,5	3,63	2,7
Диапазон входных напряжений, В	От 0,7 до $E_{пит} - 0,8$	От 0,7 до $E_{пит} - 0,8$	От 0,6 до $E_{пит} - 0,6$	От 0,6 до $E_{пит} - 0,6$
Коэффициент усиления с разомкнутой ОС, дБ	55	55	79	78
Запас по фазе, град.	45	48	40	40
Частота единичного усиления, МГц	135	110	48	32
Напряжение смещения, мВ	1,1	1,1	<1	<1
Время реакции на ступенчатый сигнал 50 мВ, мкс	0,2	0,2	0,7	0,8
Максимальный выходной ток высокого уровня, мкА	1,3	1,26	2,5	2,26
Максимальный выходной ток низкого уровня, мкА	1,9	1,84	10	9,04
Максимальный входной ток, мкА	±40	±40	±40	±40
КОСС на частотах до 10 кГц не менее, дБ	5	5,5	5	6,1



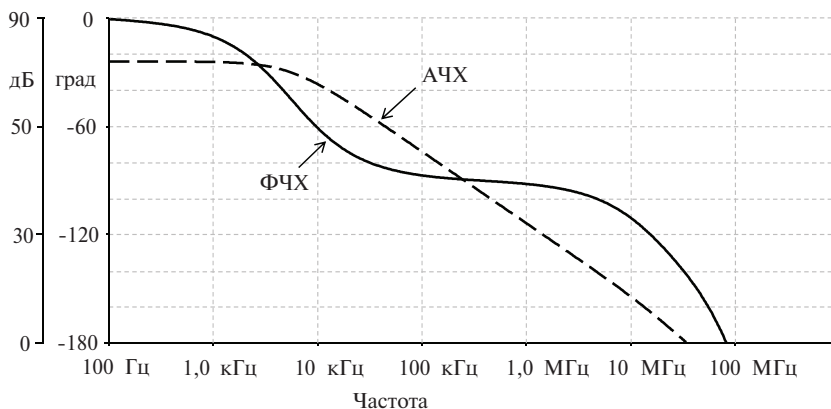
АЧХ и ФЧХ ячейки OPAR2D в паре с OPAR2O при разомкнутой обратной связи (БМК серии 5503, напряжение питания 4,5 В)



АЧХ и ФЧХ ячейки OPAR2D в паре с OPAR2O при разомкнутой обратной связи (БМК серии 5503, напряжение питания 5,5 В)

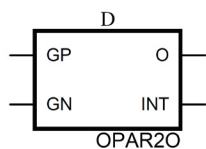


АЧХ и ФЧХ ячейки OPAR2D в паре с OPAR2O при разомкнутой обратной связи (БМК серии 5507, напряжение питания 2,7 В)



АЧХ и ФЧХ ячейки OPAR2D в паре с OPAR2O при разомкнутой обратной связи (БМК серии 5507, напряжение питания 3,3 В)

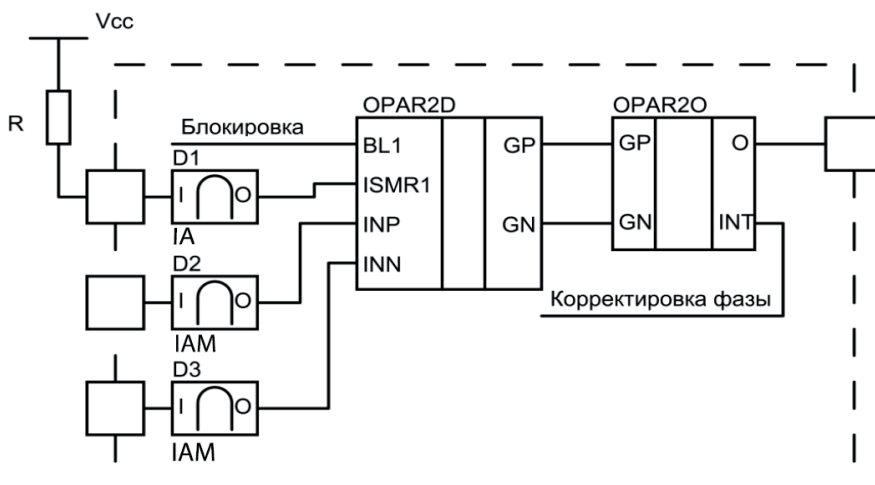
**OPAR2O** Оконечный каскад операционного усилителя

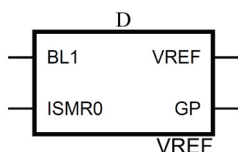


Оконечный каскад операционного усилителя обеспечивает усиление напряжения, подаваемого на входы GP и GN. Размер ячейки – 1 периферийная ячейка.

**Рекомендации по применению**

Функциональную ячейку **OPAR2O** рекомендуется применять совместно с ячейкой **OPAR2D**. Схема подключения приведена на рисунке ниже. На входах **INP**, **INN** должны применяться входные аналоговые элементы **IAM**, на входе **ISM1R1** – ячейка **IA**. На вход **BL1** необходимо подать цифровой управляющий сигнал. На выходах должна применяться функциональная ячейка **OPAR2O**.



**VREF** Блок опорного напряжения с внешним источником тока

Функциональная ячейка **VREF** является блоком опорного напряжения с внешним токозадающим источником и обеспечивает стабильное опорное напряжение на выходе **VREF**. При подаче на вход блокировки **BL1** высокого логического уровня ячейка блокируется, при этом на выходе **GP** устанавливается напряжение высокого уровня, а на выходе **VREF** — низкого уровня.

Таблица истинности логической модели

Входы		Выходы	
BL1	ISMR0	GP	VREF
1	X	1	0
0	0	0	1
0	1	X	X

Выходное значение опорного напряжения составляет  $1,2 \pm 0,1$  В.

Изменение выходного напряжения при изменении температуры от  $-60$  °С до  $85$  °С составляет не более 50 мВ.

Размер ячейки — 38 ячеек поля БМК.

**Рекомендации по применению**

1. Между выводами микросхемы **ISMR0** и «Общий 0В» подключается резистор порядка 10 кОм для формирования тока смещения внутренних узлов схемы.
2. Выходное опорное напряжение на маломощном выходе **VREF** рекомендуется усилить при помощи либо повторителя на основе операционного усилителя, либо усилителя с заданным коэффициентом усиления.

**PINGND** Вывод подключения к шине «Земля»



Функциональная ячейка **PINGND** обеспечивает подключение дополнительного вывода микросхемы к шине «Земля». Выход **G** соответствует внешнему выводу БИС.

**Рекомендации по применению**

Функциональная ячейка **PINGND** применяется для подключения произвольного вывода микросхемы к шине «Земля».

**PINUCC** Вывод подключения к шине «Питание»

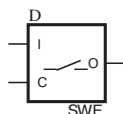


Функциональная ячейка **PINUCC** обеспечивает подключение дополнительного вывода микросхемы к шине «Питание». Выход **U** соответствует внешнему выводу БИС.

**Рекомендации по применению**

Функциональная ячейка **PINUCC** применяется для подключения произвольного вывода микросхемы к шине «Питание».

**SWE** Аналоговый ключ с разрешением высоким уровнем

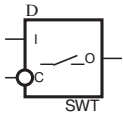


Функциональная ячейка **SWE** предназначена для коммутации внутри матрицы БМК аналогового или цифрового сигнала. Вход управления **C** обеспечивает управление режимом работы ключа. Высокий логический уровень сигнала **C** соответствует режиму передачи сигнала, низкий — режиму формирования третьего состояния.

Таблица истинности

Входы		Выход
С	I	O
0	X	Z
1	I	I

- Коэффициент объединения по входу I — 15.
- Рекомендуемая нагрузочная способность по выходу O — не более 15.
- Размер ячейки составляет — 3 ячейки поля БМК.
- Прходное сопротивление проходного ключа — 0,6–1 кОм.

**SWT** Аналоговый ключ с разрешением низким уровнем

Функциональная ячейка **SWT** предназначена для коммутации внутри матрицы БМК аналогового или цифрового сигнала. Вход управления **С** обеспечивает управление режимом работы ключа. Низкий логический уровень сигнала **С** соответствует режиму передачи сигнала, высокий – режиму формирования третьего состояния.

Таблица истинности

Входы		Выход
С	I	O
1	X	Z
0	I	I

- Коэффициент объединения по входу I – 2.
- Рекомендуемая нагрузочная способность по выходу O – не более 2.
- Размер ячейки составляет – 3 ячейки поля БМК.
- Прходное сопротивление проходного ключа – 0,6–1 кОм.

Производство книг на заказ  
Издательство «ТЕХНОСФЕРА»

**125319, Москва, а/я 91**

**тел.: (495) 234-01-10**

**e-mail: [knigi@technosphaera.ru](mailto:knigi@technosphaera.ru)**

**Реклама в книгах:**

- модульная
- статьи

**Подробная информация о книгах на сайте**  
**<http://www.technosphaera.ru>**

**А.Н. Денисов, Ю.П. Фомин, В.В. Коняхин, Р.А. Фёдоров**  
**под общ. ред. академика РАН А.Н. Саурова**

**Библиотека функциональных ячеек для проектирования полузаказных**  
**микросхем серий 5503 и 5507**

Компьютерная верстка – ИП Автушенко Р.В.  
Дизайн книжных серий – С.Ю. Биричев  
Дизайн – Н.И. Семячкина  
Ответственный за выпуск – С.А. Орлов

---

Подписано в печать 25.12.2019  
Формат 70×100/16  
Гарнитура «Ньютон»  
Печ. л. 19,5. Тираж 300 экз. Зак. № Т-440  
Бумага офсет № 1, плотность 80 г/м<sup>2</sup>

---

Издательство «ТЕХНОСФЕРА»  
Москва, ул. Краснопролетарская, д. 16, стр. 2

---

НПК «Технологический центр»  
124498, Москва, Зеленоград, площадь Шокина, дом 1  
Тел. +7 (499) 720-89-92, +7 (499) 720-87-93  
Факс +7 (495) 913-21-92  
[www.tcen.ru](http://www.tcen.ru) , [www.asic.ru](http://www.asic.ru) , спецбмк.рф  
e-mail: [kovcheg@tcen.ru](mailto:kovcheg@tcen.ru)

---

Отпечатано в типографии ООО «Паблит»  
127282, Москва, ул. Полярная, д. 31В, стр. 1  
Тел. +7 (495) 230-20-52