

Синхронные счётчики

Знакомство со средой САПР БИС «Ковчег 3.04».....	1
Комбинационные схемы	2
Триггерные устройства	3
Параллельные регистры	4
Делители частоты.....	5
6 Синхронные счётчики.....	6
Асинхронные счётчики.....	7
Пересчётные устройства.....	8

Лабораторная работа 6: Синхронные счётчики

6.1. Теоретические сведения	6-2
6.1.1. Определения, параметры и классификация.....	6-2
6.1.2. Базовые структуры двоичных счётчиков с модулем счёта $M = 2^n$	6-7
6.1.3. Счётчики и пересчётные устройства как конечные автоматы.....	6-15
6.1.4. Синхронные счётчики.....	6-17
6.2. Лабораторное задание	6-31
6.2.1. Пример индивидуального задания	6-31
6.2.2. Порядок выполнения работы на примере выполнения индивидуального задания	6-31
6.3. Перечень индивидуальных заданий	6-35

Цель работы: изучить принципы работы, виды и состав счетчиков; овладеть методами синтеза структур синхронных счётчиков на базе D - и JK -триггеров; приобрести навыки в создании, наладке и экспериментальном исследовании структур счётчиков в среде САПР БИС «Ковчег 3.04».

6.1. Теоретические сведения

6.1.1. Определения, параметры и классификация

Счётчик — операционный узел ЭВМ, представляющий собой совокупность логических элементов памяти (триггеров) и комбинационных схем и предназначенный для выполнения микроопераций подсчёта и хранения числа событий в какой-либо точке схемы цифрового блока. Аббревиатура для функционального обозначения счётчика — CT (counter).

Событием в цифровом блоке называют переходы 01 или 10.

Приведём другие часто используемые определения счётчика: узел ЭВМ, выход которого в определённом коде отображает число импульсов, поступивших на его счётный вход; схема, обеспечивающая преобразование числоимпульсного кода в двоичный, двоично-десятичный и другие коды; регистр, содержимое которого используется для представления числа происшедших событий.

Пересчётное устройство — операционный узел ЭВМ, представляющий собой разновидность счётчика, выполняющий микрооперацию преобразования последовательности входных сигналов в предписанную последовательность состояний.

Состояние — конкретное значение цифрового кода, зафиксированного в триггерах (разрядах) счётчика или пересчётного устройства.

Поскольку пересчётное устройство является разновидностью счётчика, дальнейшее изложение материала ориентируется на счётчики. Особенности пересчётных устройств в процессе изложения материала будут специально выделяться.

Специфическими микрооперациями, выполняемыми счётчиками, являются предварительная установка состояния (загрузка входного параллельного кода) и сброс счётчика. Эти микрооперации реализуются не во всех типах счётчика.

Важнейшими параметрами счётчика являются следующие:

1. Модуль счётчика (M) (основание счёта) — длина списка используемых состояний. Одно из состояний счётчика принимается за начальное. Часто начальным считается нулевое состояние, так как счёт начинается с нуля.

2. Статические параметры: $U_{вх}^0$, $U_{вх}^1$, $I_{вх}^0$ и т.д., т.е. обычные параметры ИС.

3. Динамические параметры. Так как счётчики имеют различные по функциональному назначению входы и выходы, то их динамические (частотные и временные) свойства характеризует большое число параметров:

- максимальная частота счёта;
- минимальные длительности импульсов: счётного, сброса, параллельной загрузки;
- задержки распространения трактов: счётный вход — выход Q_i ; счётный вход — выход переноса; вход параллельной загрузки — выход Q_i ; вход сброса — выход Q_i ;
- времена подготовки и выдержки входов данных D_i по отношению к активному фронту сигнала параллельной загрузки;

• времена восстановления (окончание переходных процессов) цепи параллельной загрузки и цепи сброса перед поступлением активного фронта счётного импульса и др.

Модуль счёта для пересчётных устройств определяется как количество входных импульсов (тактов), возвращающее пересчётное устройство в начальное состояние, за которое может быть принято любое его состояние. Двоичный n -разрядный счётчик может находиться в 2^n состояниях.

Величина $N = 2^n$ называется **ёмкостью счётчика**. В общем случае модуль счёта M счётчика не совпадает с ёмкостью счётчика, хотя в частном (и довольно распространённом) случае $M = N$. Число разрядов двоичного счётчика с модулем счёта M определяется соотношением

$$n = \lceil \log_2 M \rceil,$$

где n — ближайшее большее целое число.

Максимальной частотой счёта f_{max} называется частота, при которой счётчик ещё сохраняет работоспособность. Однако сигналы с выхода триггера, на который подаётся максимальная частота f_{max} , имеют недостаточную длительность для надёжной передачи данных в логические цепи, так как уровни “0” и “1” в этом случае не фиксируются (выходы триггера все время находятся в состоянии переходных процессов). Для надёжной фиксации данных частоту снижают в 1,5 раза и называют её рабочей частотой:

$$f_{\text{раб}} = \frac{f_{\text{max}}}{1,5}.$$

Счётчики и пересчётные устройства являются одним из наиболее распространённых типов последовательных узлов в современных цифровых устройствах. В ЭВМ они используются для подсчёта шагов программы и реального времени, циклов сложения и вычитания при выполнении операций сложения, вычитания, умножения и деления, в качестве делителей частоты, преобразователей кодов, распределителей импульсов в системах синхронизации, для построения накапливающих сумматоров и операционных блоков, в синтезаторах частот и т.п.

Счётчики классифицируются по различным признакам.

По модулю счёта:

- двоичные ($M = 2^n$),
- двоично-кодированные (например двоично-десятичные),
- десятичные ($M = 10^n$),
- с произвольным модулем (например 12, 24, 60, 7, ... для схем часов и календарей),

- с программируемым модулем.

По целевому назначению (направлению счёта):

а) простые:

- суммирующие,
- вычитающие.

Суммирующие счётчики реализуют микрооперацию вида $C = C + 1$, а вычитающие — $C = C - 1$;

б) реверсивные (реализуют обе указанные выше микрооперации):

- с одним счётным входом и одним управляющим,
- с двумя счётными входами;

в) адресные.

Адресные счётчики обязательно имеют входы предварительной загрузки.

Необходимо отметить, что определения «суммирующий», «вычитающий», «реверсивный» неприменимы к пересчётным устройствам, так как эти устройства меняют свои состояния в произвольном порядке (например 0, 2, 3, 1, 7, 4, 0, ...).

Итак, счётчик характеризуется тем, что меняет состояние на 1 (в ту или иную сторону), а пересчётное устройство меняет состояние произвольно и на любое число.

По принципу построения:

- прямого счёта,
- ступенчатого (дискретного) счёта.

Счётчики прямого счёта требуют калиброванных амплитуд импульсов A и длительности импульсов τ_u (рис. 6.1) и применяются в специализированных устройствах, например в аналого-цифровых вычислителях с разрядностью не более 6–8, в часах с приращением “+1 мин” и др.

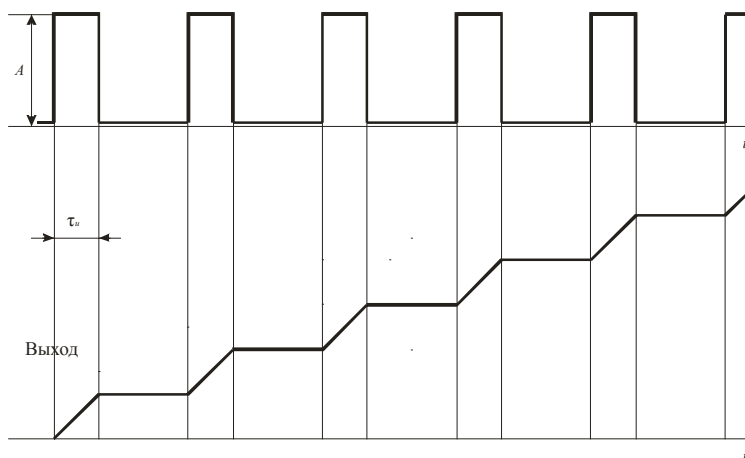


Рис. 6.1. Принцип прямого счёта

Счётчики ступенчатого (дискретного) счёта выполняются на триггерах различного типа.

По характеру работы:

- однократного действия,
- циклического действия.

Счётчики однократного действия (счётчики с насыщением) считают до максимального состояния и остаются в нем до следующего управляющего воздействия. Счётчики циклического действия (счётчики по модулю M) повторяют свои состояния непрерывно с циклом, равным M .

По организации цепей переноса:

- с параллельным переносом,

- со сквозным переносом,
- с последовательным переносом,
- с групповым переносом.

По типу применяемых триггеров:

- одноктактные,
- многотактные,
- на счётных триггерах,
- на триггерах с логической организацией (дешифрацией) счётного входа,
- на универсальных триггерах.

По порядку изменения состояний:

- с естественным порядком счёта, когда значения кодов состояний отличаются на единицу от кодов предыдущих состояний и среди состояний присутствует нулевое состояние;
- с естественным порядком счёта при отсутствии среди состояний нулевого;
- с произвольным порядком счёта, когда значения кодов соседних состояний могут отличаться более чем на единицу (пересчётные устройства);
- с повторяющимися состояниями в течение одного цикла работы.

По способу переключения триггеров во время счёта сигналов:

- асинхронные,
- синхронные.

В асинхронных счётчиках переход каждого триггера из одного состояния в противоположное происходит сразу же после изменения сигналов на его функционально-управляющих входах. В таких счётчиках (например с последовательным переносом) переключение триггеров происходит последовательно во времени. В синхронных счётчиках переключаются сразу все триггеры при наличии соответствующих сигналов на функционально-управляющих входах только в момент прихода тактирующего (синхронизирующего) сигнала. Некоторые счётчики (например со сквозным и групповым переносом) занимают промежуточное положение между асинхронными и синхронными.

По способу кодирования состояний:

- с двоично-кодированными состояниями,
- с постоянно-пропорциональным кодированием,
- с одинарным кодированием (состояние определяется положением одной единицы в одном из разрядов),
- с унитарным кодированием (состояние определяется количеством рядом расположенных единиц).

Специальные виды счётчиков:

- кольцевые,
- полиномиальные,
- безвентильные,
- на многостабильных триггерах,
- программно управляемые счётчики и делители частоты,
- дозаторы импульсов и таймеры,
- цифро-импульсные умножители и т.д.

Микрооперации, выполняемые универсальным счётчиком

В общем случае универсальный счётчик может выполнять следующие микрооперации:

- установку в начальное состояние;
- установку в максимальное состояние;
- установку в произвольное состояние (параллельная загрузка данных);
- хранение кода, определяющего конкретное состояние;
- выдачу данных;
- счёт-инкрементацию (+1);
- счёт-декрементацию (-1);
- реверсивный счёт;
- деление частоты;
- сдвиг кода;
- специальные микрооперации.

Конкретные счётчики могут выполнять лишь некоторые из указанных микроопераций.

Микрооперации установки в начальное и максимальное состояния осуществляются, как правило, под управлением асинхронного потенциального сигнала, причём активным уровнем может быть как “0”, так и “1”. Эти сигналы установки имеют максимальный приоритет — во время их действия микрооперация “счёт” блокируется. При проектировании счётчика на дискретных триггерах нужно обращать внимание на то, что их установочные входы часто не являются единичными нагрузками, поэтому необходимо применять специальные буферные элементы при большой разрядности счётчика.

Микрооперация параллельной загрузки данных в счётчик может осуществляться как асинхронным сигналом, так и счётными (тактовыми) сигналами, причём одновременно может выполняться маскирование входных данных.

Микрооперация хранения реализуется в промежутках между тактовыми сигналами либо при их блокировке. Все установочные входы в режиме хранения должны иметь неактивные уровни.

Выдача данных со счётчика может осуществляться в прямом или обратном коде либо в том или другом коде под управлением специального сигнала, в том числе с маскированием выходных данных.

Микрооперации «счёт» и «деление частоты» являются основными для счётчиков.

При выполнении микрооперации «счёт» используется информация о состоянии счётчика, т.е. выходные данные снимаются со всех разрядов счётчика, а при выполнении микрооперации «деление частоты» используется, как правило, перенос по модулю счёта M , хотя в ряде случаев могут использоваться и все разряды счётчика, но как изолированные самостоятельные сигналы.

Микрооперация «сдвиг кода» может осуществляться только в счётчиках, оборудованных синхронной параллельной загрузкой входных данных, за счёт внешнего соединения выходов разрядов и цепей входных данных.

К специальным микрооперациям можно отнести такие, как программирование коэффициента деления частоты, числоимпульсное деление, дозирование импульсов, цифровое интегрирование, реализация специализированных операционных блоков и т.д.

6.1.2. Базовые структуры двоичных счётчиков с модулем счёта $M = 2^n$

Структура двоичных счётчиков с модулем счёта $M = 2^n$ может быть определена выявлением аналитических соотношений между входными счётными сигналами T , разрядами Q_i счётчика и переносами (займами) между разрядами счётчиков.

Таблица 6.1. Функционирование суммирующего трёхразрядного счётчика

Номер набора	Q_2	Q_1	Q_0	T	Q_2	Q_1	Q_0	P_2	P_1	P_0
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	1	0	0	0
2	0	0	1	0	0	0	1	0	0	0
3	0	0	1	1	0	1	0	0	0	1
4	0	1	0	0	0	1	0	0	0	0
5	0	1	0	1	0	1	1	0	0	0
6	0	1	1	0	0	1	1	0	0	0
7	0	1	1	1	1	0	0	0	1	1
8	1	0	0	0	1	0	0	0	0	0
9	1	0	0	1	1	0	1	0	0	0
10	1	0	1	0	1	0	1	0	0	0
11	1	0	1	1	1	1	0	0	0	1
12	1	1	0	0	1	1	0	0	0	0
13	1	1	0	1	1	1	1	0	0	0
14	1	1	1	0	1	1	1	0	0	0
15	1	1	1	1	0	0	0	1	1	1
	t				$t+1$					

Функционирование суммирующего трёхразрядного счётчика представлено в табл. 6.1 Здесь номер набора — десятичный эквивалент двоичного числа, образованного переменными Q_2, Q_1, Q_0, T (он будет использоваться для быстрого заполнения рабочих карт Карно по эталонной карте Карно, последние используются для минимизации функций алгебры логики); индекс i у переменных Q и P характеризует вес переменных, который определяется как 2^i ; заглавная буква P_i означает выходной перенос из разряда с индексом i ; t — время состояния до переключения счётчика; $t + 1$ — время состояния после переключения счётчика; $T = 0$ означает отсутствие счётного импульса, а $T = 1$ — наличие счётного импульса. Какой перепад счётного импульса будет активным, будет установлено после анализа временных диаграмм, поясняющих работу счётчика.

Из карт Карно, представленных на рис. 6.2, следует:

$$Q_0^{t+1} = Q_0^t \overline{T^t} + \overline{Q_0^t} T^t = Q_0^t \oplus T^t. \quad (6.1)$$

Примечания. 1. На картах Карно индексы t и $t+1$ не указаны.

2. В дальнейшем в формулах опустим индексы t .

3. Если на карте Карно (рис. 6.2, б) сформировать два пересекающихся контура с общей нулевой частью (см. штриховые контуры), то выражение (6.1) можно записать сразу для связки \oplus , минуя ДНФ (последнее условие будем использовать везде, где это возможно):

$$P_0^{t+1} = Q_0 T, \quad (6.2)$$

$$Q_1^{t+1} = Q_1 \oplus Q_0 T = Q_1 \oplus P_0^{t+1}, \quad (6.3)$$

$$P_1^{t+1} = Q_1 Q_0 T, \quad (6.4)$$

$$Q_2^{t+1} = Q_2 \oplus Q_1 Q_0 T = Q_2 \oplus P_1^{t+1}, \quad (6.5)$$

$$P_2^{t+1} = Q_2 Q_1 Q_0 T. \quad (6.6)$$

Выявленные рекуррентные соотношения позволяют записать

$$Q_3^{t+1} = Q_3 \oplus P_2^{t+1}; \quad (6.7)$$

$$P_3^{t+1} = Q_3 Q_2 Q_1 Q_0 T. \quad (6.8)$$

Итак, например, для реализации структуры 4-хразрядного суммирующего двоичного счётчика с модулем счёта $M = 2^4 = 16$ нужны четыре элемента «сумма по $\text{mod } 2$ » и четыре элемента И на 2; 3; 4 и 5 входов соответственно. Для хранения результата потребуется память (например регистр хранения). Однако такая структура на практике не используется по следующей причине.

Известно, что одноходовый счётный триггер (см. раздел 3) имеет следующее характеристическое уравнение:

$$Q^{t+1} = \overline{Q} T + Q \overline{T} = Q \oplus T.$$

Кроме того, триггер является и элементом памяти. Именно эти два свойства (реализация операции «сумма по $\text{mod } 2$ » и свойство хранения) определили широкое использование триггеров для построения счётчиков.

На рис. 6.3 показаны временные диаграммы для четырёхразрядного суммирующего двоичного счётчика, из которых следует, что счётный триггер должен срабатывать по отрицательному перепаду тактового импульса.

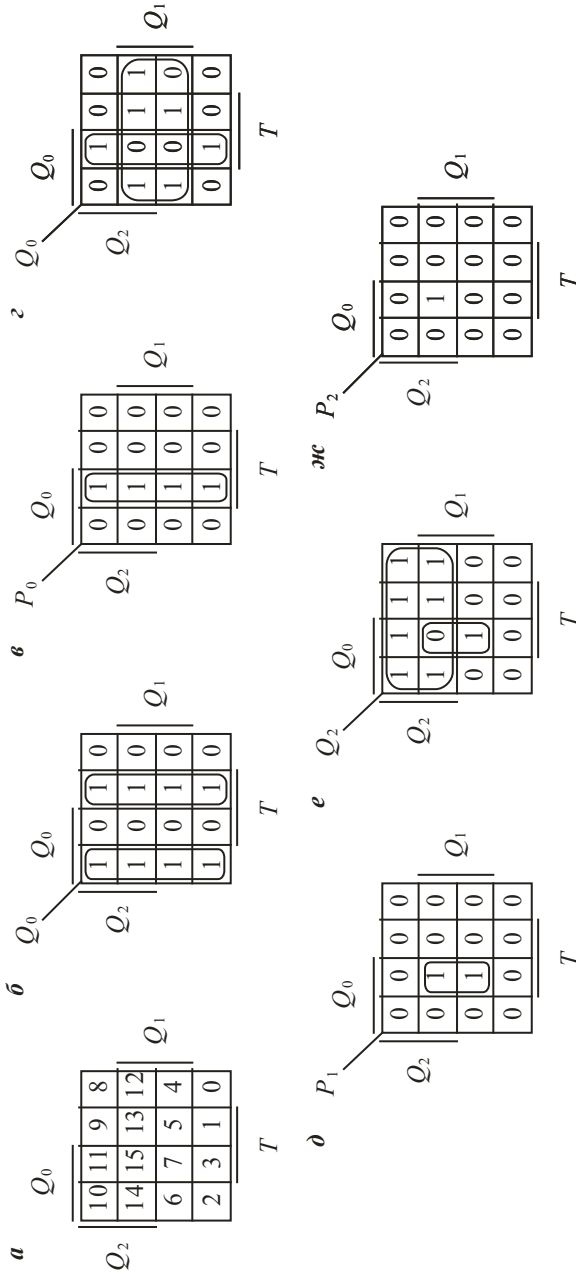


Рис. 6.2. Карты Карно: a — эгалонная; b — для Q_0 ; c — для P_0 ; d — для P_1 ; e — для Q_1 ; f — для Q_2 ; g — для P_2 ; h — для P_2

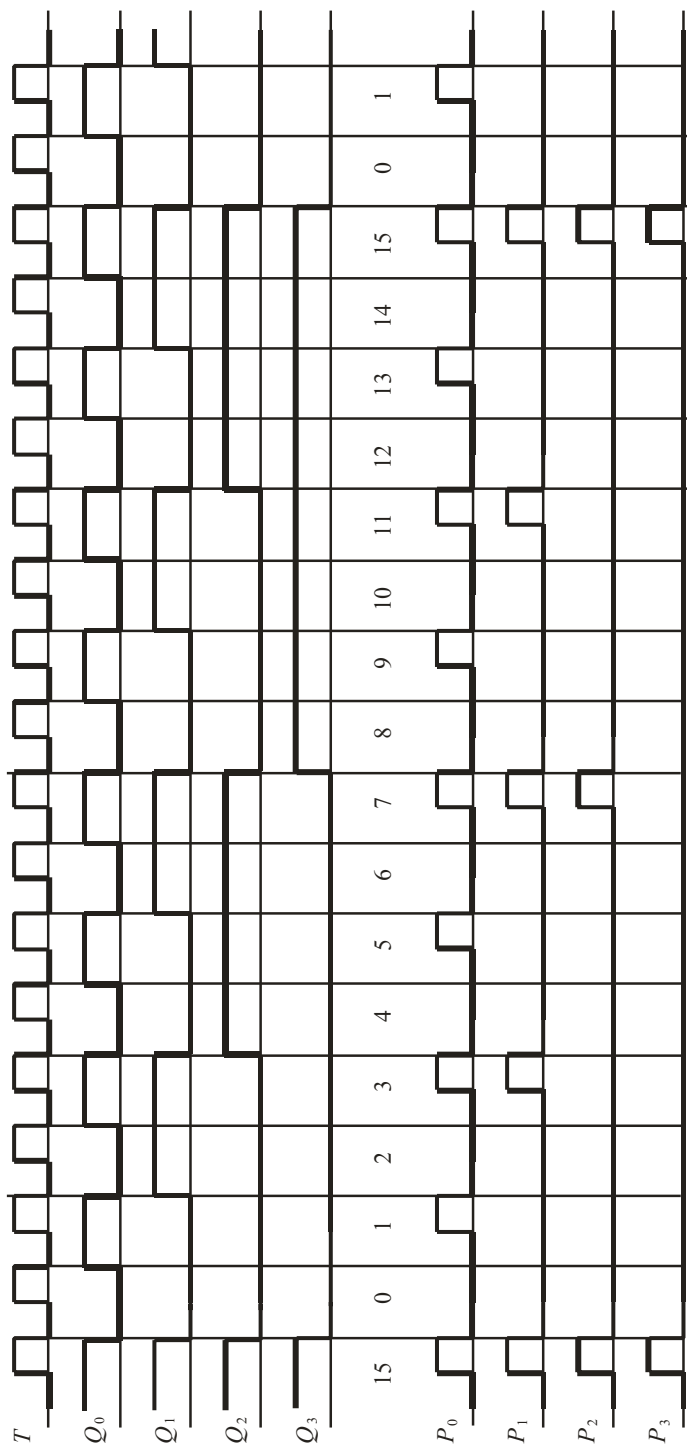


Рис. 6.3. Временные диаграммы для суммирующего двоичного счётчика ($n = 4$)

Выбрав в качестве триггера счётный триггер и проанализировав уравнения (6.1)–(6.8), можно сделать вывод, что структура счётчика будет определяться схемотехнической реализацией сигналов переноса в разрядах счётчика.

Первую структуру счётчика получим, реализовав сигналы переноса по уравнениям

$$\left. \begin{aligned} P_0^{t+1} &= Q_0 T; \\ P_1^{t+1} &= Q_1 Q_0 T; \\ P_2^{t+1} &= Q_2 Q_1 Q_0 T; \\ P_3^{t+1} &= Q_3 Q_2 Q_1 Q_0 T. \end{aligned} \right\}$$

Данная структура представлена на рис. 6.4 и называется счётчиком с параллельным переносом.

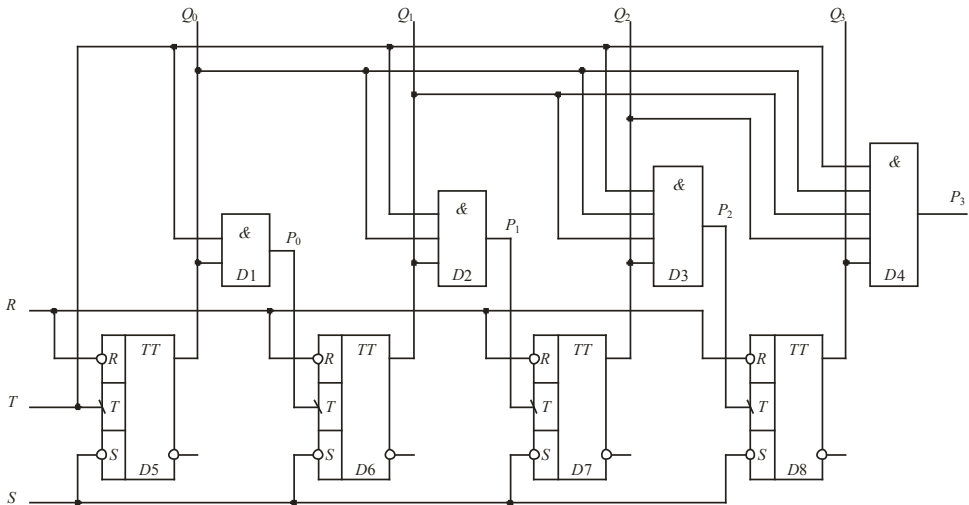


Рис. 6.4. Схема двоичного суммирующего счётчика с параллельным переносом на счётных триггерах ($n = 4$)

Принимая равными для всех триггеров время установления $t_{уст.тр}$ и время задержки распространения $t_{зд.р}$ всех вентилях И, запишем соотношения для времени установления счётчика с параллельным (одновременным) переносом:

$$T_{уст.сч.1} = t_{зд.р} + t_{уст.тр}$$

Вторую структуру счётчика получим, реализовав сигналы переноса по уравнениям

$$\left. \begin{aligned} P_0^{t+1} &= Q_0 T, \\ P_1^{t+1} &= Q_1 (Q_0 T) = Q_1 P_0^{t+1}, \\ P_2^{t+1} &= Q_2 (Q_1 (Q_0 T)) = Q_2 P_1^{t+1}, \\ P_3^{t+1} &= Q_3 (Q_2 (Q_1 (Q_0 T))) = Q_3 P_2^{t+1}. \end{aligned} \right\}$$

Данная структура представлена на рис. 6.5 и называется счётчиком со сквозным переносом.

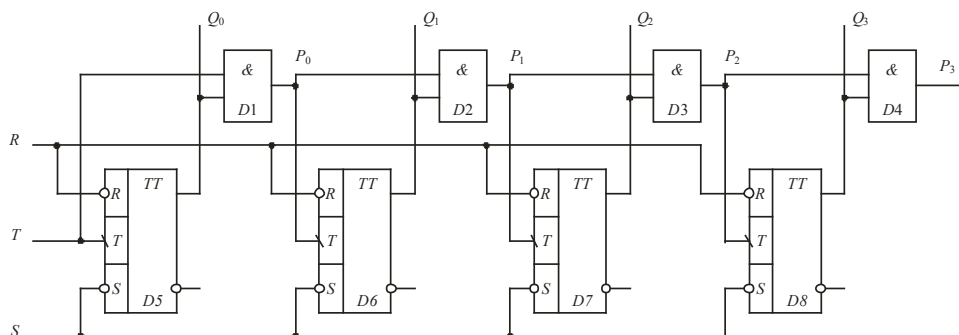


Рис. 6.5. Схема двоичного суммирующего счётчика со сквозным переносом на счётных триггерах ($n = 4$)

Для времени установления данного счётчика можно записать

$$T_{\text{уст.сч2}} = \sum_{i=1}^{n-1} t_{\text{зд.р.}i} + t_{\text{уст.тр}},$$

где n — разрядность счётчика.

Если все $t_{\text{зд.р.}i}$ одинаковы, то

$$T_{\text{уст.сч2}} = (n - 1)t_{\text{зд.р.}} + t_{\text{уст.тр}}.$$

Учитывая временные диаграммы рис. 6.3 и то обстоятельство, что счётный триггер срабатывает по отрицательному перепаду 10, можно сделать вывод, что представленные на рис. 6.3 формы сигналов переносов не являются единственными. На рис. 6.6 показан фрагмент временных диаграмм рис. 6.3 с тремя возможными вариантами переноса P_0 и с семью возможными вариантами переноса P_1 , из которого видно, что вариант P_{0-2} совпадает с сигналом разряда Q_0 , а вариант P_{1-4} — с сигналом разряда Q_1 .

Третью структуру счётчика получим, реализовав сигналы переноса по уравнениям

$$\left. \begin{aligned} P_0 &= Q_0, \\ P_1 &= Q_1, \\ P_2 &= Q_2, \\ P_3 &= Q_3. \end{aligned} \right\}$$

Данная структура приведена на рис. 6.7 и называется счётчиком с последовательным переносом.

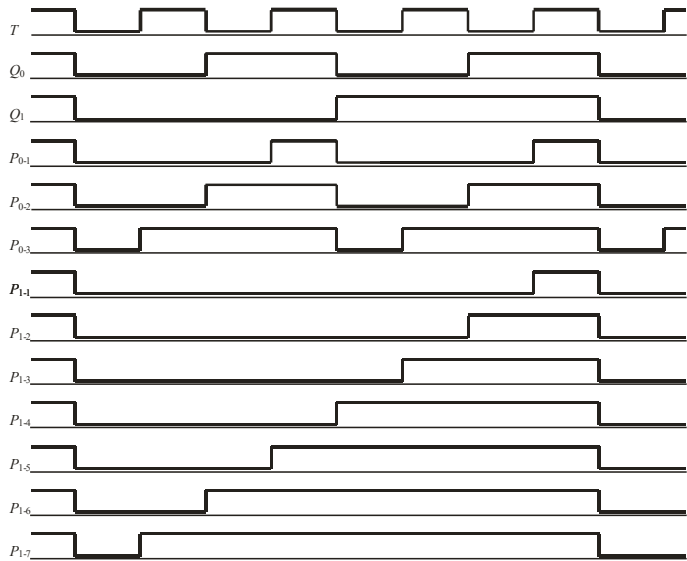


Рис. 6.6. Фрагмент временных диаграмм рис. 3.3 с различными реализациями сигналов переноса P_0 и P_1

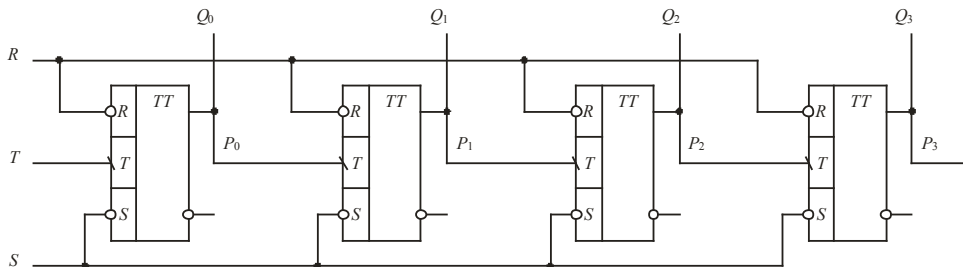


Рис. 6.7. Схема двоичного суммирующего счётчика с последовательным переносом на счётных триггерах ($n = 4$)

Для времени установления данного счётчика можно записать

$$T_{\text{уст.счз}} = \sum_{i=1}^n t_{\text{уст.тр.}i}$$

Если все $t_{\text{уст.тр.}i}$ одинаковы, то

$$T_{\text{уст.счз}} = nt_{\text{уст.тр.}i}$$

Три полученные структуры являются простейшими, они широко применяются на практике проектирования цифровых устройств. Рассмотрим их достоинства и недостатки.

Достоинством счётчика с параллельным переносом является его максимальное быстродействие. Недостатком является увеличение количества входов у схем совпадения с повышением числа разрядов счётчика и, как следствие, возрастание

$t_{зд.р}$ схем совпадения у старших разрядов как за счёт возрастания числа входов у схем И, так и за счёт возрастания числа ярусов у схем И.

Достоинствами счётчика со сквозным переносом являются: среднее быстродействие и применение в цепях переноса только двухвходовых элементов И. Недостаток — снижение быстродействия при возрастании разрядности счётчика.

Достоинством счётчика с последовательным переносом является простота его структуры, так как отсутствуют какие-либо логические элементы в цепях переноса. Недостатком является низкое быстродействие. По этой причине счётчик с последовательным переносом используется, как правило, в режиме делителя частоты и в схемах, в которых разброс во времени срабатывания различных разрядов счётчика не играет роли.

Большое количество структур может быть получено для счётчиков с групповым переносом. Счётчики с групповым переносом строятся следующим образом. Счётчик разбивается на несколько групп. Внутри группы и между группами может быть организован любой вид переноса, рассмотренный выше. Так, для двух групп можно построить 27 различных структур. Наиболее распространены структуры, в которых внутри каждой группы организуется сквозной или параллельный перенос, а между группами — последовательный или сквозной перенос.

На рис. 6.8 для примера показан 4-разрядный суммирующий двоичный счётчик с групповым переносом, построенный по следующей структуре: две группы по два разряда в каждой, внутри каждой группы — параллельный перенос, между группами — последовательный перенос.

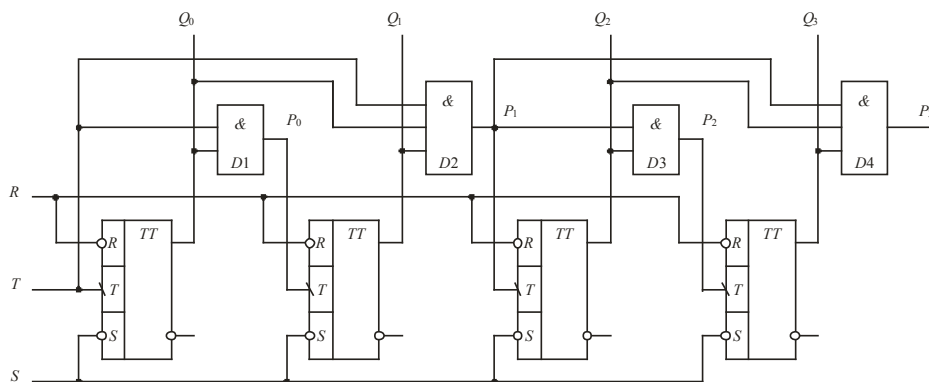


Рис. 6.8. Схема двоичного суммирующего счётчика с групповым переносом на счётных триггерах ($n = 4$)

Уравнения для переносов такой структуры имеют вид

$$\left. \begin{aligned} P_0^{t+1} &= Q_0 T, \\ P_1^{t+1} &= Q_1 Q_0 T, \\ P_2^{t+1} &= Q_2 (Q_1 Q_0 T) = Q_2 P_1^{t+1}, \\ P_3^{t+1} &= Q_3 Q_2 (Q_1 Q_0 T) = Q_3 Q_2 P_1^{t+1}. \end{aligned} \right\}$$

Все рассмотренные структуры могут быть реализованы и для вычитающего двоичного счётчика с модулем счёта $M = 2^n$. Уравнения, аналогичные уравнениям (6.1)–(6.8), будут иметь вид

$$\left. \begin{aligned} Q_0^{t+1} &= Q_0 \oplus T, \\ Z_0^{t+1} &= \overline{Q_0} \cdot T, \\ Q_1^{t+1} &= Q_1 \oplus Z_0, \\ Z_1^{t+1} &= \overline{Q_1} \cdot \overline{Q_0} \cdot T, \\ Q_2^{t+1} &= Q_2 \oplus Z_1, \\ Z_2^{t+1} &= \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot T, \\ Q_3^{t+1} &= Q_3 \oplus Z_2, \\ Z_3^{t+1} &= \overline{Q_3} \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot T, \end{aligned} \right\} (6.9)$$

где Z_0 — заём для разряда с индексом «0» и т.д.

В связи с достижениями микроэлектроники в настоящее время при разработке счётчиков и пересчётных устройств используют синхронные универсальные *JK*- и *D*-триггеры, которые имеются в составе большинства серий цифровых логических схем, они являются библиотечными элементами для БМК, на их основе разработана большая номенклатура схем средней степени интеграции счётчиков и пересчётных устройств. Поэтому дальнейшее изложение материала будет базироваться на применении *JK*- и *D*-триггеров. Кроме того, для упрощения формул везде, где это можно, будем опускать индексы t и $t + 1$.

6.1.3. Счётчики и пересчётные устройства как конечные автоматы

Конечный автомат определён, если задана совокупность шести объектов:

- 1) входной алфавит;
- 2) выходной алфавит;
- 3) алфавит состояний;
- 4) начальное состояние;
- 5) функция переходов;
- 6) функция выходов.

Входной алфавит для счётчиков и пересчётных устройств (ПУ) включает сигналы установки и сброса, разрешения счёта, параллельной загрузки, счётные импульсы (для асинхронных структур), сигнал управления направлением счёта и др.

Выходной алфавит включает выходы разрядов счётчика, перенос по модулю счёта M , осведомительные сигналы о состоянии счётчика типа $<, =, >$.

Алфавит состояний определяется способом кодирования состояний счётчика. Из теории конечных автоматов известно, что если автомат имеет Q состояний, то он может быть реализован с помощью элементарных автоматов (как правило, отдельных триггеров), число n которых лежит в диапазоне от $n_1 = Q$ до $n_2 = \lceil \log_2 Q \rceil$, где n_2 — ближайшее большее целое число.

Если $n = n_1$, то это соответствует унитарному кодированию (одна единица (или один ноль) в разрядах), основным достоинством которого является то, что состояния не требуют декодирования.

Если $n = n_2$, то состояния кодируются двоичными кодами и требуется минимальное число триггеров. Рациональное кодирование является сложной процедурой и в общем случае может быть реализовано только полным перебором всех возможных вариантов.

За начальное состояние может быть принято любое состояние. При двоичном кодировании состояний за начальное, как правило, принимают состояние 00...0 или 11...1.

Функция переходов определяет порядок смены состояний, а функция выходов — порядок смены выходных сигналов.

Наиболее удобными способами описания работы счётчиков являются графы переходов состояний, временные диаграммы, кодированные таблицы переходов.

Основными исходными данными для синтеза счётчика (пересчётного устройства), вытекающими из его функционального назначения, являются:

- модуль счёта M или количество состояний Q ;
- порядок изменения состояний;
- организация целей переноса (способ синхронизации отдельных триггеров);
- тип используемых триггеров;
- наличие в цикле работы повторяющихся состояний, константных и взаимно-парафазных разрядов;
- требуемая временная разрешающая способность счётчика;
- время установления счётчика;
- специальные требования типа наличия входов установки и сброса, разрешения счёта и т.п.

Выше отмечалось, что необходимое количество триггеров может лежать в диапазоне $Q \geq n \geq \lceil \log_2 M \rceil$. Как правило, чем больше триггеров, тем проще комбинационные схемы, обеспечивающие заданный закон функционирования счётчика.

Порядок изменения состояний определяется режимом счёта для счётчиков (суммирующий, вычитающий или реверсивный) и является произвольным для пересчётного устройства.

Организация цепей переноса взаимосвязана с требованием обеспечения времени установления счётчика. При асинхронном способе $t_{\text{уст.сч}}$ растёт с увеличением n триггеров в счётчике, а при синхронном способе не зависит от n . Часто параллельный код разрядов счётчика подаётся для обработки на комбинационную схему (например на дешифратор). В этом случае при асинхронном способе из-за неодновременного срабатывания триггеров счётчика возможно появление ложных сигналов (рисков сбоя) на выходах комбинационной схемы. Более предпочтительным является синхронный способ, хотя и он полностью не устраняет риски сбоя; существенно снижается лишь длительность ложных сигналов, что облегчает их устранение.

Тип используемых триггеров определяется временной разрешающей способностью счётчика, активным перепадом синхросигналов, наличием встроенных логических функций для информационных сигналов триггера, выбором серии интегральных микросхем и другими факторами.

Оценим, какое количество различных счётчиков и пересчётных устройств можно реализовать на n триггерах. Будем учитывать только пересчётные устройства, имеющие от $2^{n-1}+1$ до 2^n состояний, так как при меньшем числе состояний потребуется меньше триггеров.

Так, при $n = 2$ нужно рассматривать только счётчики и пересчётные устройства с числом состояний $m = 3$ и 4 ; при $n = 3$ число состояний $m = 5, 6, 7, 8$, а при $n = 4$ число состояний $m = 9, 10, 11, 12, 13, 14, 15$ и 16 .

Общее число пересчётных устройств $N_{\text{ПУ}}$ будет определяться суммой размещений $A_{2^n}^m$, делённых на m , так как пересчётные устройства с циклически повторяющимися состояниями будем рассматривать как одно устройство:

$$N_{\text{ПУ}} = \sum_{m=2^{n-1}+1}^{2^n} \frac{A_{2^n}^m}{m}.$$

Например, смена состояний $0,1,3; 1,3,0; 3,0,1$ принадлежит одному пересчётному устройству. Числовые расчёты дают следующий результат:

количество триггеров n	1	2	3	4
количество счётчиков и пересчётных устройств	1	14	15504	$\approx 3,84 \cdot 10^{12}$

Приведём все возможные варианты смены состояний для $n = 2$:

- 0,1,2 - суммирующий счётчик с $M = 3$;
- 0,1,3 - пересчётное устройство;
- 0,2,1 - вычитающий счётчик с $M = 3$;
- 0,2,3 - пересчётное устройство;
- 0,3,1 - пересчётное устройство;
- 0,3,2 - пересчётное устройство;
- 1,2,3 - суммирующий счётчик с $M = 3$;
- 1,3,2 - вычитающий счётчик с $M = 3$;
- 0,1,2,3 - суммирующий счётчик с $M = 4$;
- 0,1,3,2 - пересчётное устройство;
- 0,2,1,3 - пересчётное устройство;
- 0,2,3,1 - пересчётное устройство;
- 0,3,1,2 - пересчётное устройство;
- 0,3,2,1 - вычитающий счётчик с $M = 4$;

6.1.4. Синхронные счётчики

К синхронным относят счётчики с параллельным переносом, построенные на счётных триггерах, и счётчики, построенные на синхронных триггерах, все тактовые (синхронизирующие) входы которых объединены в единую цепь, на которую подаю счётные импульсы. Синтез таких счётчиков состоит из следующих процедур.

1. Учитывая динамику и эффективный (активный) перепад на тактовом входе, выбирают тип триггера и серию элементов.

2. Определяют количество триггеров счётчика.

3. Составляют таблицу переходов счётчика, исходя из заданного порядка изменения его состояний.

4. Составляют характеристическую таблицу для выбранного типа триггера.

5. Минимизируют функции возбуждения для всех триггеров счётчика. Полученные уравнения полностью определяют структуру синтезируемого счётчика.

6. Проверяют, является ли схема самовосстанавливающейся, если $2^{n-1} + 1 \leq M < 2^n$, так как могут возникнуть устойчивые паразитные циклы из состояний, не входящих в рабочий цикл.

7. Оформляют окончательную принципиальную схему счётчика.

Все примеры, приведённые ниже, рассматриваются без учёта параметров быстрой работы.

Пример 1. Синтезировать суммирующий синхронный счётчик с модулем счёта $M = 12$ с естественным порядком изменения состояний, начиная с нулевого, на универсальных D -триггерах. Порядок выполнения следующий.

1. Тип триггера задан в условии задачи.
2. Определяем количество триггеров $n = \lceil \log_2 12 \rceil = 4$.
3. Составляем таблицу переходов (табл. 6.2).

Таблица 6.2. Таблица переходов счётчика с $M = 12$

Номер набора	t				$t+1$			
	Q_3	Q_2	Q_1	Q_0	Q_3 D_3	Q_2 D_2	Q_1 D_1	Q_0 D_0
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	1	0	1	0
10	1	0	1	0	1	0	1	0
11	1	0	1	1	0	0	0	0

Таблица 6.3. Характеристическая таблица D -триггера

$Q_i^t \rightarrow Q_i^{t+1}$	D_i
00	0
01	1
10	0
11	1
$C = \bar{J}$	

Составляем характеристическую таблицу для универсального D -триггера (табл. 6.3).

Учитывая, что для D -триггера $D_i = Q_i^{t+1}$, в табл. 6.2 используются столбцы Q_i^{t+1} как значения D_i^t .

5. Используя карты Карно (рис. 6.9), минимизируем функции возбуждения D_i для четырёх разрядов счётчика. Из рис. 6.9 следует:

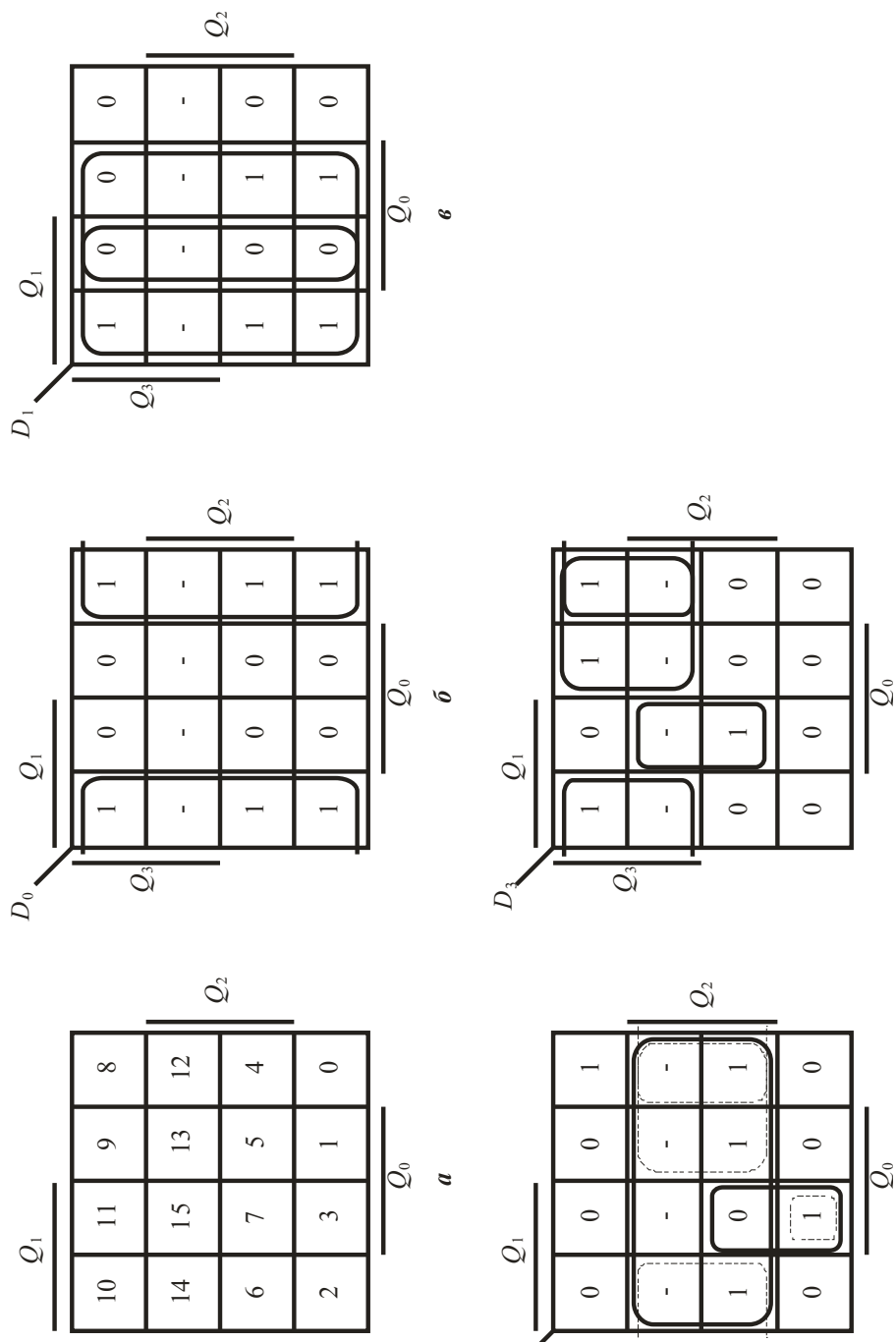


Рис. 6.9. Карты Карно: a — эталонная; $б$ — для D_0 ; $в$ — для D_1 ; $г$ — для D_2 ; $д$ — для D_3

$$\left. \begin{aligned} D_0 &= \overline{Q_0}, \\ D_1 &= Q_1 \oplus Q_0, \\ D_2 &= Q_2 \oplus \overline{Q_3} Q_1 Q_0, \\ D_3 &= Q_3 \overline{Q_0} + Q_3 \overline{Q_1} + Q_2 Q_1 Q_0. \end{aligned} \right\} \quad (6.10)$$

6. Уравнения (6.10) определяют структуру синтезируемого счётчика. Прежде чем оформлять схему счётчика, проверим, будет ли он самовосстанавливающимся.

В рабочем цикле отсутствуют состояния 12, 13, 14 и 15. Счётчик может установиться в одно из этих состояний при первичном включении питания либо в результате сбоя от действия помех. Из карт Карно следует, что если счётчик установится в состояние 12, то дальнейшая работа осуществляется в цикле $12 \rightarrow 13 \rightarrow 14 \rightarrow 15 \rightarrow 12 \dots$, который является устойчивым. Таким образом, можно сделать вывод, что уравнения (6.10) соответствуют несамовосстанавливающемуся счётчику, следовательно, нужно обеспечить вхождение в рабочий цикл из любого нерабочего состояния. Так как $D_0 - D_3$ являются не полностью определёнными функциями, вхождение в рабочий цикл можно обеспечить различным образом.

Откажемся от связки \oplus в выражении для D_2 в формуле (6.10) и запишем D_2 в дизъюнктивной нормальной форме (см. штриховые контуры на рис. 6.9. з):

$$D'_2 = Q_2 \overline{Q_1} + Q_2 \overline{Q_0} + \overline{Q_3} \cdot \overline{Q_2} \cdot Q_1 \cdot Q_0.$$

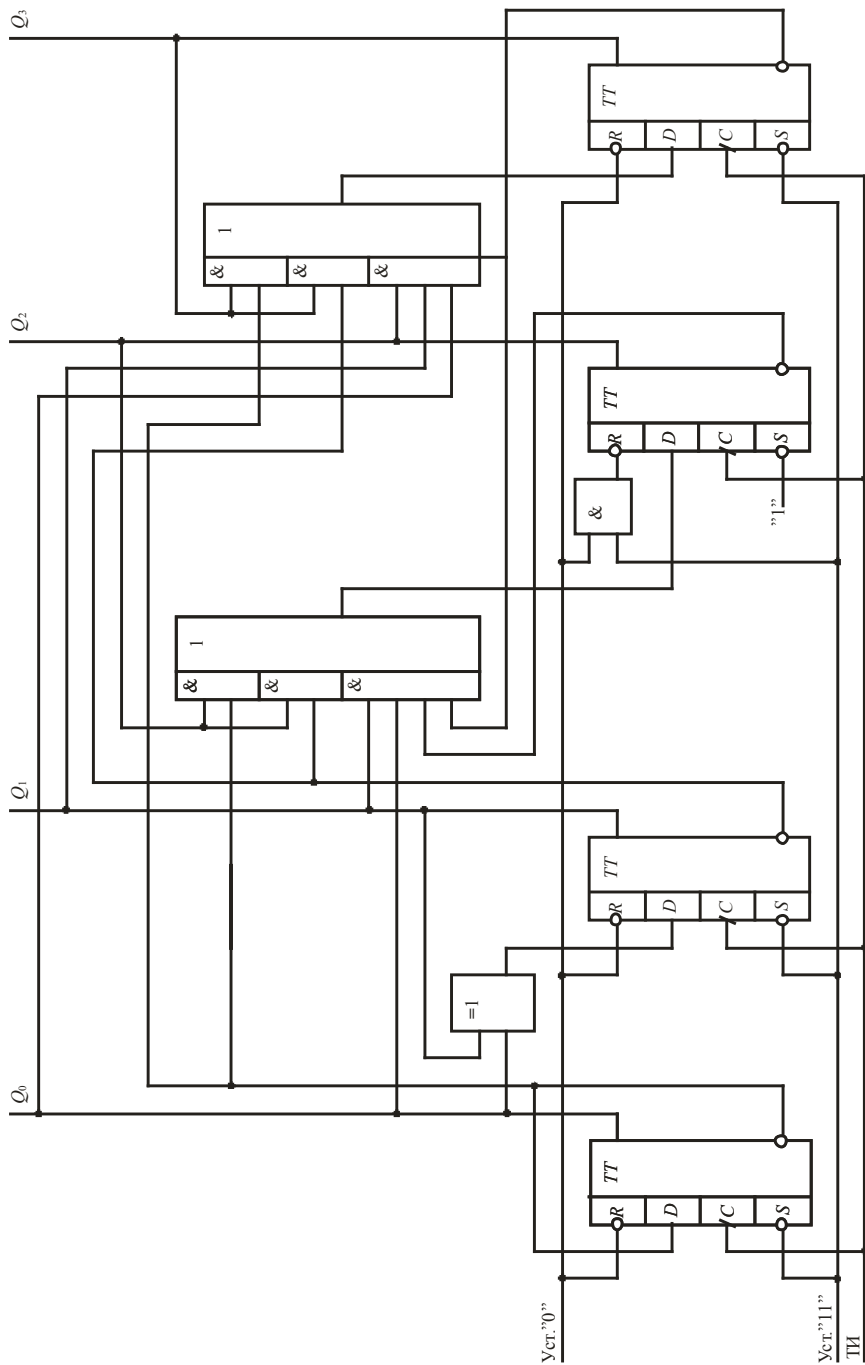
Теперь из карт Карно видно, что счётчик будет менять состояния следующим образом:

$0 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 8 \rightarrow 9 \rightarrow 10 \rightarrow 11 \rightarrow 0 \dots$

$12 \rightarrow 13 \rightarrow 14 \rightarrow 15 \rightarrow 8 \dots$,

т.е. будет самовосстанавливающимся.

7. Схема счётчика приведена на рис. 6.10. Формирование цепей «Уст. 0» и «Уст. 11» проанализируйте самостоятельно.

Рис. 6.10. Схема синхронного суммирующего счётчика с $M = 12$

Пример 2. Синтезировать реверсивный синхронный трёхразрядный счётчик на JK-триггерах. Порядок выполнения следующий.

1; 2. Количество и тип триггера заданы в условии задачи.

Введём сигнал-модификатор m для указания направления счёта и примем, что при $m = 0$ счётчик будет суммирующим, а при $m = 1$ — вычитающим.

3. Составляем таблицу переходов (табл. 6.4).

4. Составляем характеристическую таблицу для JK-триггера (табл. 6.5).

Таблица 6.4. Таблица переходов 3-разрядного реверсивного счётчика

Номер набора	m	Q_2	Q_1	Q_0	Q_2	Q_1	Q_0	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	0	0	1	0	x	0	x	1	x
1	0	0	0	1	0	1	0	0	x	1	x	x	1
2	0	0	1	0	0	1	1	0	x	x	0	1	x
3	0	0	1	1	1	0	0	1	x	x	1	x	1
4	0	1	0	0	1	0	1	x	0	0	x	1	x
5	0	1	0	1	1	1	0	x	0	1	x	x	1
6	0	1	1	0	1	1	1	x	0	x	0	1	x
7	0	1	1	1	0	0	0	x	1	x	1	x	1
8	1	0	0	0	1	1	1	1	x	1	x	1	x
9	1	0	0	1	0	0	0	0	x	0	x	x	1
10	1	0	1	0	0	0	1	0	x	x	1	1	x
11	1	0	1	1	0	1	0	0	x	x	0	x	1
12	1	1	0	0	0	1	1	x	1	1	x	1	x
13	1	1	0	1	1	0	0	x	0	0	x	x	1
14	1	1	1	0	1	0	1	x	0	x	1	1	x
15	1	1	1	1	1	1	0	x	0	x	0	x	1
		t		$t+1$									

Таблица 6.5. Характеристическая таблица JK-триггера

$Q_i^t \rightarrow Q_i^{t+1}$	J_i	K_i
00	0	×
01	1	×
10	×	1
11	×	0
$C = \bar{1}$		

5. Используя характеристическую таблицу для JK-триггера, заполняем шесть правых столбцов табл. 6.4. Из карт Карно (рис. 6.11) следует:

$$\left. \begin{aligned} J_0 = K_0 = 1; \\ J_1 = K_1 = m\bar{Q}_0 + \bar{m}Q_0; \\ J_2 = K_2 = m\bar{Q}_1\bar{Q}_0 + \bar{m}Q_1Q_0. \end{aligned} \right\}$$

6. Так как для проектируемого счётчика $M = 2^3 = 8$, он является самовосстанавливающимся.

7. Принципиальная схема счётчика приведена на рис. 6.12, а временные диаграммы, поясняющие его работу, — на рис. 6.13.

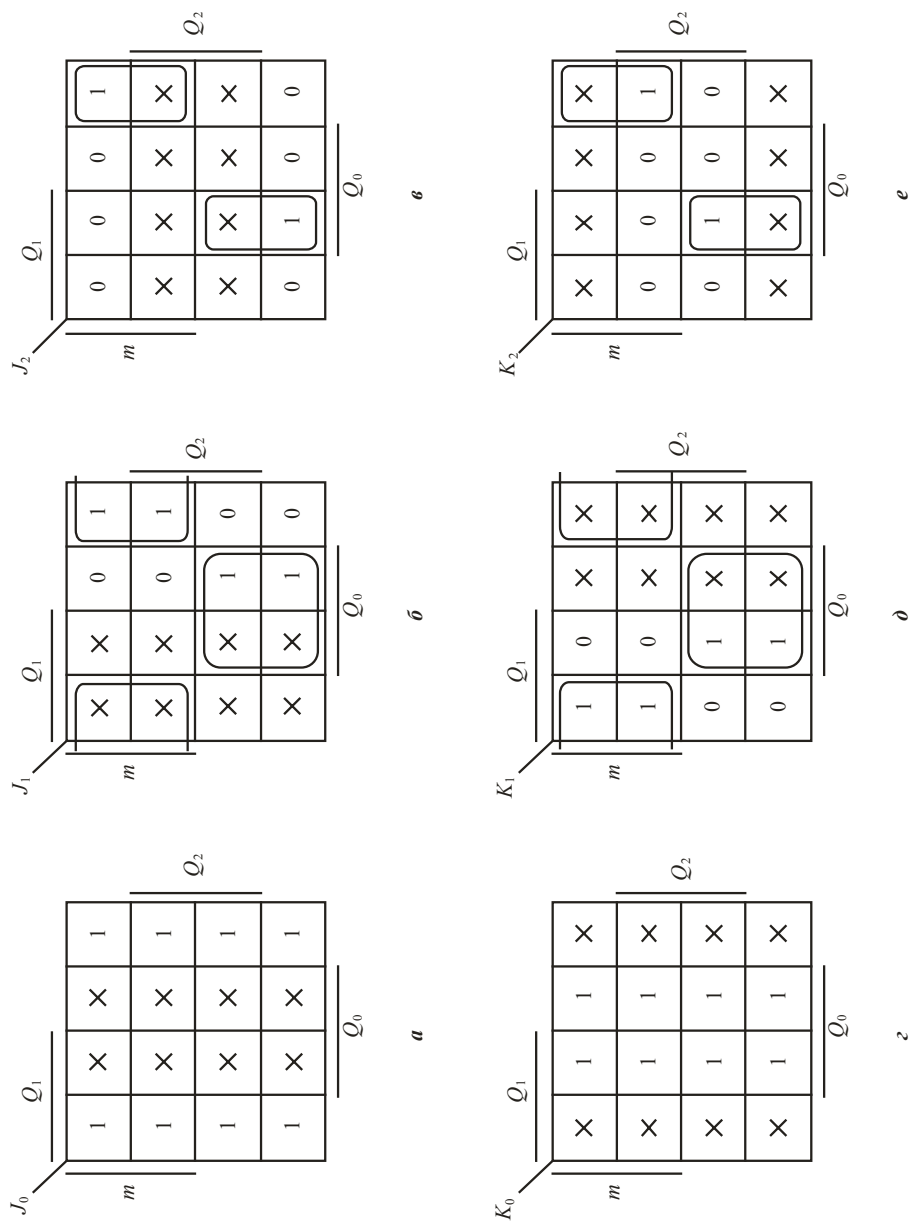


Рис. 6.11. Карты Карно: $a, б, в, г, д, e$ — соответственно для $J_0, J_1, J_2, K_0, K_1, K_2$

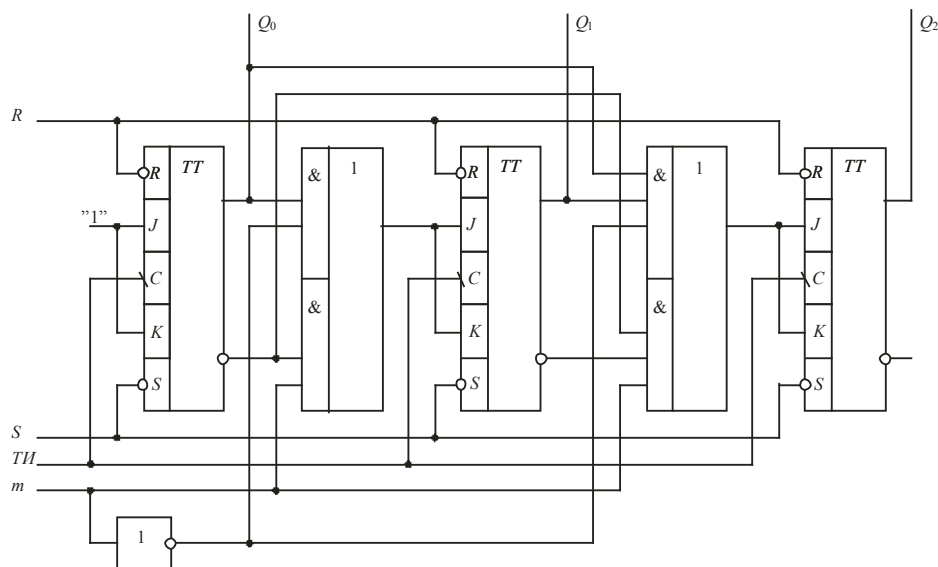


Рис. 6.12. Схема синхронного реверсивного счётчика ($n = 3$)

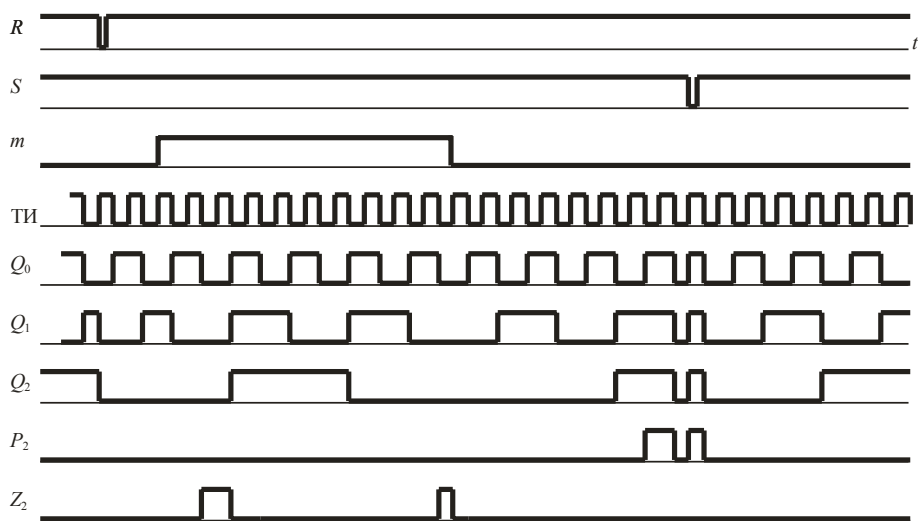


Рис. 6.13. Временные диаграммы для схемы счётчика, представленного на рис. 3.12

На временных диаграммах показаны сигналы переноса P_2 и займа Z_2 . Самостоятельно запишите уравнения для P_2 и Z_2 и дополните соответствующими элементами схему на рис. 6.12. Как использовать сигналы P_2 и Z_2 для построения синхронного реверсивного четырёхразрядного счётчика?

Схема с отдельными тактовым входом ТИ и управляющим входом m не является единственным вариантом построения синхронного реверсивного счётчика. Если попользоваться JK -триггер в счётном режиме ($J = K = 1$), то, учитывая

(6.2)–(6.8) и (6.9), можно записать, введя обозначение C_i для тактового входа i -го JK -триггера:

$$\left. \begin{aligned} C_0 &= \overline{m}ТИ + mТИ; \\ C_1 &= Q_0 \overline{m}ТИ + \overline{Q}_0 mТИ; \\ C_2 &= Q_1 Q_0 \overline{m}ТИ + \overline{Q}_1 \overline{Q}_0 mТИ; \\ C_3 &= Q_2 Q_1 Q_0 \overline{m}ТИ + \overline{Q}_2 \overline{Q}_1 \overline{Q}_0 mТИ. \end{aligned} \right\} \quad (6.11)$$

Обозначив $\overline{m}ТИ$ через «+1», а $mТИ$ — через «-1», можно видеть, что счётчик будет суммирующим при подаче на вход «+1» счётных импульсов, а на вход «-1» — уровня логического нуля «0» и вычитающим при подаче на вход «-1» счётных импульсов, а на вход «+1» — уровня логического нуля «0». Активными перепадами на входах «+1» и «-1» в данном случае являются отрицательные перепады 1/0. «+1» = «-1» = 0 — режим хранения.

Используя вышесказанное, рассмотрим в качестве примера синтез промышленного образца универсального счётчика типа K555ИЕ7, SN74LS193 и т.п.

Пример 3. Синтезировать реверсивный синхронный четырёхразрядный счётчик на JK -триггерах с возможностью наращивания разрядности, параллельной загрузки данных и установки счётчика в нулевое состояние. Наращивание разрядности обеспечить использованием двух счётных входов («+1» и «-1») с активным перепадом 01 и отдельными цепями переноса (≥ 15) и займа (≤ 0), обеспечивающими соответственно активные перепады 01 после окончания состояний 15 и 0. Параллельную загрузку данных осуществлять уровнем «0» асинхронного сигнала V , а установку в нуль — уровнем «1» асинхронного сигнала R . При наличии двух активных уровней на входах V и R ($V = 0$; $R = 1$) счётчик должен устанавливаться в состояние «С», т.е. вход R должен иметь приоритет перед входом V . В используемых JK -триггерах имеются асинхронные входы установки и сброса с активным нулевым потенциалом. Специальное требование: входы «+1»; «-1»; D_i ; V и R должны быть единичными нагрузками для внешних управляющих элементов (считаем, что схема реализуется в ТТЛ- или ТТЛШ-схемотехнике).

Учитывая условия задачи и соотношения (6.11), можно записать

$$\left. \begin{aligned} C_0 &= \overline{+1} + \overline{-1}, \\ C_1 &= Q_0 \cdot \overline{+1} + \overline{Q}_0 \cdot \overline{-1}, \\ C_2 &= Q_1 Q_0 \cdot \overline{+1} + \overline{Q}_1 \overline{Q}_0 \cdot \overline{-1}, \\ C_3 &= Q_2 Q_1 Q_0 \cdot \overline{+1} + \overline{Q}_2 \overline{Q}_1 \overline{Q}_0 \cdot \overline{-1}, \end{aligned} \right\} \quad (6.12)$$

откуда следует, что счётчик будет суммирующим при подаче на вход «+1» счётных импульсов, а на вход «-1» уровня логической единицы «1» и вычитающим при подаче на вход «-1» счётных импульсов, а на вход «+1» уровня логической единицы «1». «+1» = «-1» = «1» — режим хранения (блокировка счётных входов).

Параллельную загрузку и установку в ноль счётчика реализуем использованием асинхронных входов установки S^* и сброса R^* JK -триггеров. С учётом условия задачи функционирование i -го разряда счётчика в этих двух режимах представле-

но в табл. 6.6. Табл. 6.7 — характеристическая таблица для триггера, управляемого асинхронными входами R^* и S^* .

Таблица 6.6. Функционирование i -го разряда счётчика

Номер набора	V	R	D_i	Q_i	Q_i	R_i^*	S_i^*
0	0	0	0	0	0	x	1
1	0	0	0	1	0	0	1
2	0	0	1	0	1	1	0
3	0	0	1	1	1	1	x
4	0	1	0	0	0	x	1
5	0	1	0	1	0	0	1
6	0	1	1	0	0	x	1
7	0	1	1	1	0	0	1
8	1	0	0	0	0	x	1
9	1	0	0	1	1	1	x
10	1	0	1	0	0	x	1
11	1	0	1	1	1	1	x
12	1	1	0	0	0	x	1
13	1	1	0	1	0	0	1
14	1	1	1	0	0	x	1
15	1	1	1	1	0	0	1
t					$t+1$		

Таблица 6.7. Характеристическая таблица RS -триггера

$Q_i^t \rightarrow Q_i^{t+1}$	R_i^*	K_i^*
00	×	1
01	1	0
10	0	1
11	1	×

Из карт Карно (рис. 6.14) следует:

$$\left. \begin{aligned} R_i^* &= V\bar{R} + D_i\bar{R}, \\ S_i^* &= \bar{D}_i + V + R = \overline{D_i\bar{V}\bar{R}}. \end{aligned} \right\} \quad (6.13)$$

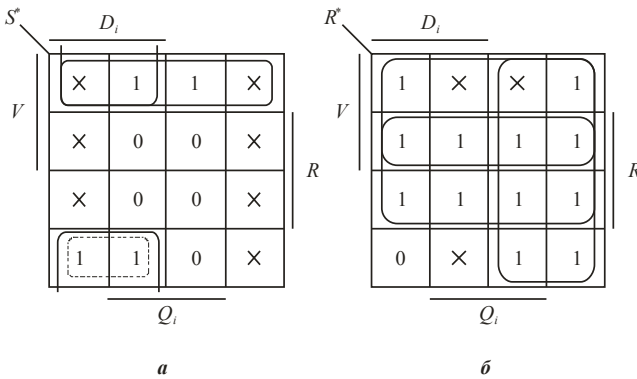


Рис. 6.14. Карты Карно: а — для R^* ; б — для S^*

Из уравнения (6.13) видно, что при такой реализации сигналов R_i^* и S_i^* не выполняется требование обеспечения единой нагрузки для входов V и D_i .

Запишем уравнение для R_i^* в другом виде (см. штриховой контур на рис. 6.14, а):

$$R_i^* = V\bar{R} + D\bar{V}\bar{R}. \quad (6.14)$$

Преобразуем выражение (6.14) с учётом закона тавтологии:

$$R_i^* = V\bar{R} + D_i\bar{V}\bar{R}\bar{R} = \bar{R}(V + D\bar{V}\bar{R}) =$$

$$\bar{R}(V + S_i^*) = \bar{R}\bar{V}S_i^*.$$

Итак, окончательные выражения для сигналов R_i^* и S_i^* будут иметь вид

$$\begin{aligned} R_i^* &= \bar{R}\bar{V}S_i^*, \\ S_i^* &= D_i\bar{V}\bar{R}. \end{aligned} \quad (6.15)$$

Обратите внимание, что инверторы, предназначенные для реализации сигналов «+1»; «-1»; \bar{R} ; \bar{V} выполняют роль буферных усилителей, обеспечивающих единичную нагрузку по входам «+1»; «-1»; V ; R .

Из условия задачи и временных диаграмм счётчика (рис. 6.15) для сигналов переноса P_3 или $P_{\geq 15}$ займа Z_3 или $Z_{\leq 0}$ можно записать

$$\begin{aligned} P_3 = P_{\geq 15} &= \overline{Q_3Q_2Q_1Q_0} \cdot +1, \\ Z_3 = Z_{\leq 0} &= \overline{Q_3Q_2Q_1Q_0} \cdot -1. \end{aligned} \quad (6.16)$$

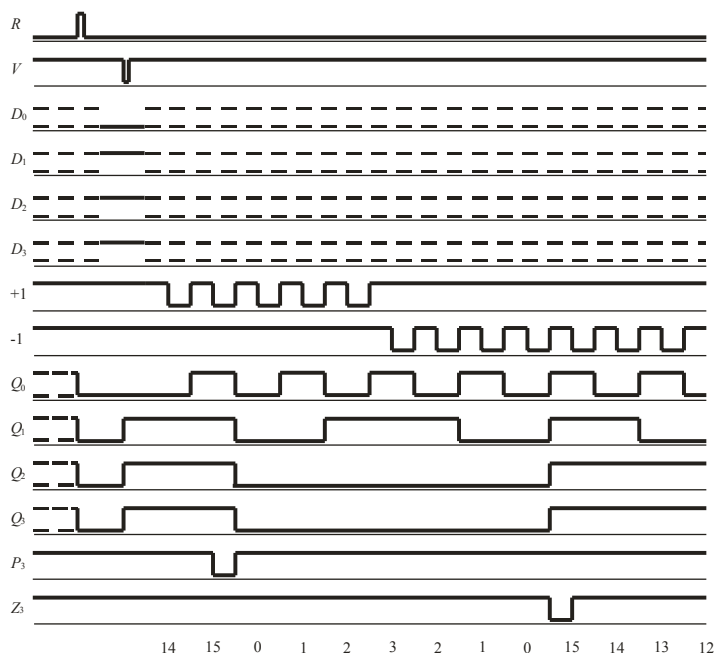


Рис. 6.15. Временные диаграммы счётчика типа ИЕ7

Уравнения (6.12), (6.15) и (6.16) полностью определяют структуру проектируемого счётчика (рис. 6.16).

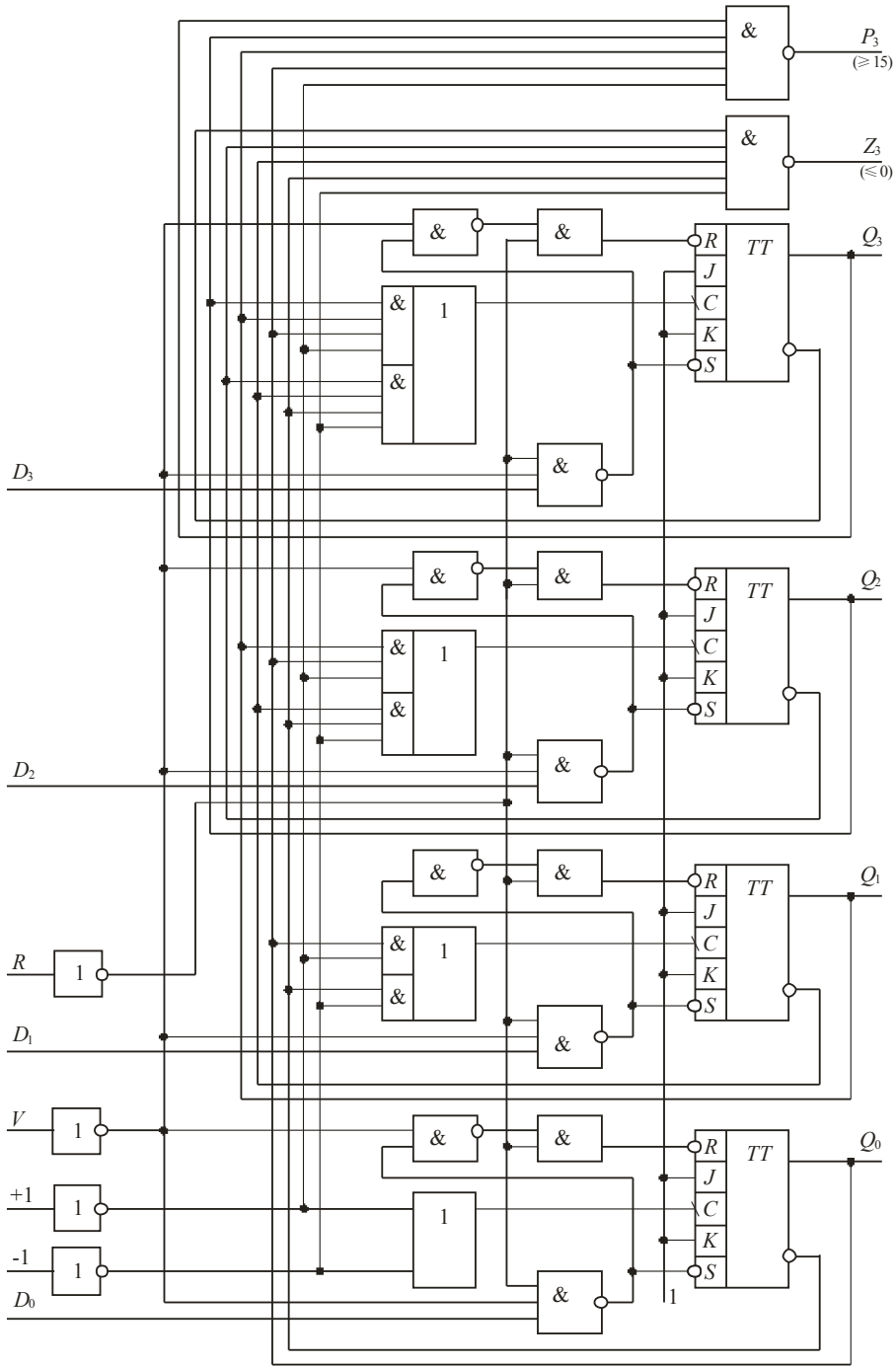


Рис. 6.16. Схема реверсивного счётчика типа ИЕ7

Для получения большей разрядности счётчики можно включать последовательно, используя выходы переноса и займа (рис. 6.17, а). В этой схеме включения внутри 4-разрядной группы реализован параллельный перенос, а между группами — последовательный.

Для реализации параллельного переноса между всеми разрядами счётчика преобразуем уравнения (6.16):

$$\begin{aligned}
 P_3 &= P_{\geq 15} = \overline{Q_3 Q_2 Q_1 Q_0} \cdot \overline{+1} \cdot \overline{+1} = \\
 &= \overline{Q_3 Q_2 Q_1 Q_0} \cdot \overline{+1} + (+1) = P_3 + (+1), \\
 Z_3 &= Z_{\leq 0} = \overline{Q_3 Q_2 Q_1 Q_0} \cdot \overline{-1} \cdot \overline{-1} = \\
 &= \overline{Q_3 Q_2 Q_1 Q_0} \cdot \overline{-1} + (-1) = Z_3 + (-1).
 \end{aligned}
 \tag{6.17}$$

Схема, реализованная по уравнениям (6.17), приведена на рис. 6.17, б. На рис. 6.18 представлены схемы и временные диаграммы преобразователей сигналов счёта.

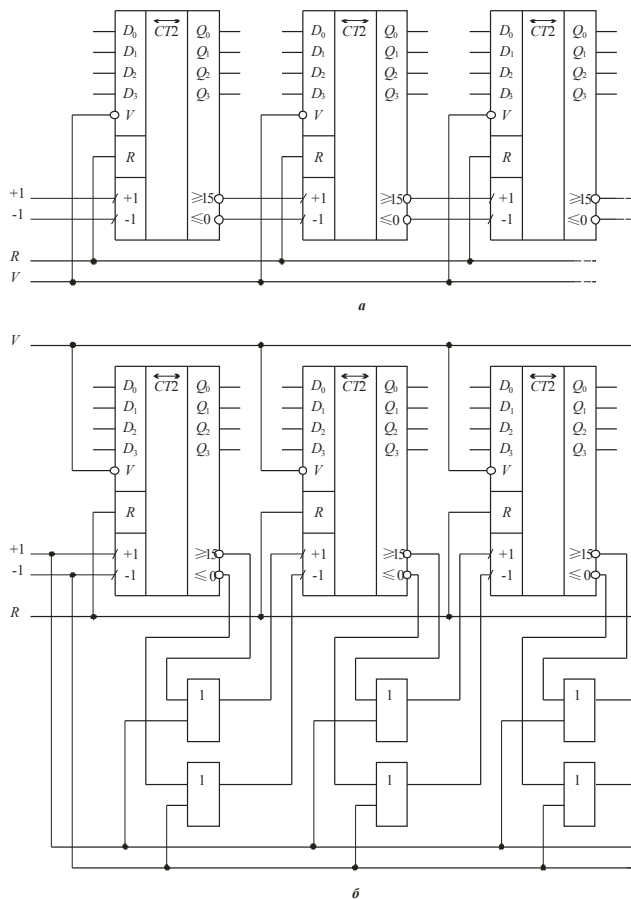
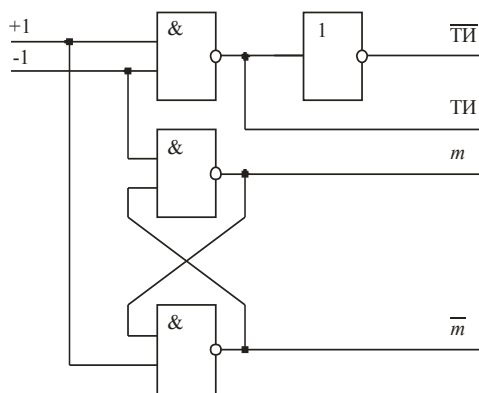
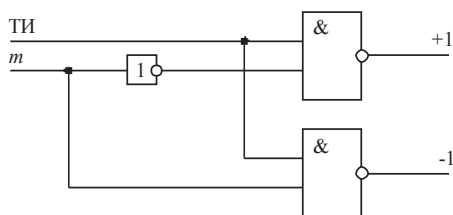


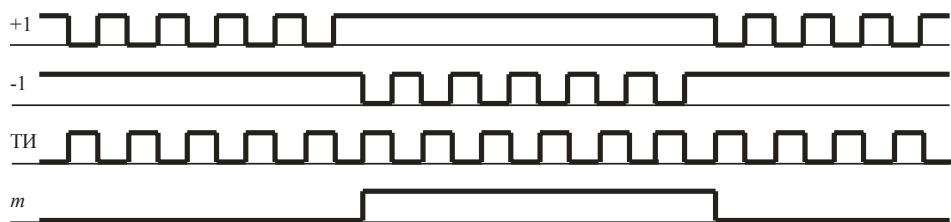
Рис. 6.17. Способы наращивания разрядности счётчиков типа ИЕ7: а — с групповым переносом; б — с параллельным переносом



а



б



в

Рис. 6.18. Схемы преобразователей сигналов счёта: +1, -1 в TI , \overline{TI} , m (а); TI , m в +1, -1 (б); их временные диаграммы (в)

Структура двоичного счётчика типа ИЕ7 (зарубежный аналог *SN74LS193*) используется и для построения двоично-десятичного счётчика, например типа ИЕ6 (зарубежный аналог *SN74LS192*).

Дальнейшим развитием схем счётчиков с параллельным переносом являются схемы с двумя разрешающими входами. Примером такой схемы служит счётчик типа ИЕ9 (зарубежный аналог *SN74LS160*), структуру которого и функциональные возможности изучите самостоятельно.

При проектировании схем со счётчиками надо обязательно знать, по какому фронту синхросигнала счётчик переключается, какая относительно этого фронта возникает задержка на выходах триггеров, за какое время до активного фронта

нужно устанавливать все управляющие сигналы и соответствующим образом проектировать схемы, включенные до и после счётчика.

Ещё один широко используемый метод построения реверсивных счётчиков заключается в следующем. Если сигналы с разрядов счётчика снимать не непосредственно, а через элементы «сумма по $mod 2$ », то, объединив их вторые входы в управляющую цепь, можно превратить суммирующий счётчик в вычитающий при снятии с него обратного кода. Аналогично вычитающий счётчик можно превратить в суммирующий.

6.2. Лабораторное задание

Выполнить синтез структур, заданных в индивидуальном задании, построить временные диаграммы работы.

6.2.1. Пример индивидуального задания

Используя D -триггеры, синтезировать вычитающий синхронный счётчик, считающий от 11 до 0.

6.2.2. Порядок выполнения работы на примере выполнения индивидуального задания

Для синтеза структуры синхронного счётчика необходимо заполнить таблицу переходов разрабатываемого счётчика (табл. 6.8).

Таблица 6.8. Таблица переходов синхронного счётчика

Номер набора	Момент времени t				Момент времени $t + 1$			
	Q_3	Q_2	Q_1	Q_0	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0	1	0	1	1
1	0	0	0	1	0	0	0	0
2	0	0	1	0	0	0	0	1
3	0	0	1	1	0	0	1	0
4	0	1	0	0	0	0	1	1
5	0	1	0	1	0	1	0	0
6	0	1	1	0	0	1	0	1
7	0	1	1	1	0	1	1	0
8	1	0	0	0	0	1	1	1
9	1	0	0	1	1	0	0	0
10	1	0	1	0	1	0	0	1
11	1	0	1	1	1	0	1	0
12	1	1	0	0	-	-	-	-
13	1	1	0	1	-	-	-	-
14	1	1	1	0	-	-	-	-
15	1	1	1	1	-	-	-	-

Левая часть таблицы до двойной черты перечисляет все возможные состояния простым их перечислением. Правая часть таблицы показывает, в какое состояние должен переключиться счётчик при приходе активного фронта тактового импульса на тактовые входы триггеров. В таблице знаком «-» отмечены нерабочие состояния.

Зная, что $D_i^t = Q_i^{t+1}$, составим карты Карно для минимизации функций входов для D -триггеров. Составленные рабочие карты, а также покрытия представлены на рис. 5.

В результате минимизации получаем уравнения

$$\begin{aligned}
 D_0 &= \bar{Q}_0; \\
 D_1 &= Q_1 Q_0 + \bar{Q}_1 \bar{Q}_0; \\
 D_2 &= Q_2 Q_1 + Q_2 Q_0 + Q_3 \bar{Q}_1 \bar{Q}_0 = Q_2(Q_1 + Q_0) + Q_3 \bar{Q}_1 \bar{Q}_0; \\
 D_3 &= Q_3 Q_1 + Q_3 Q_0 + \bar{Q}_3 \bar{Q}_2 \bar{Q}_1 \bar{Q}_0 = Q_3(Q_1 + Q_0) + \bar{Q}_3 \bar{Q}_2 \bar{Q}_1 \bar{Q}_0.
 \end{aligned}$$

Убедимся в том, что полученные соотношения описывают структуру самовосстанавливающегося синхронного счётчика, т.е. проверим, что счётчик за конечное число тактов способен выйти из нерабочих состояний в рабочий цикл. Для проверки необходимо рассмотреть все нерабочие наборы (с «12» по «15»), в каждом наборе определить состояние информационного входа каждого триггера для вычисления состояния, в которое перейдёт счётчик после прихода активного фронта тактового импульса. Из покрытий карт Карно (см. рис. 6.19) видно, что, например, на наборе «15», D_3 , D_2 и D_1 доопределились до логической «1», так как клетки с этим номером набора попали в покрытия, а величина D_0 доопределилась до логического «0». Таким образом, из состояния «15» счётчик перейдёт в состояние 1110₂, то есть «14». Выполняя аналогичные рассуждения, составим граф рабочего цикла и пути входа в него. Он представлен на рис. 6.20.

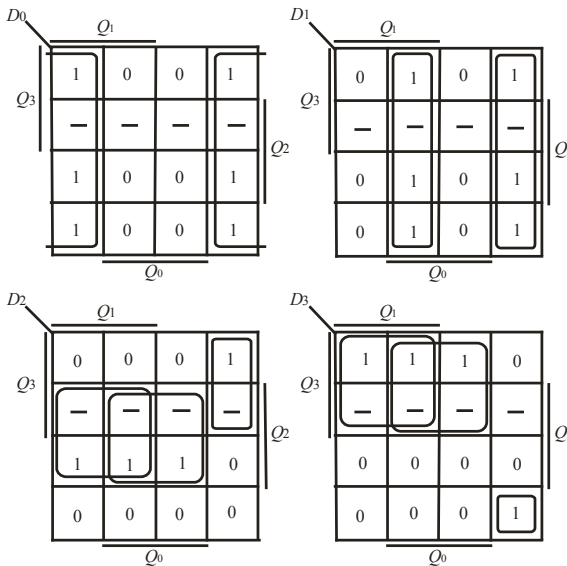


Рис. 6.19. Карты Карно для D -триггеров

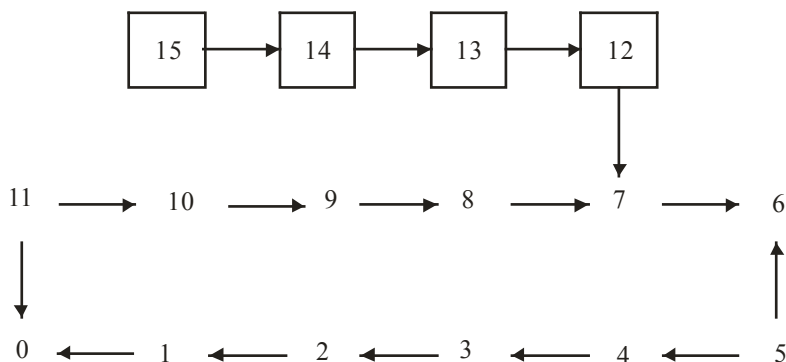


Рис. 6.20. Рабочий цикл синхронного счётчика и вход в него из нерабочих состояний

Схема разработанного синхронного вычитающего счётчика, построенная на D -триггерах, показана на рис. 6.21.

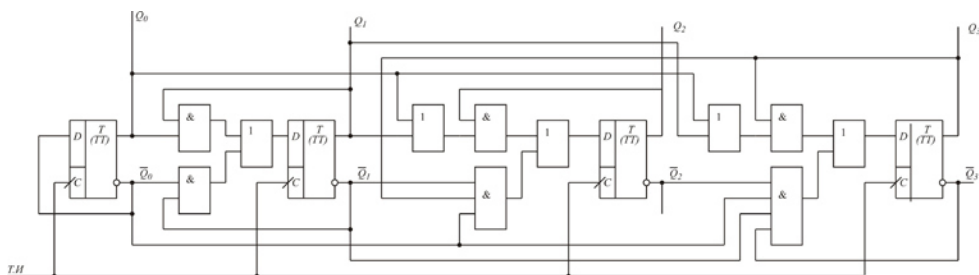


Рис. 6.21. Схема синхронного счётчика

Перейдём к построению счётчика в САПР «Ковчег 3.04». Используя методические указания к предыдущим работам, создайте новый проект «lab6» с головной схемой *SyncCounter* и схему *SyncCounter* в графическом формате. Разместим основу схемы — ячейки D -триггеров. Если использовать ячейки FD , разрабатываемый счётчик не будет иметь сброса, что может привести при включении питания микросхемы к установке счётчика в произвольное состояние. Поэтому будем применять ячейки FDC . Разместим их с входными ячейками управляющих сигналов в рабочем поле (см. рис. 6.22).

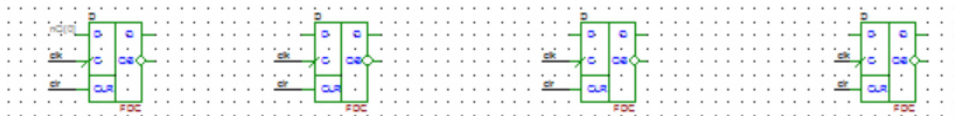


Рис. 6.22. FDC -триггеры. Основа счётчика

Далее разместим входной сигнал тактового импульса clk и начального сброса $clear$, распространив их по всем триггерам счётчика. Для этого разместите соответствующие метки связи на цепи тактового импульса на входах C и на цепи сброса на входах CLR триггеров (рис. 6.23).

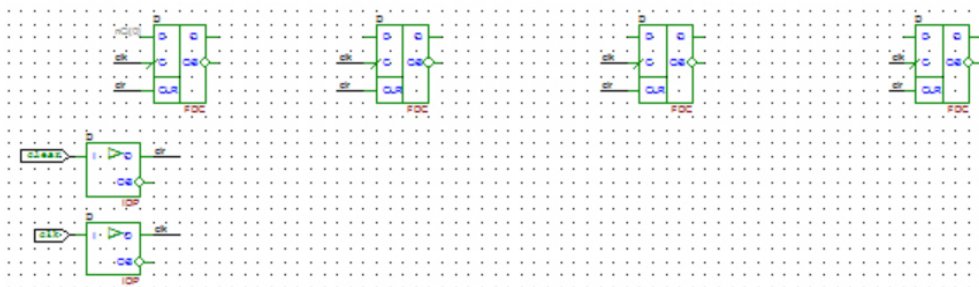


Рис. 6.23. D -триггеры. Распространение цепей тактового импульса и сброса

Выведите выходные сигналы каждого триггера $Q[i]$, которые будут соответствовать значению счётчика. Создайте выходную шину $Q[3..0]$, выведите цепи с метками связи и соответствующими разрядами как со стороны триггеров, так и со стороны шины. Завершите схему, разместив оставшиеся функциональные блоки, а также выходные ячейки (рис. 6.24).

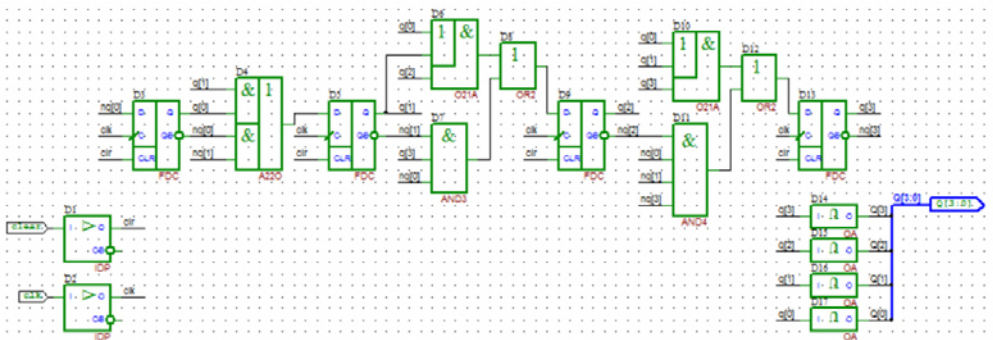


Рис. 6.24. Итоговая схема синхронного счетчика

Транслируйте схему, исправьте ошибки при их наличии.

Следующим шагом опишем контрольные точки схемы, выбрав команду «**Контрольные точки**» в области панелей быстрого доступа. В описание войдёт сигнал сброса, тактового импульса и значение счётчика $Q[3..0]$, представленное в беззнаковом целочисленном виде (десятичном формате D):

1. Счётчик, ТИ, Сброс;
- 2.
3. Счётчик: $Q[3..0]D$;
4. ТИ: clk ;
5. Сброс: $clear$;

Для проверки схемы с помощью команды «**Тесты**» в области панелей быстрого доступа задать тестовые воздействия. Тест будет предельно простым: необходимо сбросить схему, затем подать количество тактовых импульсов, большее, чем основание счётчика:

1. Счёт;
- 2.
3. Счёт:
4. $Q[3..0] = TTTT$;
5. `clear = 1, 0`;
6. `clk = +:32`;
- 7.

Выберите команду «**Моделирование**» в области панелей быстрого доступа и сравните полученную временную диаграмму с теоретической (рис. 6.25). Обратите внимание: шина $Q[3..0]$ представлена в десятичном виде, который можно легко сопоставить с циклом работы счётчика.

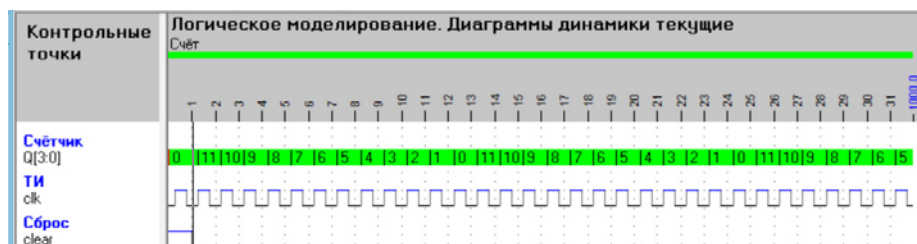


Рис. 6.25. Временная диаграмма

В случае несоответствия найдите и исправьте ошибки синтеза и моделирования схемы.

6.3. Перечень индивидуальных заданий

1. Синтезировать счётчик с указанными в индивидуальном задании характеристиками.
2. Добиться того, чтобы счётчик являлся самовосстанавливающимся.
3. Показать на графе переходов пути входа в рабочий цикл.

Вариант 1

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 6 до 11.

Вариант 2

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 9 до 0.

Вариант 3

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 9 до 2.

Вариант 4

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 11 до 2.

Вариант 5

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 15 до 4.

Вариант 6

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 4 до 13.

Вариант 7

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 13 до 4.

Вариант 8

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 13 до 6.

Вариант 9

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 6 до 11.

Вариант 10

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 1 до 10.

Вариант 11

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 4 до 15.

Вариант 12

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 11 до 6.

Вариант 13

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 11 до 2.

Вариант 14

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 11 до 0.

Вариант 15

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 9 до 0.

Вариант 16

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 5 до 14.

Вариант 17

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 15 до 4.

Вариант 18

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 5 до 14.

Вариант 19

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 9 до 2.

Вариант 20

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 0 до 11.

Вариант 21

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 1 до 11.

Вариант 22

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 15 до 4.

Вариант 23

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 2 до 9.

Вариант 24

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 15 до 6.

Вариант 25

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 10 до 1.

Вариант 26

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 11 до 0.

Вариант 27

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 13 до 6.

Вариант 28

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 4 до 13.

Вариант 29

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 1 до 11.

Вариант 30

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 4 до 9.

Вариант 31

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 15 до 6.

Вариант 32

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 4 до 15.

Вариант 33

Тип триггеров: *D*. Счётчик: суммирующий, синхронный, считающий от 6 до 13.

Вариант 34

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 9 до 4.

Вариант 35

Тип триггеров: *D*. Счётчик: вычитающий, синхронный, считающий от 14 до 5.