

## Техническое описание микросхемы 5507БЦ5У-647

### 1 Назначение микросхемы

Микросхема интегральная 5507БЦ5У-647 является преобразователем последовательного кода в параллельный и обратно с интерфейсом I<sup>2</sup>C.

Наименование микросхемы: преобразователь кода (далее микросхема).

Функциональное назначение микросхемы.

Преобразование последовательного кода в параллельный и обратно с интерфейсом I<sup>2</sup>C.

### 2 Состав микросхемы

2.1 Микросхема состоит из следующих составных частей:

- приемо-передатчик интерфейса I<sup>2</sup>C;
- коммутатор режима работы (коммутатор 1);
- преобразователь последовательного кода в параллельный;
- коммутатор выбора источника информации (коммутатор 2);
- блок формирования квитанции;
- схема индикации;
- преобразователь параллельного кода в последовательный;
- адресный блок;
- блок сброса.

Структурная схема приведена на рисунке 1.

2.2 Общее количество задействованных выводов микросхемы – 61.

Состав, нумерация, обозначение и назначение задействованных выводов должны соответствовать таблице 1.

Состав и нумерация общего, питающего и незадействованных выводов:

- номера общих выводов: 32
- номера питающих выводов: 64
- номера незадействованных выводов: 16, 43, 55.

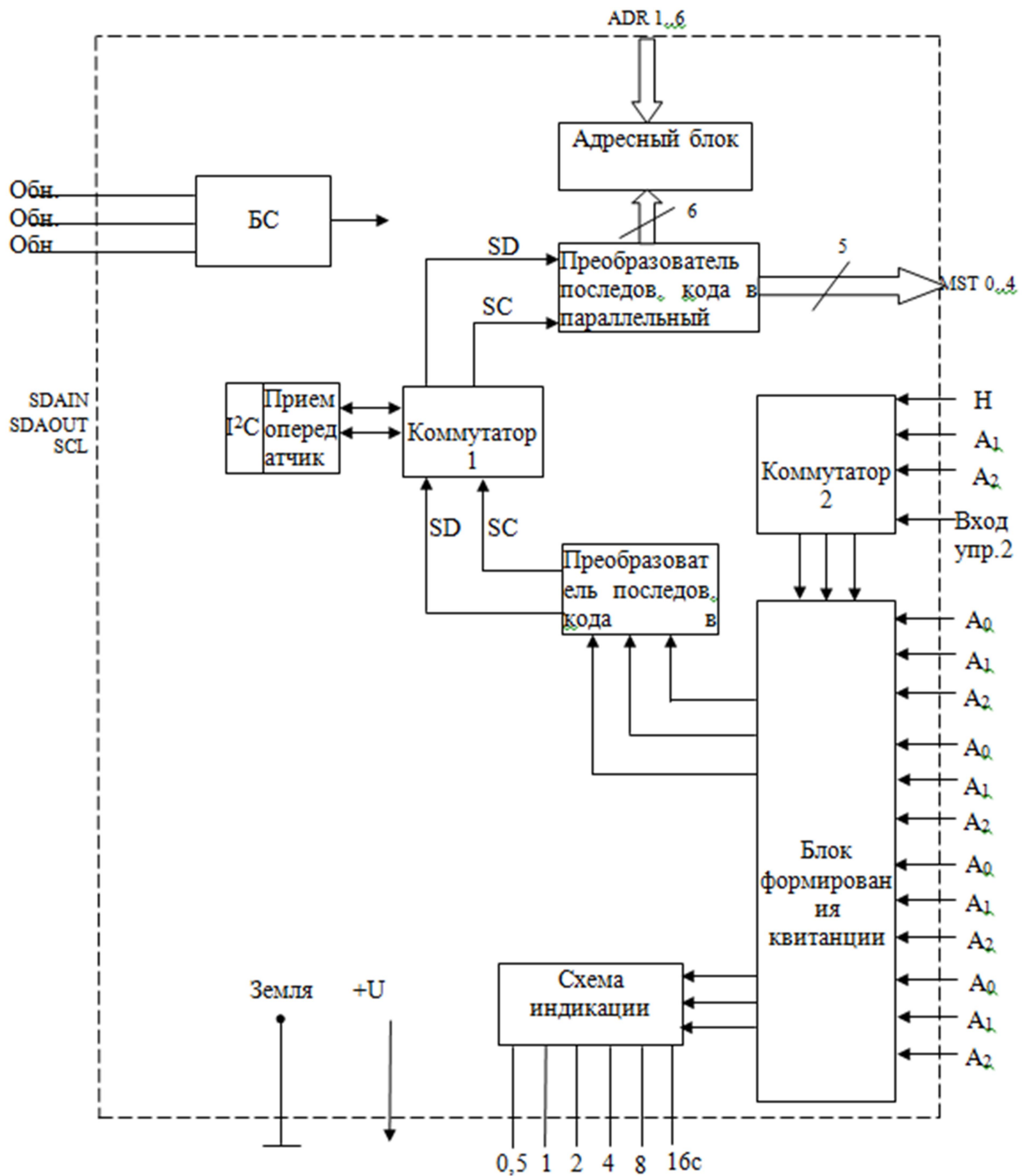


Рисунок 1 – Структурная схема

Таблица 1 - Состав, нумерация, обозначение и назначение задействованных ВЫВОДОВ

Выводы		Используемые состояния		Нагрузка	Назначение
Номер	Условное обозначение	Вход	Выход		
1	SL10	01			Вход 0-го разряда шины данных устройства 1
2	SL11	01			Вход 1-го разряда шины данных устройства 1
3	SL12	01			Вход 2-го разряда шины данных устройства 1
4	SL13	01			Вход 3-го разряда шины данных устройства 1
5	SL14	01			Вход 4-го разряда шины данных устройства 1
6	SL20	01			Вход 0-го разряда шины данных устройства 2
7	SL21	01			Вход 1-го разряда шины данных устройства 2
8	SL22	01			Вход 2-го разряда шины данных устройства 2
9	SL23	01			Вход 3-го разряда шины данных устройства 2
10	SL24	01			Вход 4-го разряда шины данных устройства 2
11	SL30	01			Вход 0-го разряда шины данных устройства 3
12	SL31	01			Вход 1-го разряда шины данных устройства 3
13	SL32	01			Вход 2-го разряда шины данных устройства 3
14	SL33	01			Вход 3-го разряда шины данных устройства 3
15	SL34	01			Вход 4-го разряда шины данных устройства 3
17	SL40	01			Вход 0-го разряда шины данных устройства 4
18	SL41	01			Вход 1-го разряда шины данных устройства 4
19	SL42	01			Вход 2-го разряда шины данных устройства 4
20	SL43	01			Вход 3-го разряда шины данных устройства 4
21	SL44	01			Вход 4-го разряда шины данных устройства 4
22	SDAOUT		LHz		Выход последовательных данных
23	SDAIN	01			Вход последовательных данных
24	SCL	01			Вход синхронизации последовательных данных
25	HND0	01			Вход 0-го разряда шины данных в ручном режиме
26	HND1	01			Вход 1-го разряда шины данных в ручном режиме
27	HND2	01			Вход 2-го разряда шины данных в ручном режиме
28	HND3	01			Вход 3-го разряда шины данных в ручном режиме
29	HND4	01			Вход 4-го разряда шины данных в ручном режиме
30	PULL	01			Вход технологический
31	CLR	01			Начальная инициализация м/сх
33	UPR1	01			Запуск в ручном режиме
34	UPR2	01			Выбор режима –I2C/Ручной
35	UPR3	01			Вход передачи информации по I2C
36	UPR4	01			Дешифрация
37	MST0		LHz		Выход 0-го разряда шины данных
38	MST1		LHz		Выход 1-го разряда шины данных
39	MST2		LHz		Выход 2-го разряда шины данных
40	MST3		LHz		Выход 3-го разряда шины данных
41	MST4		LHz		Выход 4-го разряда шины данных
42	UPR5	01			Вход выбора формата передачи информации
44	EEPROM		LHz		Выход синхронизации с внешней памятью

Продолжение таблицы 1 - Состав, нумерация, обозначение и назначение задействованных выводов

Выводы		Используемые состояния		Нагрузка	Назначение
Но-мер	Условное обозначение	Вход	Выход		
45	TSI25	01			Вход управления генератора
46	OUTGEN		1h		Выход генератора
47	INGEN	01			Вход генератора
48	TSO25	0	1h		Выход управления генератора
49	T05		LHz		Выход сигнала индикации длительностью 0,5 сек.
50	T1		LHz		Выход сигнала индикации длительностью 1 сек.
51	T2		LHz		Выход сигнала индикации длительностью 2 сек.
52	T4		LHz		Выход сигнала индикации длительностью 4 сек.
53	T8		LHz		Выход сигнала индикации длительностью 8 сек.
54	T16		LHz		Выход сигнала индикации длительностью 16 сек.
56	ADR1	01			Вход 1-го разряда адреса
57	ADR2	01			Вход 2-го разряда адреса
58	ADR3	01			Вход 3-го разряда адреса
59	ADR4	01			Вход 4-го разряда адреса
60	ADR5	01			Вход 5-го разряда адреса
61	ADR6	01			Вход 6-го разряда адреса
62	IN32M	01			Вход промежуточной частоты
63	OUT32M		LHz		Выход промежуточной частоты

### 3 Описание работы микросхемы

Микросхема работает в режиме подчинённого устройства.

Шина I<sup>2</sup>C находится в свободном состоянии. Линии SDA, SCL находятся в состоянии высокого уровня:

Параллельный код на выходе микросхемы, формируется в виде прямоугольных импульсов длительностью не более 1мс.

Наличие прямоугольного импульса на определённой линии (A<sub>0</sub>, A<sub>1</sub>, A<sub>2</sub>) соответствует логической «1» устанавливаемого кода, его отсутствие – логическому «0».

Параллельные коды на блок формирования квитанции подаются в виде постоянных уровней логической «1» или логического «0».

Приемо-передатчик служит для приема или передачи информации по шине I<sup>2</sup>C.

Коммутатор 1 режима работы предназначен для передачи информации на преобразователь последовательного кода в параллельный или приема информации с преобразователя параллельного кода в последовательный. Режим работы коммутатора устанавливается в зависимости от состояния младшего бита адресного байта (режим «Прием» бит=0, режим «Передача» бит=1).

Поступающая с коммутатора режима работы информация в последовательном коде преобразуется в трех разрядный параллельный код и подаётся на соответствующие выводы микросхемы в виде прямоугольных импульсов, при этом наличие прямоугольного импульса соответствует логической «1», его отсутствие логическому «0».

Данный код подаётся одновременно на запоминающие устройства 4-х изделий.

После установки, коды по отдельным шинам подаются на блок формирования квитанции, где сравниваются с устанавливаемым кодом, который выбирается коммутатором источника информации (коммутатор 2). Если все 4 кода установлены правильно, на выходе блока формирования квитанции формируется параллельный код, поступающий на преобразователь параллельного кода в

последовательный и при приходе команды «Считывание» передается на главное устройство.

Одновременно параллельный код передаётся на схему индикации, в результате чего на соответствующем выводе микросхемы появляется уровень логической «1», соответствующий установленному времени.

Адресный блок служит для установки адреса устройства с интерфейсом I<sup>2</sup>C, задаваемый с помощью выводов X1-X5 путём их распайки к общей шине или шине питания.

- начало передачи (условие «Старт»). Переход линии SDA из состояния высокого уровня к состоянию низкого уровня при нахождении линии SCL в состоянии высокого уровня;

- конец передачи (условие «Остановка»). Переход линии SDA из состояния низкого уровня в состояние высокого уровня, в то время как линия SCL находится в состоянии высокого уровня;

- передача информации. Передача данных начинается после формирования условия «Старт», при этом должны выполняться следующие условия ;

- во время передачи данных линия SDA остается стабильной все время, пока линия SCL находится в состоянии высокого уровня;

- состояние линии SDA может изменяться только тогда, когда линия SCL находится в состоянии низкого уровня;

- один тактовый импульс линии SCL приходится на один бит передаваемой информации;

- каждый байт данных должен сопровождаться проверочным девятым битом (бит подтверждения), формируемый на линии SDA микросхемой, при этом данная линия остаётся постоянно в состоянии низкого уровня в течение всего периода действия тактового импульса на линии SCL. Временная диаграмма и основные параметры сигналов на I<sup>2</sup>C шине приведены на рисунке 2.

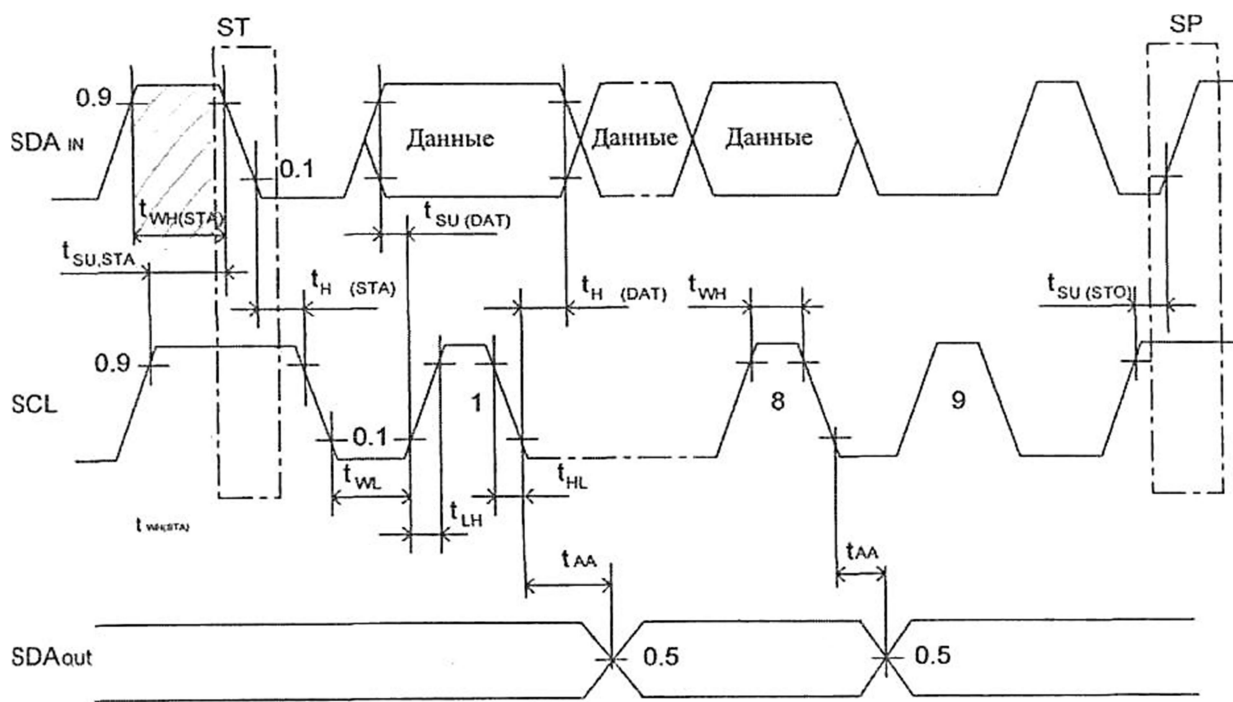


Рисунок 2 - Временная диаграмма I<sup>2</sup>C – шины

Выход EEPROM микросхемы, выполняющий функции формирования импульса отрицательной полярности длительностью 0,5мс, используется для формирования уровня логической единицы, в соответствии с рисунками 3 и 4. Формировать импульс 0,5мс не нужно.

Формирование фиксированного байта данных, передаваемого по выходам данных MST0, MST1, MST2 микросхемы осуществляется в соответствии с рисунками 3 и 4. Параметры посылки:

- частота передачи данных (частота синхроимпульсов) – 16кГц (pin39);
- код байта данных на pin38 – “10110011” (179 в десятичном коде);
- код байта данных на pin37 – ”01011001” (89 в десятичном коде).

Управляющий вход UPR5 - вход выбора формата передачи информации:

– уровень логического нуля на входе UPR5 – кодовая посылка (заданное время) производится без предварительной передачи фиксированного байта данных по выходам MST0, MST1, MST2 микросхемы, рисунок 4;

– уровень логической единицы на входе UPR5 – кодовая посылка (заданное время) производится после формирования фиксированного байта данных на выходах MST0, MST1, MST2 микросхемы, рисунок 3.

Задержка длительностью 0,5мс осуществляется после окончания передачи кодовой посылки и началом приема квитанции от программируемого устройства (блокировка входов микросхемы pin (1-21)).

Длительность уровня логической единицы на выходе EEPROM, указанная на рисунках 3 и 4, необходима для записи полученной информации в EEPROM программируемого устройства.

Формирование уровня логической единицы на выходе EEPROM в соответствии с рисунками 3 и 4 производится в момент прихода уровня (заданной длительности) логической единицы на вход UPR3 (передача информации о программировании по I<sup>2</sup>C) микросхемы, а так же по приходу уровня логической единицы на вход UPR1 (ручной ввод информации о программировании) микросхемы.

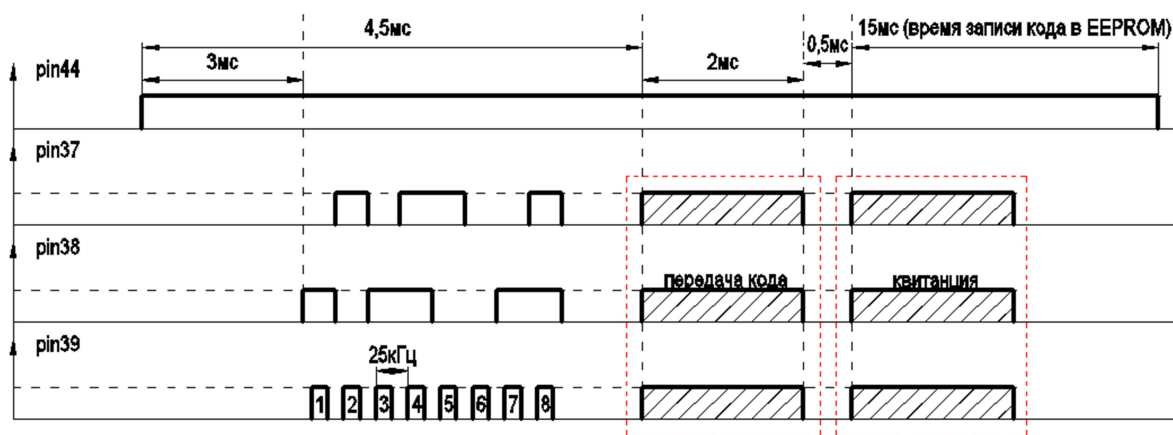


Рисунок 3 - Временная диаграмма записи полученной информации в EEPROM при UPR5=0.

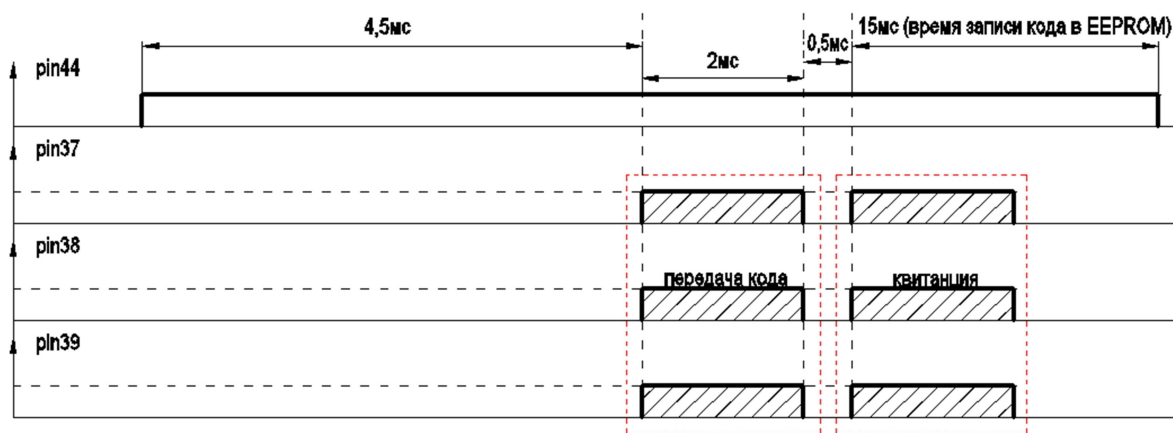


Рисунок 4 - Временная диаграмма записи полученной информации в EEPROM при UPR5=1.



Микросхема имеет два основных протокола I<sup>2</sup>C шины:- протокол в режиме «Запись» и протокол в режиме «Чтение».

Обмен данными осуществляется на частоте f=80кГц.

Время передачи сообщения или квитанции не превышает 250мкс.

Время установки данных и формирования квитанции не превышает 2,5мс.

Формат адресных байтов и байтов данных приведены в таблице 2.

Таблица 2 - Формат адресных байтов и байтов данных

Обозначение байта	Номер бита в байте								Девятый бит (бит подтверждения)	Назначение
	7	6	5	4	3	2	1	0		
CS/WR	0	0	x5	x4	x3	x2	x1	0	"0" от микросхемы	Байт выбора микросхемы при записи информации
CS/RD	0	0	x5	x4	x3	x2	x1	1	"0" от микросхемы	Байт выбора микросхемы при считывании информации
DE	0	0	0	0	0	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	"0" от микросхемы	Входные данные
DA	0	0	0	0	0	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	"1" от "главного"	Считываемые данные

Таблица 3 - Параметры сигналов на I<sup>2</sup>C – шине

Обозначение	Параметры	U <sub>cc</sub> = от 2,7 до 3,6В, T <sub>a</sub> от -40 до 50 °С		Единица измерения
		не менее	не более	
f <sub>c</sub>	Тактовая частота	-	80	кГц
t <sub>WH</sub> (STA)	Время, когда шина свободна перед формированием условия "Старт"	0,5		МКС
t <sub>H</sub> (STA)	Время удержания условия "Старт"	0,25	-	МКС
t <sub>WL</sub>	Длительность сигнала низкого уровня на входе SCL	0,5	-	МКС
t <sub>WH</sub>	Длительность сигнала высокого уровня на входе SCL	0,5	-	МКС
t <sub>SU</sub> (STA)	Время установления условия "Старт"	0,25	-	МКС
t <sub>H</sub> (DAT)	Время удержания данных для подчиненного передатчика	0		НС
t <sub>SU</sub> (DAT)	Время установления данных	100	-	НС
t <sub>SU</sub> (STOP)	Время установления условия "Остановка"	0,25	-	МКС

ST	CS/WR	As	DE	As	SP	PROG
----	-------	----	----	----	----	------

а) структура данных протокола I<sup>2</sup>C в режиме "запись";

ST	CS/RD	As	DA	As	SP	PROG
----	-------	----	----	----	----	------

б) структура данных протокола I<sup>2</sup>C шины в режиме "чтение".

ST - условие "Старт". Переход шины SDA из высокого уровня в низкий при высоком уровне на шине SCL;

SP - условие "Остановка". Переход шины SDA из низкого уровня в высокий при высоком уровне на шине SCL;

PROG - цикл активного программирования, на протяжении которого микросхема не воспринимает обращение по I<sup>2</sup>C шине;

As - бит подтверждения от микросхемы:

As=0 - микросхема восприняла входящую информацию.

A<sub>m</sub> - бит подтверждения от "главного":

A<sub>m</sub>=1 - перед условием остановки;

CS/WR - байт адреса микросхемы при записи информации;

CS/RD - байт адреса микросхемы при считывании информации;

DE - байт входных данных;

DA - байт считываемых данных.