

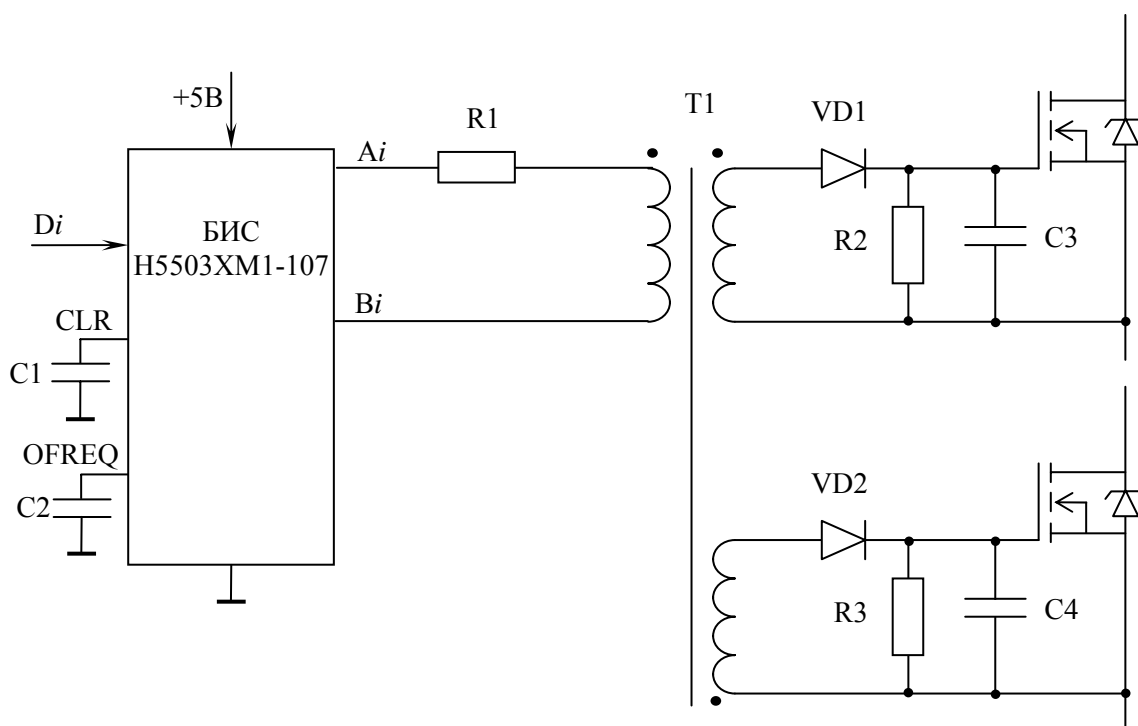
Техническое описание.

1 Назначение микросхемы

1.1 Микросхема драйвера трансформаторной развязки (ДТР) предназначена для работы в качестве генератора, запитывающего первичную обмотку трансформатора гальванической развязки для управления одним или двумя мощными полевыми транзисторами. Пример реализации канала трансформаторной гальванической развязки с применением БИС H5503XM1-107 приведен на рисунке 1.

1.2 Структурная схема ДТР представлена на рисунке 2.

Номера, обозначения и назначение внешних выводов приведено в Таблице 1.



C1 - времязадающий конденсатор сброса по включению питания, 1 мкФ;

C2 - конденсатор, определяющий частоту работы генератора, см. А.3.1;

R1 - резистор-ограничитель выходного тока БИС, не менее 360 Ом,

T1 - трансформатор из блока импульсных трансформаторов БТИ9-187В;

VD1, VD2 - диоды из состава диодной матрицы 2ДС627А,

C3, C4 - 0,01 мкФ;

R2, R3 - 30 кОм.

Рисунок 1 Пример реализации канала трансформаторной гальванической развязки

2 Состав ДТР

2.1 ДТР (рисунок 2) состоит из следующих составных частей:

- генератор с выводом для подключения внешней RC-цепи;
- 8 каналов, содержащих вход разрешения и противофазные выходы А и В для подключения к обмотке трансформатора.

3 Описание работы ДТР

3.1 Генератор в зависимости от параметров внешнего конденсатора формирует на выводе OFREQ пилообразный сигнал частотой 200 ... 2000 кГц. В состав генератора входит счетчик-делитель на 8, на выходе которого формируется меандр частотой 25 ... 250 кГц. Номинал конденсатора, необходимый для получения на выходах А_і и В_і частоты 200 кГц, — 560 пФ.

3.2 Противофазные сигналы на выходах А_і и В_і находятся в состоянии низкого логического уровня, если на одном из входов CLR или D_і имеется сигнал низкого уровня (CLR & D_і = 0). При появлении условия разрешения (CLR & D_і = 1) сигналы на выходах А_і и В_і становятся противофазными, начиная с очередного фронта сигнала генератора. При появлении условия запрета (CLR & D_і = 0) оба выхода А_і и В_і принимают нулевое значение по окончании очередного полупериода выходной частоты генератора.

3.3 Выходы А0 ... А7 и В0 ... В7 выполнены на буферных элементах, исключающих кратковременное протекание сквозных токов.

3.4 Входы D0 ... D7 выполнены на входных ячейках без верхнего защитного диода, что допускает подачу на них внешнего напряжения не более 5,5 В при отсутствии напряжения питания микросхемы.

3.5 Входы D0 ... D7 имеют внутренние резисторы доопределения до низкого логического уровня с номиналом 25 ... 55 кОм.

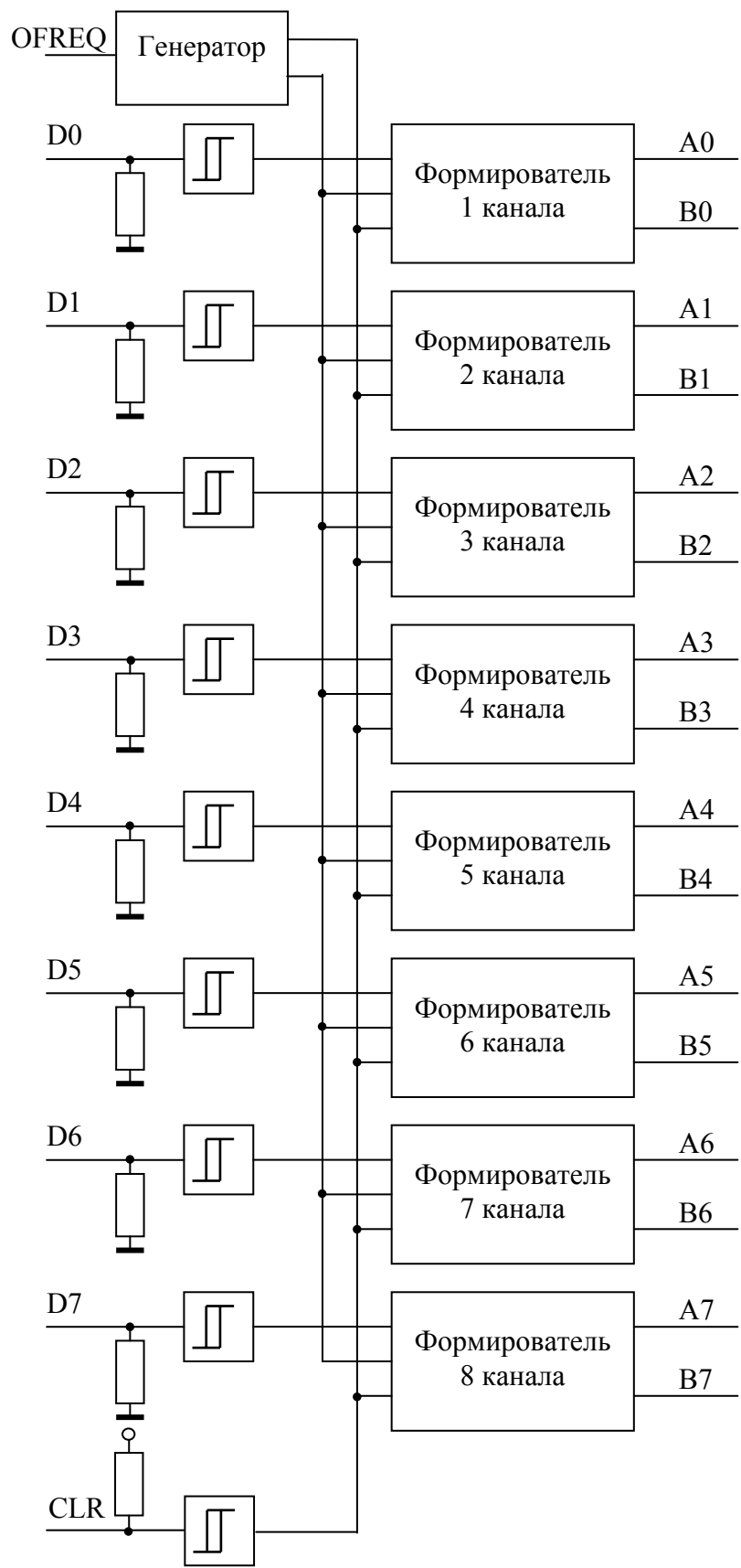
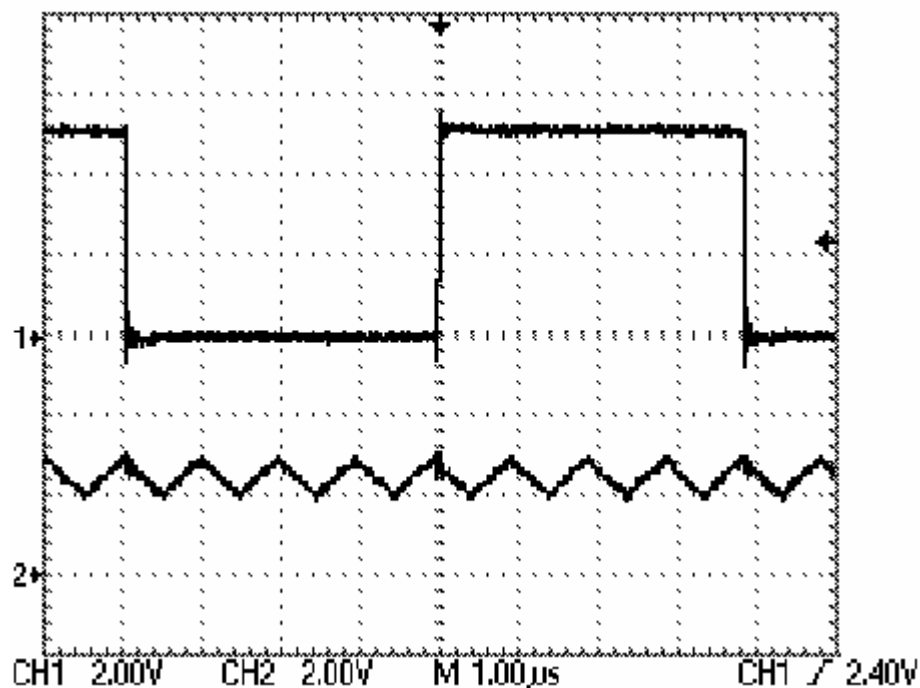


Рисунок 2.- СТРУКТУРНАЯ СХЕМА ДТР

Таблица 1. Внешние выводы МБИС

Выводы		Используемые состояния		Нагрузка	Назначение
Но-мер	Условное обозначение	Вход	Выход		
1	CLR	10			Вход начальной инициализации с резистором доопределения до высокого уровня с номиналом 12 - 26 кОм
2	D4	10			Вход данных 4-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
3	D5	10			Вход данных 5-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
4	D6	10			Вход данных 6-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
5	D7	10			Вход данных 7-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
6	A7		HLZ	R	Выход А 7-го канала
7	B7		HLZ	R	Выход В 7-го канала
8	A6		HLZ	R	Выход А 6-го канала
9	B6		HLZ	R	Выход В 6-го канала
10	A5		HLZ	R	Выход А 5-го канала
11	B5		HLZ	R	Выход В 5-го канала
12	A4		HLZ	R	Выход А 4-го канала
13	B4		HLZ	R	Выход В 4-го канала
14	GND				Вывод «Общий»
15	OFREQ	10	HLZ		Выход генератора частоты
16	B3		HLZ	R	Выход В 3-го канала
17	A3		HLZ	R	Выход А 3-го канала
18	B2		HLZ	R	Выход В 3-го канала
19	A2		HLZ	R	Выход А 3-го канала
20	B1		HLZ	R	Выход В 3-го канала
21	A1		HLZ	R	Выход А 3-го канала
22	B0		HLZ	R	Выход В 3-го канала
23	A0		HLZ	R	Выход А 3-го канала
24	D0	10			Вход данных 0-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
25	D1	10			Вход данных 1-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
26	D2	10			Вход данных 2-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
27	D3	10			Вход данных 3-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
28	UCC				Вывод "Питание"

3.6 Осциллограмма работы БИС представлена на рисунке 3:



Осциллограмма получена с конденсатором на выводе OFREQ номиналом 1000 пФ.

луч 1 - напряжение на выводе 23 (A0);

луч 2 - напряжение на выводе 15 (OFREQ).

Рисунок А.3. Временные диаграммы работы формирователя канала