Квазисамосинхронный вычислитель: практическая реализация

Ю.Г. Дьяченко, Ю.В. Рождественский,
Н.В. Морозов, Д.Ю. Степченков

Институт проблем информатики РАН

YRogdest@ipiran.ru

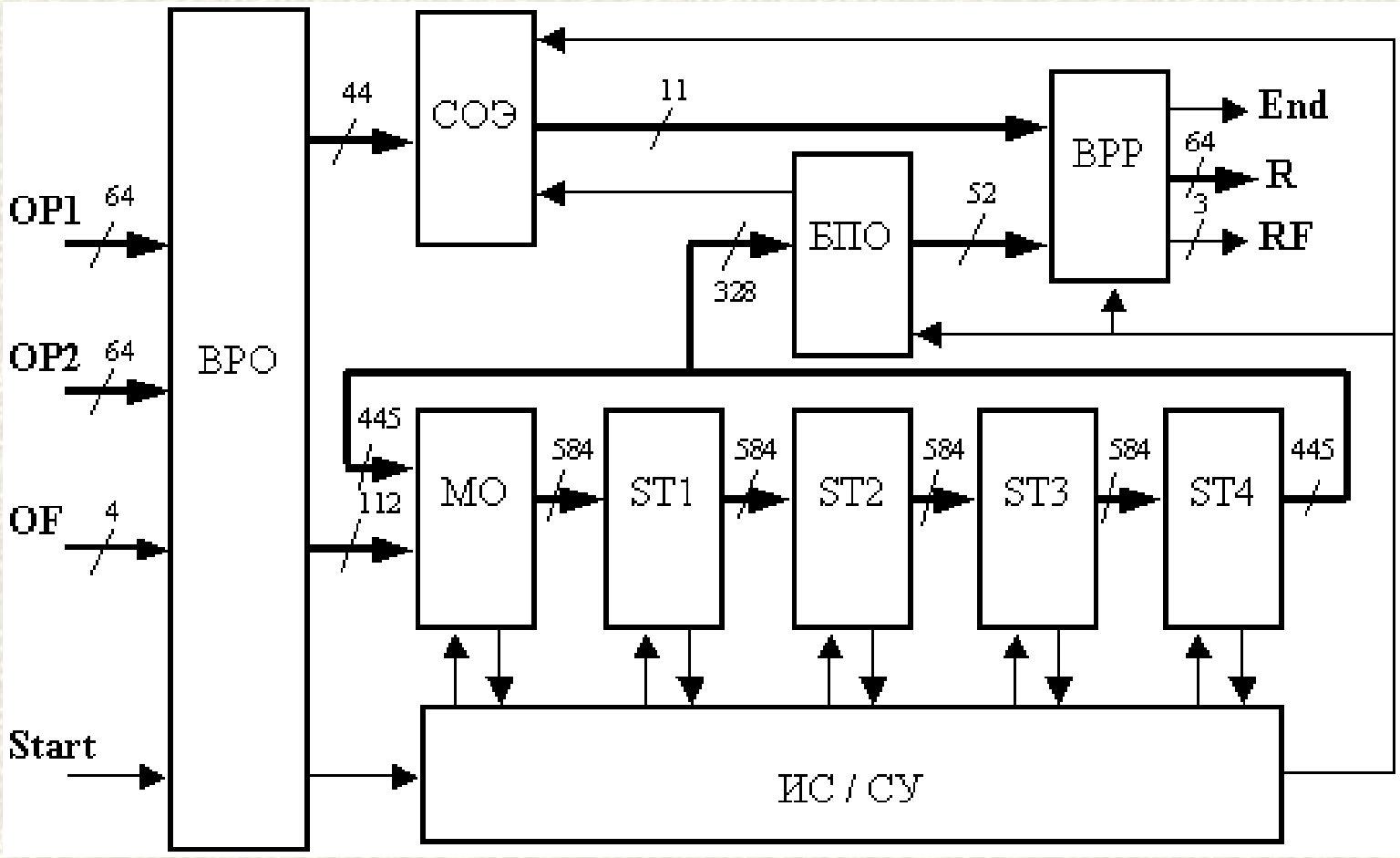
Самосинхронные схемы

- Максимальная производительность при любых условиях эксплуатации,
- Расширенный диапазон работоспособности,
- Обнаружение константных неисправностей,
- Минимальное энергопотребление в период ожидания,
- Минимальный уровень помех

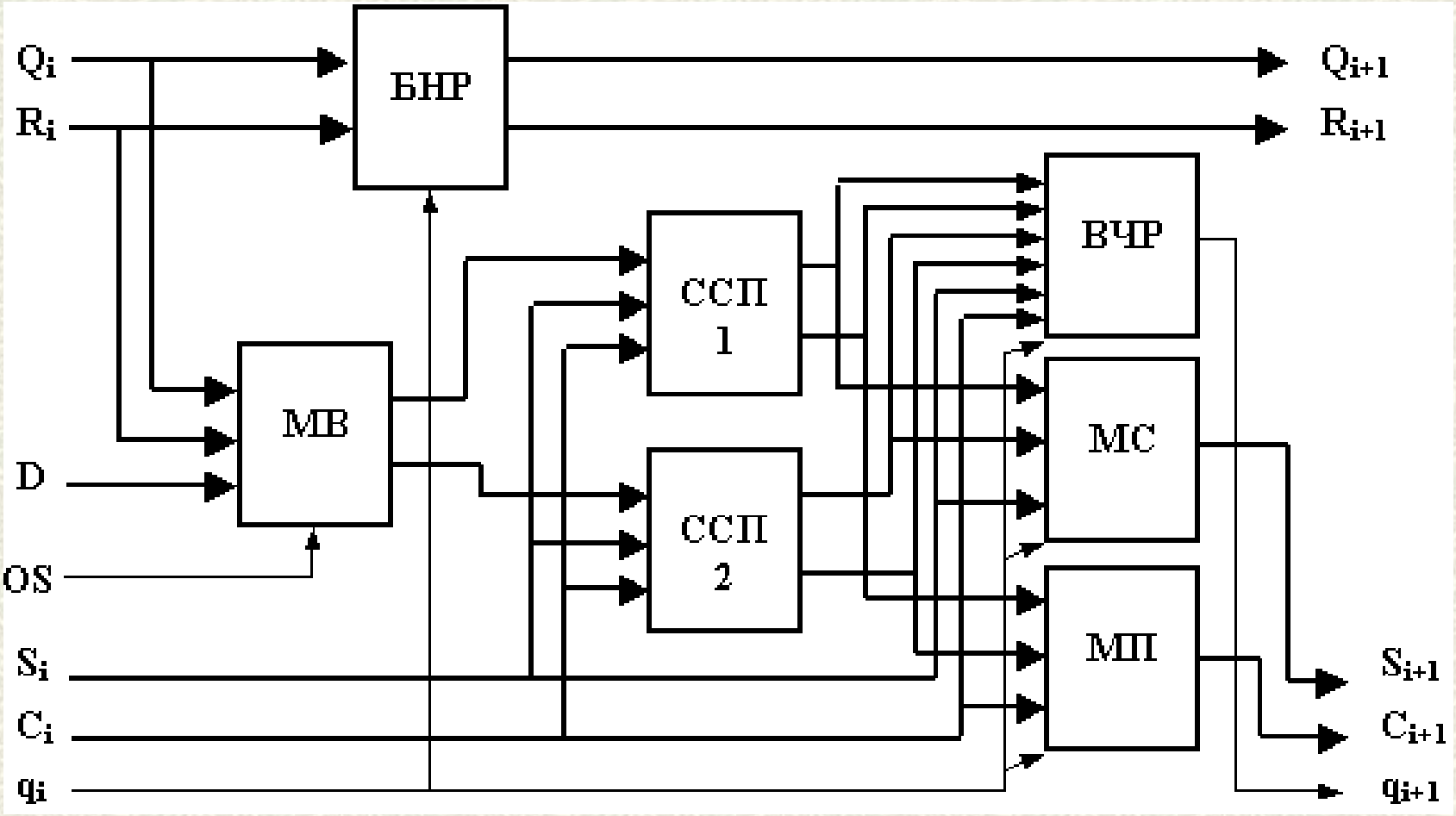
Структурная схема вычислителя

- Функции деления и извлечения квадратного корня (по стандарту **IEEE 754**),
- Конвейерная структура,
- Многостадийная реализация,
- Запрос-ответное взаимодействие между ступенями конвейера,
- Оптимальное количество стадий вычислителя

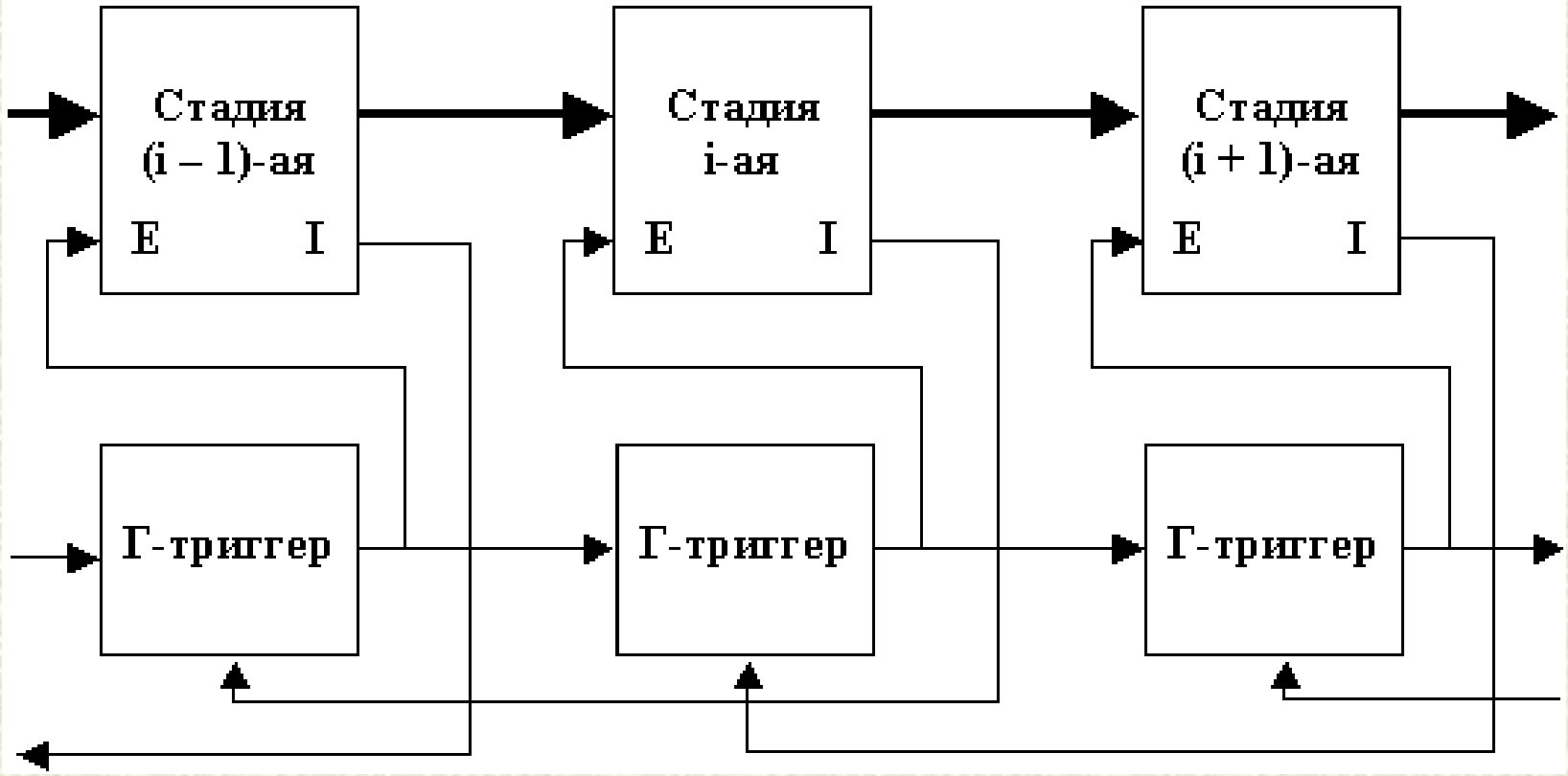
Структурная схема вычислителя



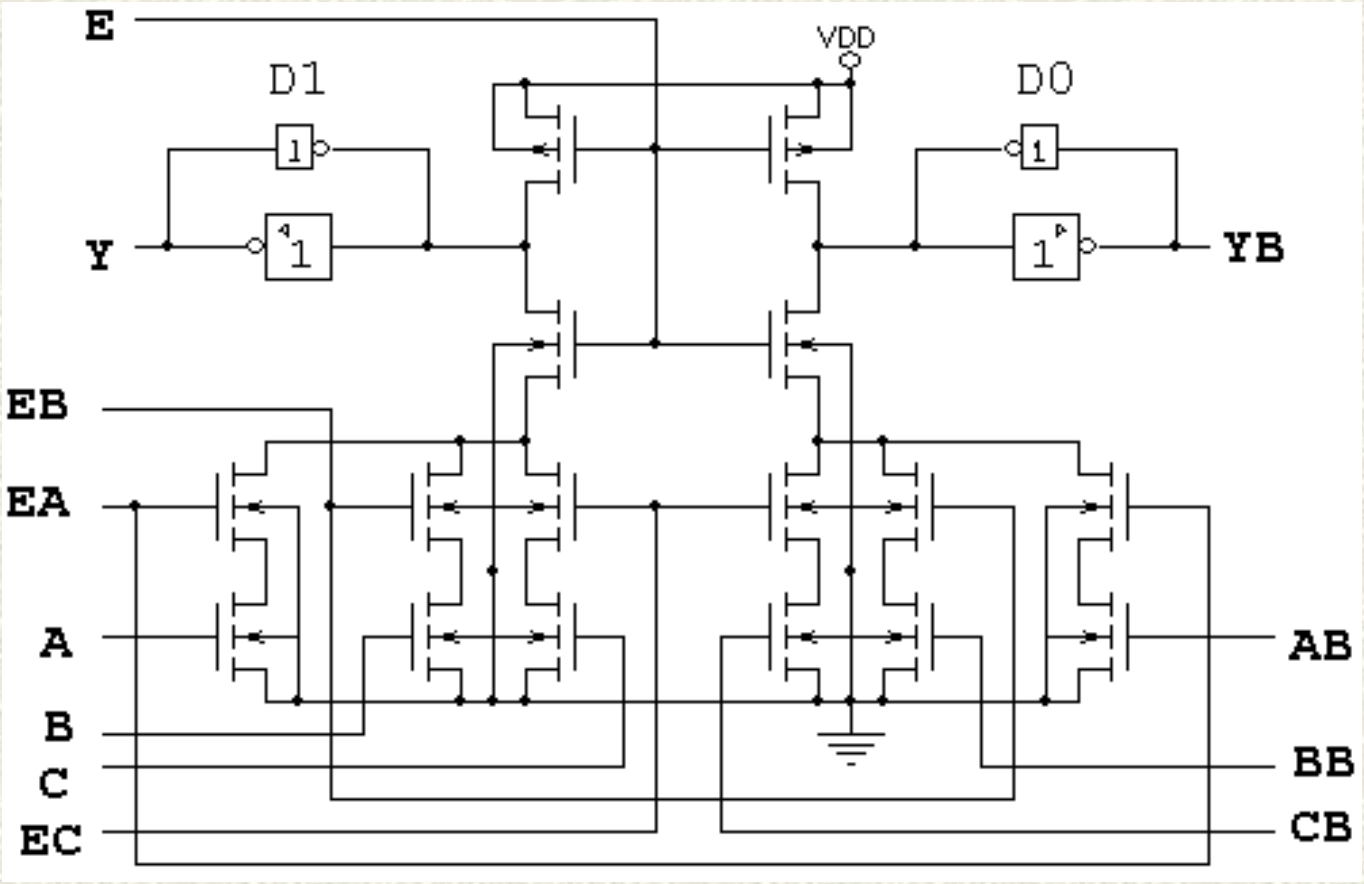
Стадия конвейера



Взаимодействие между стадиями



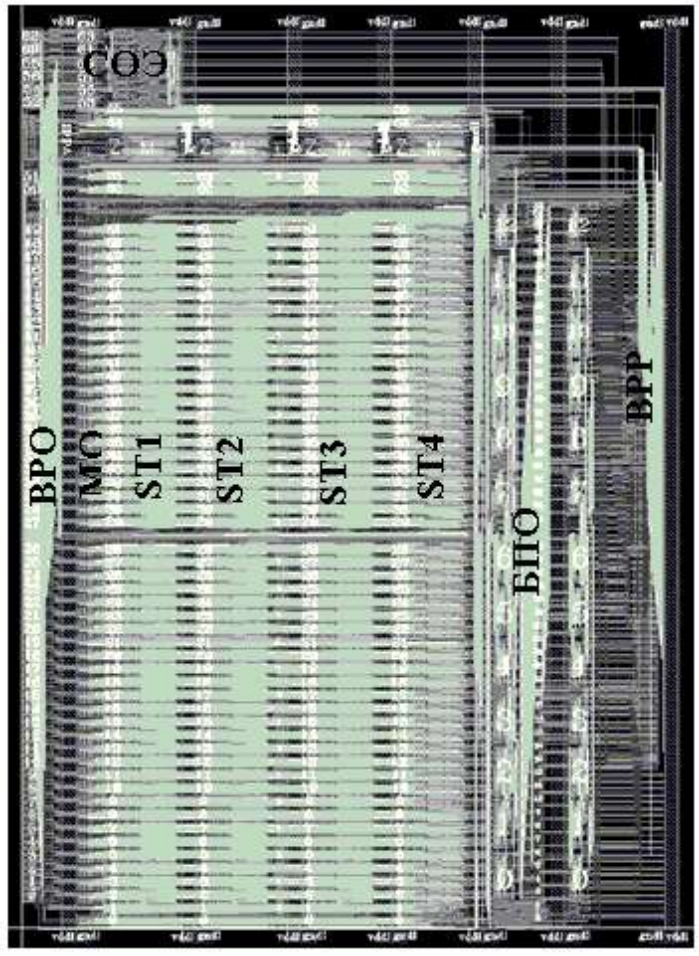
Схемотехнический базис реализации



Этапы разработки вычислителя

- Разработка алгоритма (язык C++),
- Разработка новых элементов базиса,
- Характеризация элементов базиса,
- Логическое моделирование,
- Топологическая реализация,
- Электрическое моделирование,
- Передача на изготовление

Топологическая реализация



- 0.18-мкм КМОП
- 6 слоев металлизации
- Площадь 0.35 мм^2
- Соотношение сторон 1:1,4

Электрическое моделирование

Время выполнения операций (моделирование в Ultrasim)

№ п/п	Условия моделирования ($U_{пит}$, T^0C)	Деление, нс		Извлечение квадратного корня, нс	
		Точность вычислений			
		одинарная	двойная	одинарная	двойная
1	Лучшие по ТЗ (1,98 В, - 60^0C)	26.6 (23.4)	44.4 (37.8)	25.8 (23.2)	44.2 (37.2)
2	Типовые по ТЗ (1.8 В, 25^0C)	32.8 (29,4)	50.3 (44,7)	30.8 (28,1)	52,5 (45,5)
3	Худшие по ТЗ (1.62 В, +125^0C)	48.3 (42.0)	81.0 (68.2)	46.8 (42.0)	80.5 (68.0)
4	0.9 В, +125^0C	-	219	-	-
5	0.5 В, +125^0C	1293	2100	-	-
6	0.32 В, +125^0C	15760	-	-	-