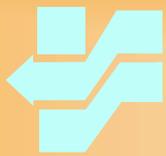




# САПР строго самосинхронных электронных схем РОНИС

*Л.П. Плеханов*

- **Адрес :** Институт проблем информатики РАН,  
ул. Вавилова, д. 44, корпус 2, 117900,  
Москва, Россия
- **Телефон:** 7 (495) 381-45-21
- **Fax:** 7 (495) 930 45 05
- **E-mail :** [pllp@comtv.ru](mailto:pllp@comtv.ru)



# Содержание

1. Введение
  - ССС-схемы
  - Состояние автоматизации проектирования
2. Основные требования и характеристика
6. Состав РОНИС и локализация на ПК
3. Маршрут проектирования
4. Информационные связи
5. Примеры описаний
7. Заключение



## Введение

Главные преимущества ССС-схем:

- полное отсутствие гонок,
- гарантия безошибочной работы.

Экспериментально проверена работоспособность ССС-схем в диапазонах:

- температур от  $-60$  до  $+120^{\circ}\text{C}$ ,
- питания от  $0,2 - 0,4\text{ В}$  до  $12 - 14\text{ В}$  при номинале  $5\text{ В}$ .

Быстродействие ССС-схем в нормальных условиях в 1,5  
раза лучше синхронных аналогов.

Затраты ССС-схем в среднем на 20-50 % больше.

ССС-схемы имеют пониженное токопотребление.



## Автоматизация проектирования ССС-схем

Проверка и обеспечение свойств строгой самосинхронности (полумодулярности) требует специальных алгоритмов.

Характеристики системы проектирования ФОРСАЖ (группа В.И.Варшавского):

- 1) ДОС, прямой доступ к ОП (до 1 Мб);
- 2) отсутствие входов и выходов в описании схемы;
- 3) нестандартный собственный язык;
- 4) малый размер обрабатываемых схем.



## САПР РОНИС

Требования к специализированной САПР ССС-схем:

- 1) использование со средствами проектирования общего назначения;
- 2) стандартный язык, отсутствие перекодировок описаний;
- 3) библиотеки, единые для сквозного проектирования;
- 4) максимально возможная независимость от платформы.

Общая характеристика системы:

- язык описаний схем – VHDL-93;
- язык прикладных программ – C++;
- платформа Windows XP.



## Состав РОНИС и локализация на ПК

Состав РОНИС:

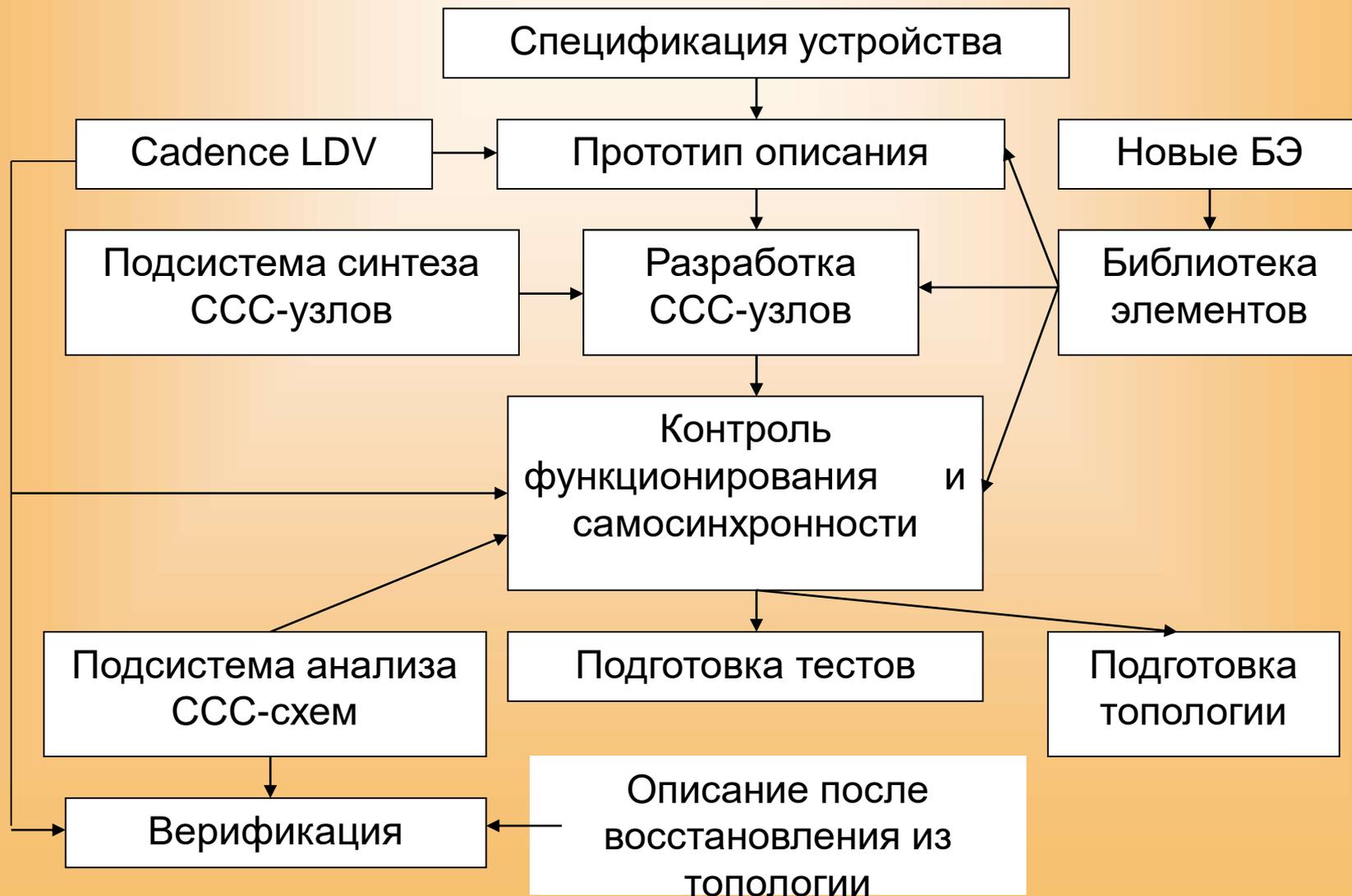
- общесистемная часть (программы на VHDL и C++);
- библиотеки базовых элементов и макроэлементов (кристаллы МИЭТ 5503 и 5508);
- подсистема анализа (программы БТРАН, АСИАН, САМАН);
- подсистема синтеза (программа СИНТАБИБ).

Размещение на каждом ПК:

- системный каталог,
- проект 1, ... проект N.

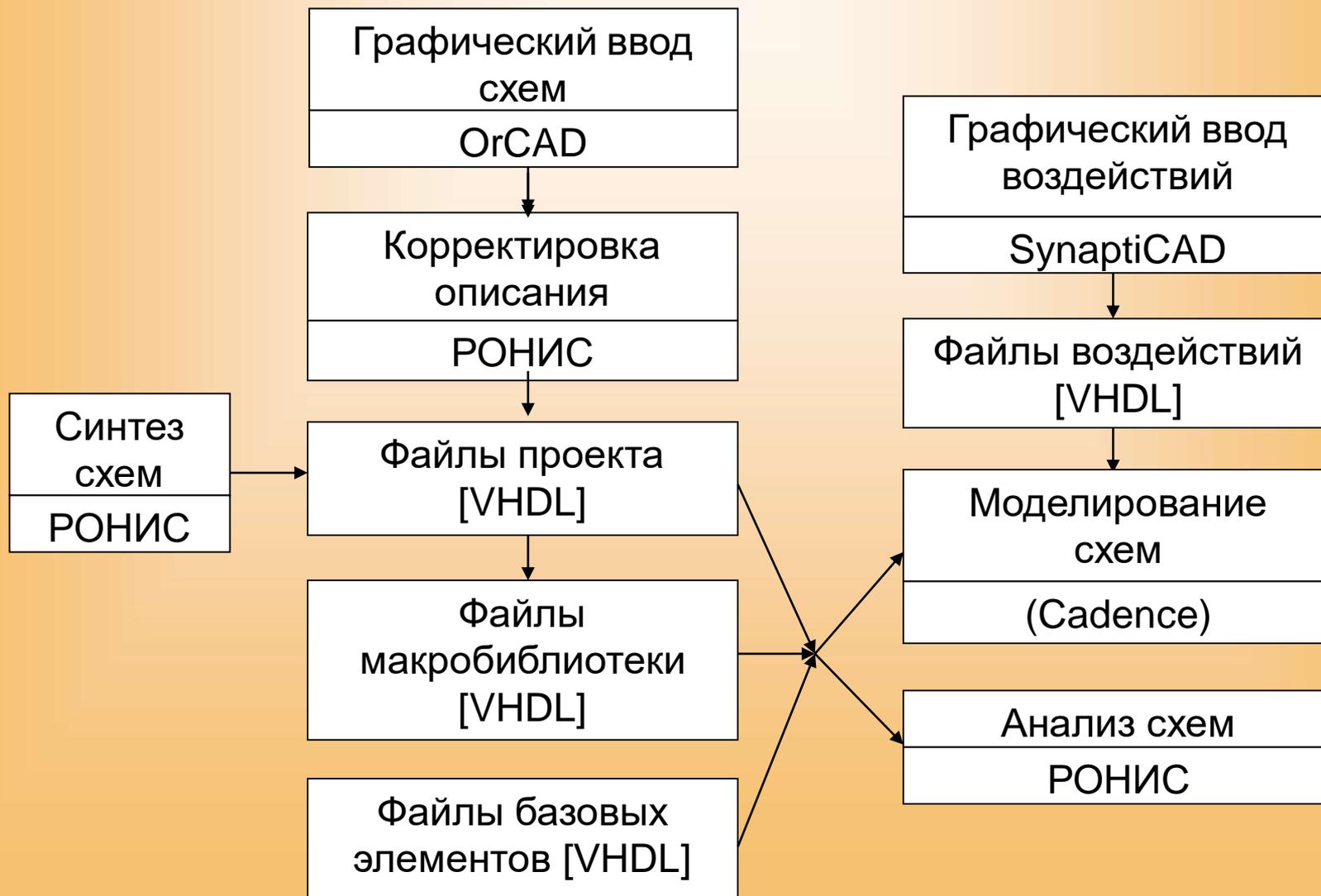


# Маршрут проектирования в РОНИС





# Информационные связи в РОНИС





## Фрагмент описания базового элемента

```
Library IEEE; use IEEE. STD_LOGIC_1164. all;
Library RONIS; Use RONIS. RonisPack. all; Use WORK.
MIET_55Pack. all;
Entity A222OI is
    generic (Load: real:= Load_typ);
    port (I0, I1, I2, I3, I4, I5: in ron_logic; O: out ron_logic);
attribute Pin_load of I0, I1, I2, I3, I4, I5, O: signal is Load_Fact;
attribute Bool_expr of O: signal is "RR";
end A222OI;
Architecture Simple of A222OI is
    attribute Ventils of Simple: architecture is 3;
    attribute BaseElem of Simple: architecture is 1;
    shared variable T_01, T_10: time:= 1 ps;
```



## Пример описания заголовка схемы

```
Library IEEE; Use IEEE.std_logic_1164.all;
Library RONIS; Use RONIS.RonisPack.all;
Library Miet5503; Use Miet5503.MIET_55Pack.all;
Entity PPTR is
port (S, R, RT: in ron_logic;
      Q, QB, U, UB, I: out ron_logic;
      E: in ron_logic);
-----
attribute SSS_attr of S, R: signal is ParaPhase;
attribute SSS_attr of RT: signal is Start_By1;
attribute SSS_attr of Q, QB, U, UB: signal is Bistable;
attribute SSS_attr of I, E: signal is SingPhase;
attribute SPACER of S, R: signal is '1';
attribute SPACER of E: signal is '1';
-----
end entity;
```



## Заключение

1. Система удовлетворяет требованиям.
2. Система находится в опытной эксплуатации и была использована для проектирования реальной микросхемы.
3. Система продолжает развиваться.