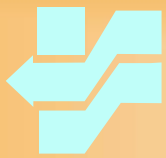




Подсистема анализа самосинхронных схем АСИАН

*Ю.В.Рождественский, Н.В.Морозов,
Ю.А.Степченков, А.В. Рождественскене*

- **Адрес :** Институт проблем информатики РАН,
ул. Вавилова, д. 44, корпус 2, 119333,
Москва, Россия
- **Телефон:** 7 (495) 678-02-57
- **Fax:** 7 (495) 930 45 05
- **E-mail :** YRogdest@ipiran.ru



Определение самосинхронности. Гипотеза Маллера

- 1. Задержки приведены к выходам элементов и ограничены.**
- 2. Задержки в ветвлениях цепей менее задержки вентиля.**
- 3. Отсутствует снятие возбуждения с переключающихся элементов (нет «гонок»).**



Функциональная схема гистерезисного триггера на три входа

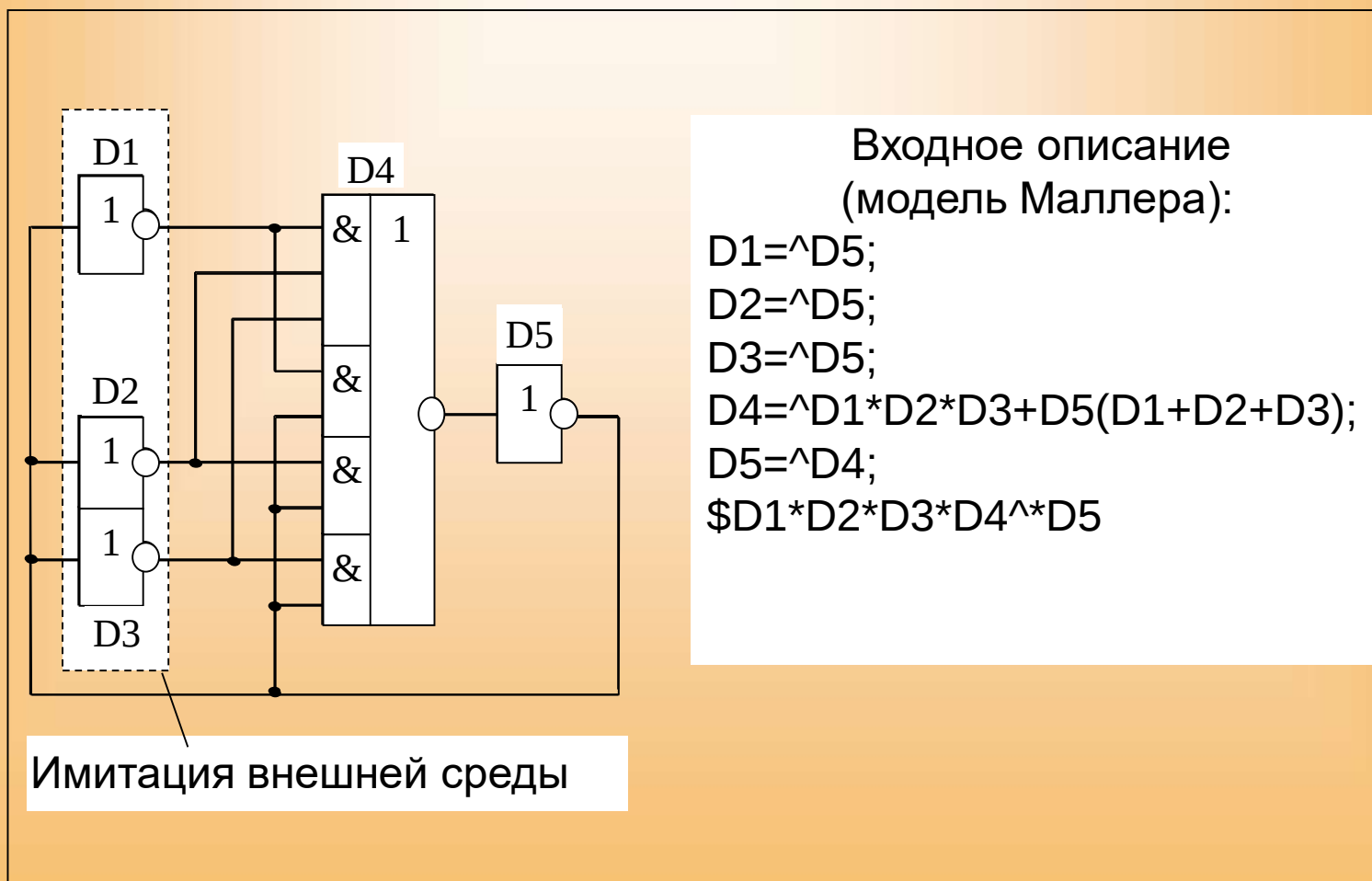




Диаграмма переходов для гистерезисного триггера

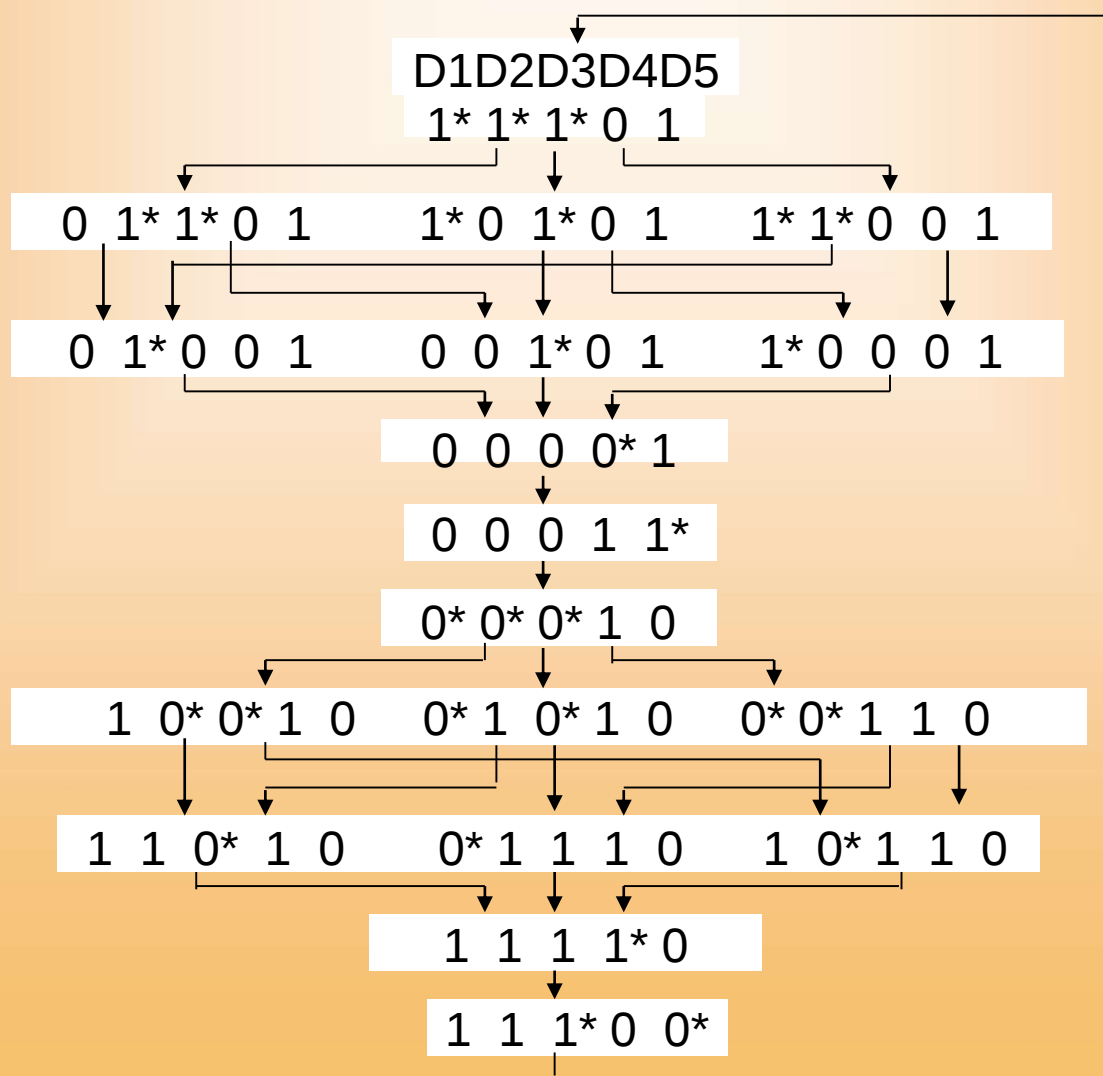
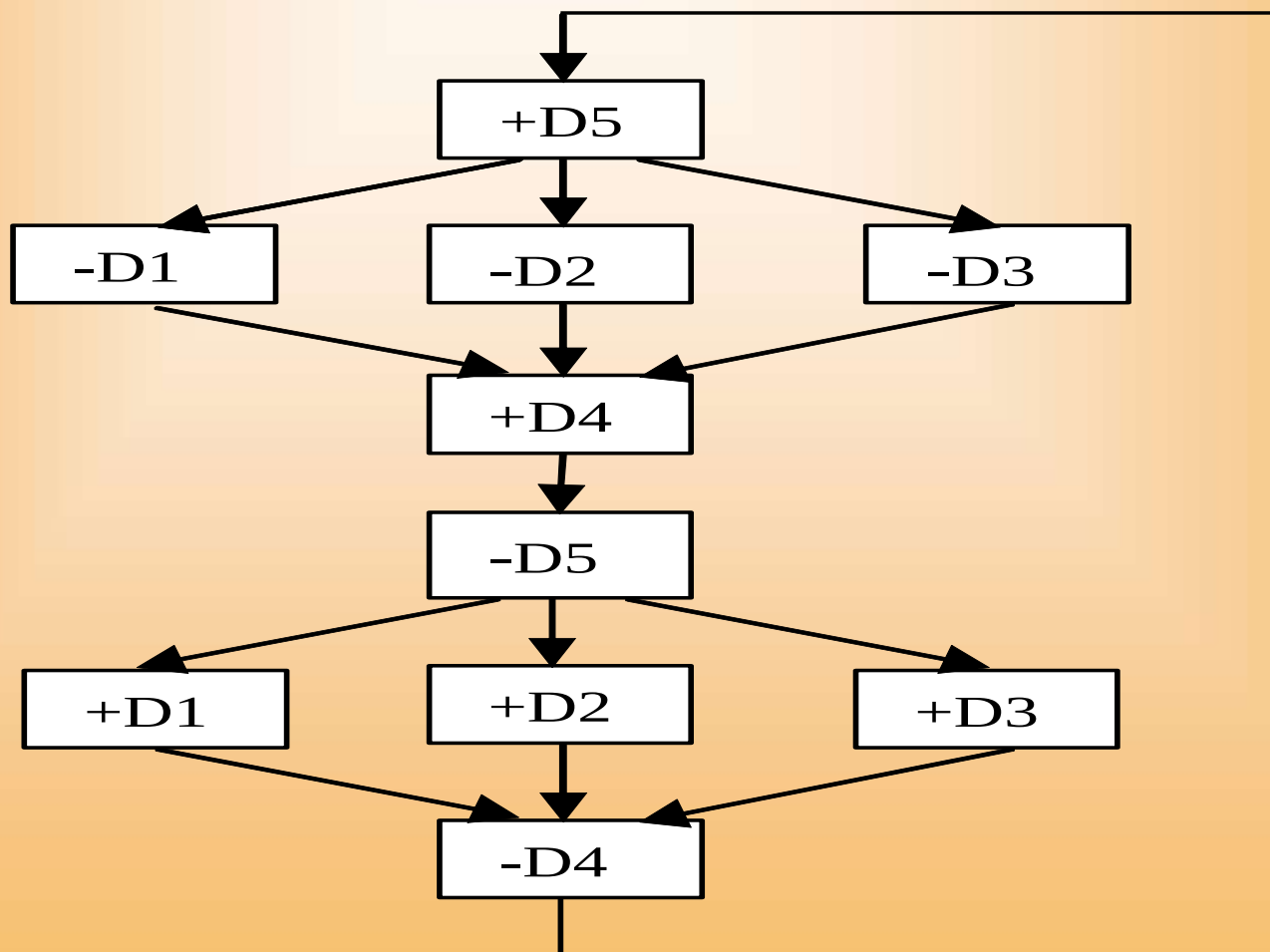




Диаграмма изменений для гистерезисного триггера





Сравнительная оценка подсистем анализа

Система анализа	СП схем	Скорость анализа (состояний в час)	Уровень тестируемых схем
TRANAL	6	До 0,3 млн	Библиотечные элементы БМК
БТРАН	16	До 1,0 млн	БЭ, макроэлементы и функциональные модули
АСИАН	24	До 200 млн	Функциональные узлы и блоки



Результаты

- 1. Исправлены ошибки существующих программ анализа.**
- 2. Подсистема позволяет разрабатывать СС-узлы.**
- 3. Разработан эффективный интерфейс.**



Особенности метода анализа

- 1. Фундаментальность и полнота анализа**
- 2. Высокая размерность задач**
- 3. Сложность представления диагностики**