



Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле

Ю. А. Степченков, В. С. Петрухин, Ю. Г. Дьяченко

- **Адрес :**

**Институт проблем информатики РАН, ул. Вавилова , д. 44,
корпус 2, 117900 Москва, Россия**

- **Телефон :** 7 (095) 135 43 20
- **Fax :** 7 (095) 930 45 05
- **E-mail :** Ystepchenkov@ipiran.ru



Определение и теоретическая база ССС-схем

Для точной идентификации класса схем, методология которых разрабатывается в ИПИ РАН, мы используем термин строго самосинхронные схемы (**ССС-схемы, strictly self-timed circuits**), которые характеризуются совокупностью следующих особенностей:

- базируются на теории Маллера Д.Е. и являются схемами, правильная работа которых не зависит от *задержек составляющих их элементов*;
- на схемотехническом уровне использование дополнительных логических и топологических приемов позволяет обеспечить правильную работу ССС-схем независимо *от задержек соединительных проводов* - задержек проводов после разветвления, если такие задержки критичны;
- на уровне взаимодействия с внешней средой они используют запрос-ответный способ с фиксацией действительного окончания любого инициированного процесса.
- функционирование самих ССС-схем обеспечивается без использования каких-либо синхросигналов, т.е. ССС-схемы являются **неактивируемыми** схемами (clockless) и в которых не используются линии задержки (delayness).



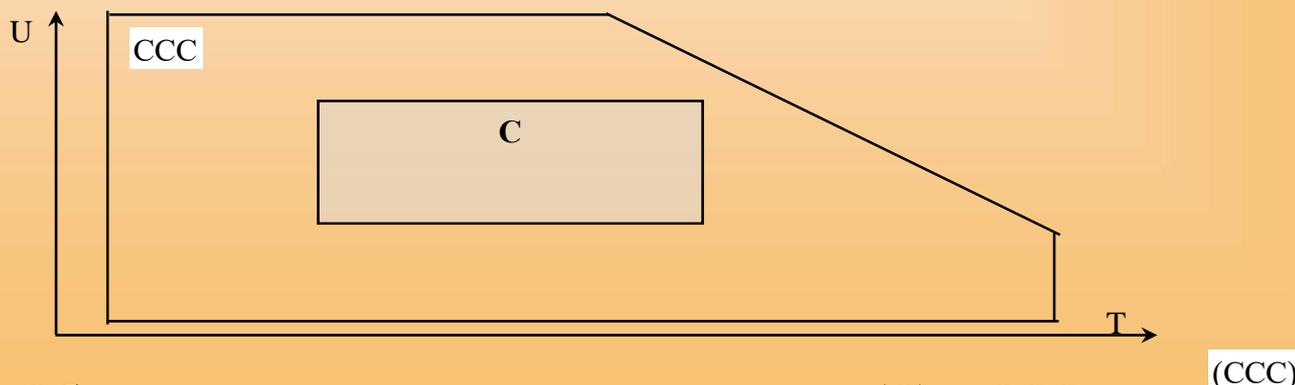
Сравнительные достоинства самосинхронных схем и области их применения

Главные преимущества ССС-схем перед другими типами схем

- ✓ Устойчивая работа без сбоев при любых задержках и любых возможных условиях эксплуатации
- ✓ Безопасная работа: прекращение всех переключений в момент появления неисправностей элементов (константных)

Главные практические следствия из преимуществ ССС-схем

- ✓ Нечувствительность к отклонениям параметров, старению материала.
- ✓ Максимально возможная область эксплуатации, определяемая только физическим сохранением переключательных свойств:



Области эксплуатации синхронных схем (С) и ССС-схем
 U - напряжение питания, T - температура

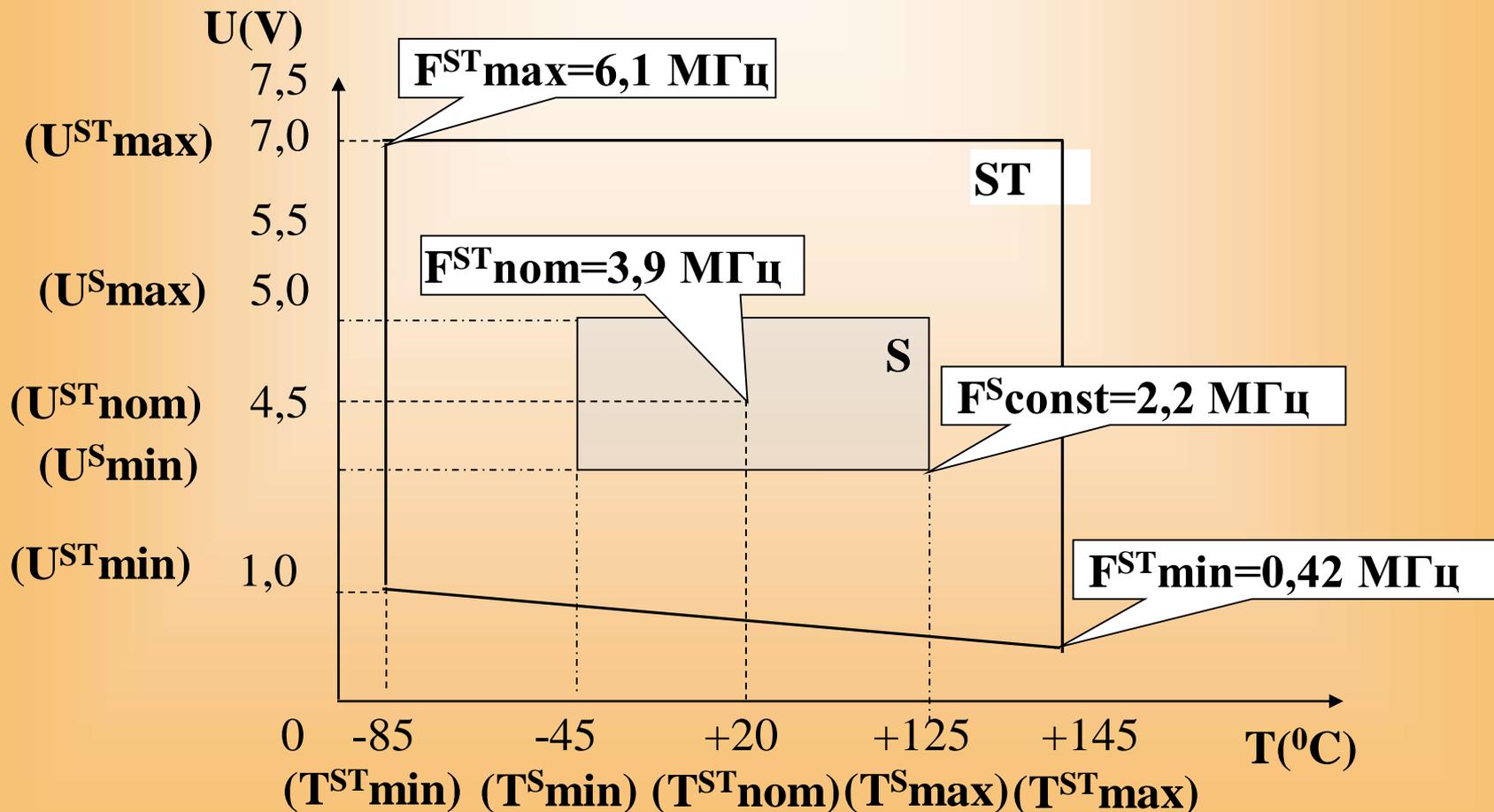


Практические следствия главных достоинств самосинхронных схем

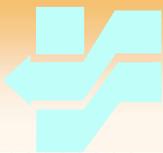
- ✓ Правильная работа при любых нагрузках.
- ✓ Быстродействие ССС-схем зависит от внешних условий и в среднем выше быстродействия синхронных схем.
- ✓ Отсутствие пиковых бросков тока (характерных для синхронных схем) и связанных помех.
- ✓ Полная достоверность получаемых результатов: неисправности не могут исказить информацию, так как прекращают переключения.
- ✓ Увеличенный срок службы за счёт нечувствительности к старению.
- ✓ Предельная простота стыковки схем между собой из-за отсутствия принудительной синхронизации, отсутствие аномального арбитража.
- ✓ Повышенный выход годных кристаллов при изготовлении из-за нечувствительности к разбросу параметров.
- ✓ Упрощенное тестирование микросхем: функциональные тесты одновременно являются и проверочными на неисправности.
- ✓ Высокая эффективность создания надёжных изделий:
 - простота контроля и резервирования,
 - нет проблемы контроля схем контроля.



Области эксплуатации синхронных схем (S) и ССС-схем (ST)



U - напряжение питания, В; T - температура, $^{\circ}\text{C}$; F - частота переключения, МГц

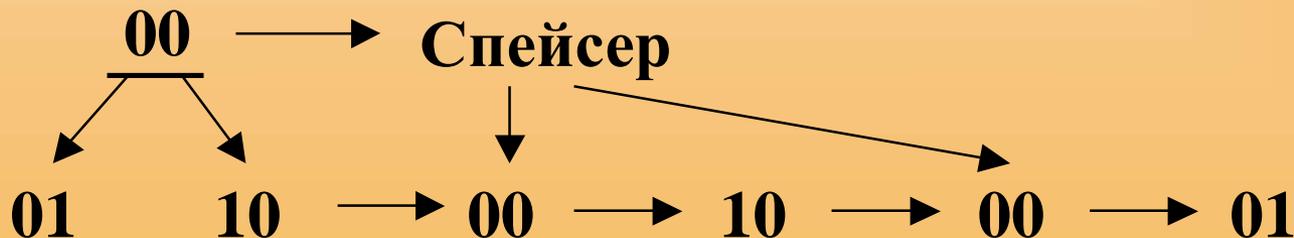


Принципиальные отличия синхронного и самосинхронного подходов

В **синхронном подходе** механизмы, обеспечивающие системное время (с помощью системных часов), полностью отделены от модели системного поведения и **не имеют никакого причинно-следственного отношения** к событиям в системе.

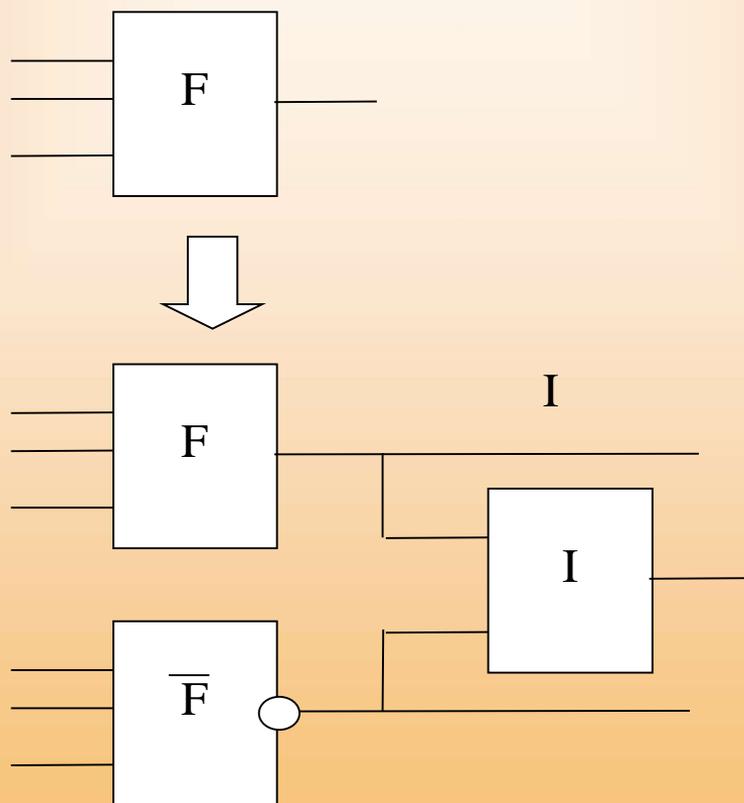
В **самосинхронном подходе** механизмы, обеспечивающие системное время, **включены в модель системного поведения** и должны быть разработаны вместе с созданием начальной поведенческой спецификации.

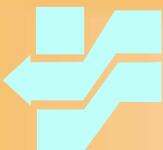
Для создания простого и эффективного способа фиксации окончания переходных процессов в ССС-схемах они должны использовать **самосинхронное кодирование информации** и **двухфазную дисциплину смены входных наборов**





Методика построения ССС-схем





Индикация комбинационных схем

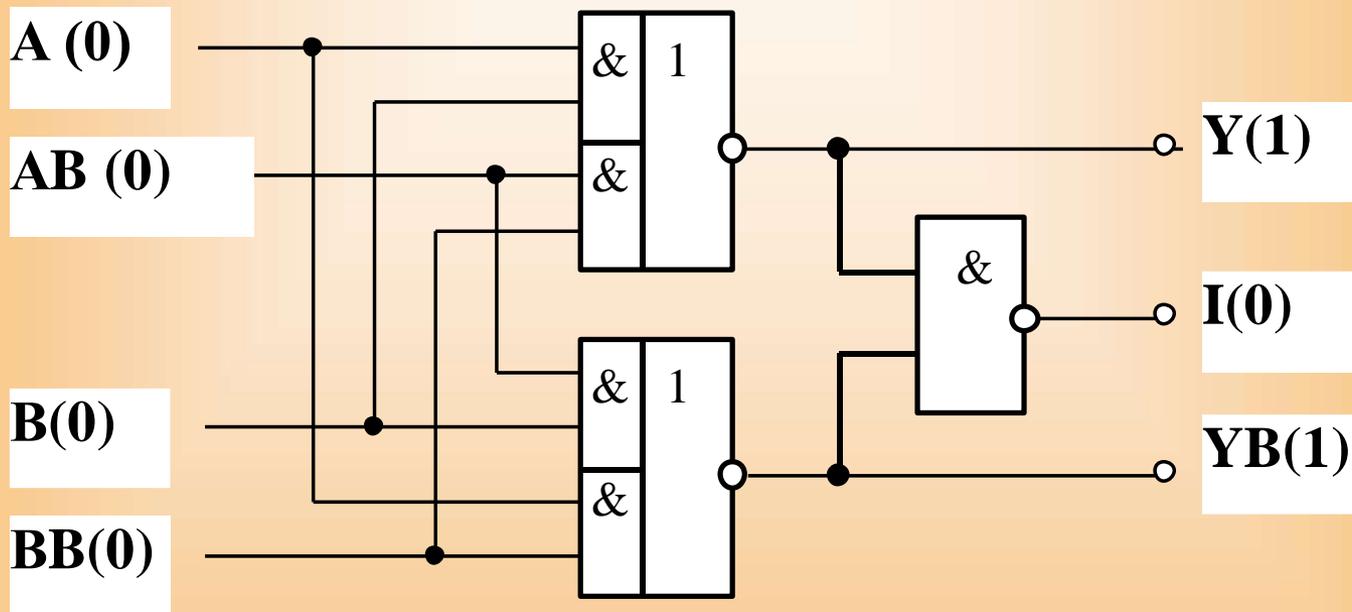
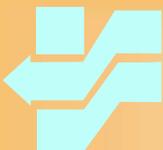
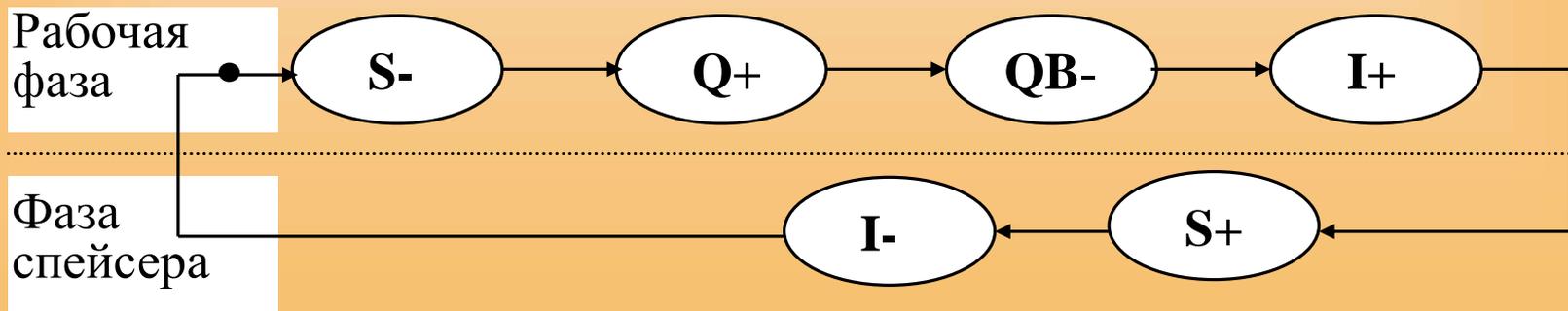
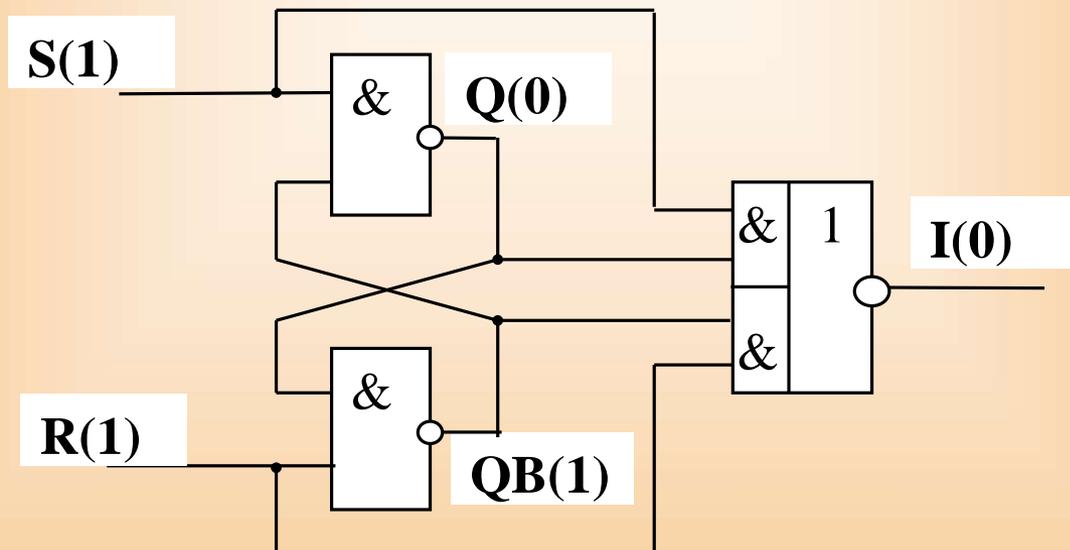


Схема исключающего ИЛИ в ПФК

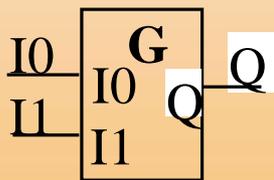
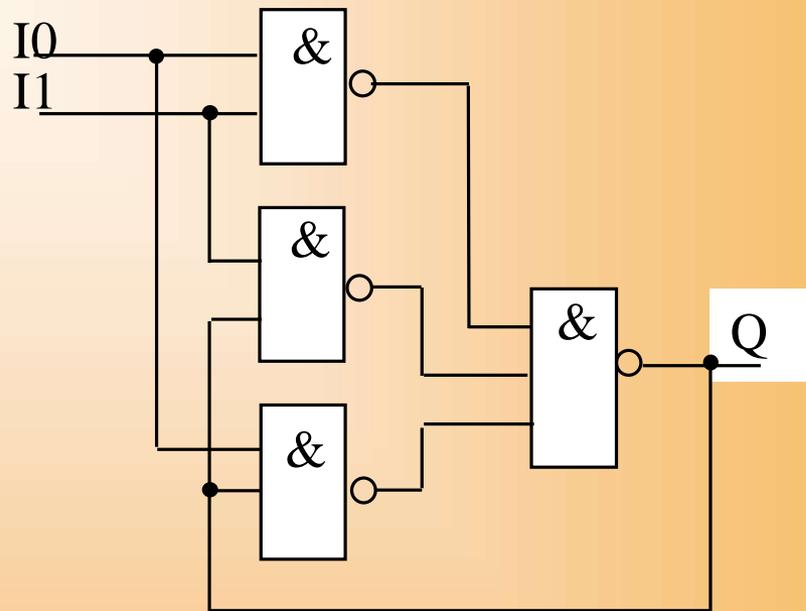
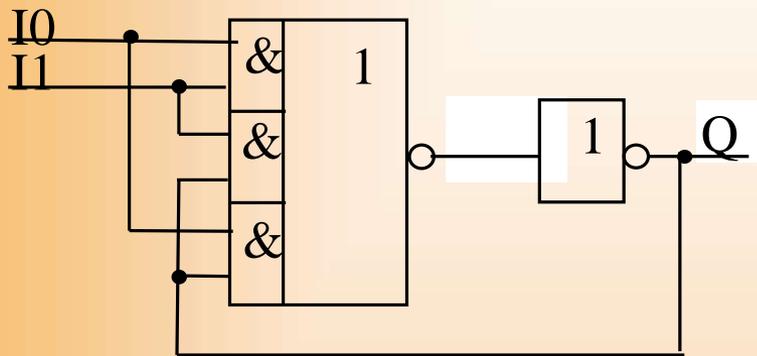


Индикация ячейки памяти с типом входа: парафазный с единичным спейсером





Форма реализации индикаторных G-триггеров для двух инфазных сигналов



GI2

$$Q^+ = I_0 * I_1 + Q * (I_0 + I_1)$$



Сравнение характеристик синхронных и строго самосинхронных схем

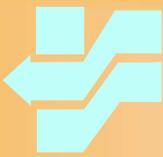
База сравнения – результаты моделирования в САПР «Ковчег»
(МИЭТ)

Объект сравнения – схема Микроядра, аналога вычислительного
ядра микроконтроллера PIC18CXX

Состав Микроядра:

- формирователь потока команд на 4 команды (ФПК),
- умножитель 4x4,
- 4-разрядный сдвигатель
- отказоустойчивый 8-разрядный последовательно-
параллельный порт (ППП)

Базис реализации – базовый матричный кристалл серии 5503
(МИЭТ)



Библиотека функциональных элементов

Принципы реализации библиотечных элементов:

- однокаскадность комбинационных элементов,
- индицируемость выходов всех составляющих элементов

Состав библиотеки:

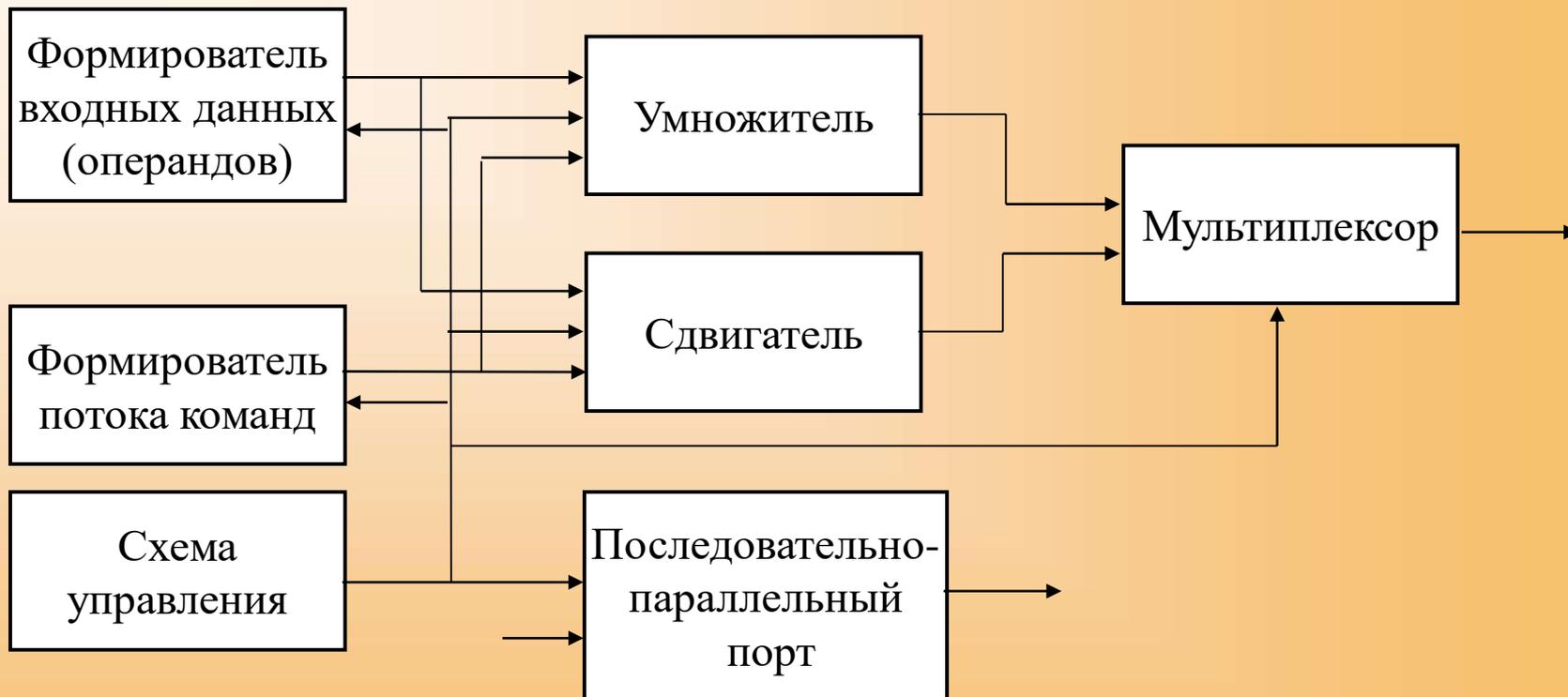
- многовходовые логические элементы (И-ИЛИ-НЕ, ИЛИ-И-НЕ и др.),
- одноктактные и двухтактные триггеры (RS-, D-, G-типов),
- разряды многоразрядных устройств (регистров, счетчиков),
- вычислительные элементы (сумматоры, схемы переноса и т.д.)

Общее число элементов первой очереди библиотеки для БМК 5503

- 71 элемент.

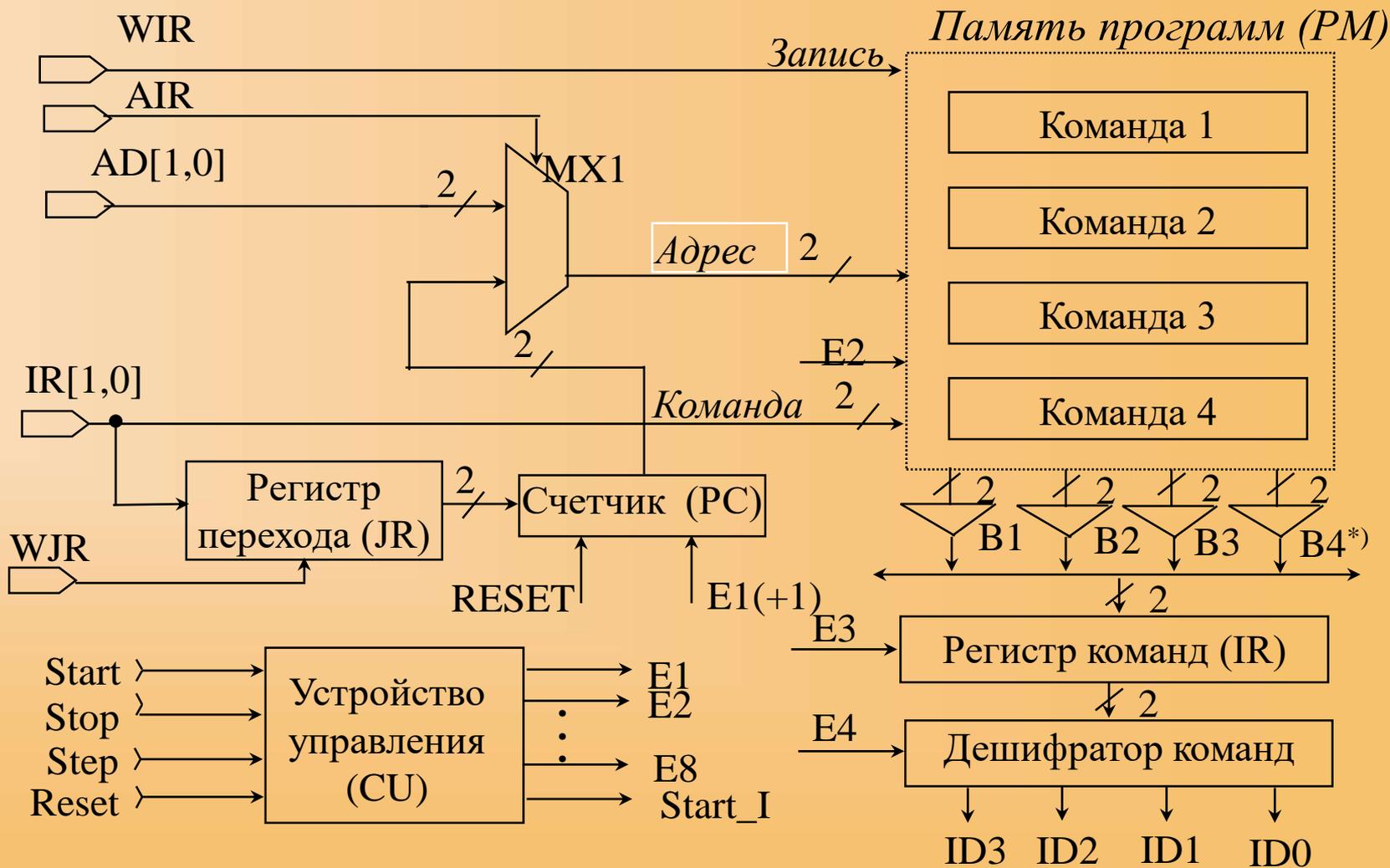


Тестовая ССС-схема – "Микроядро"



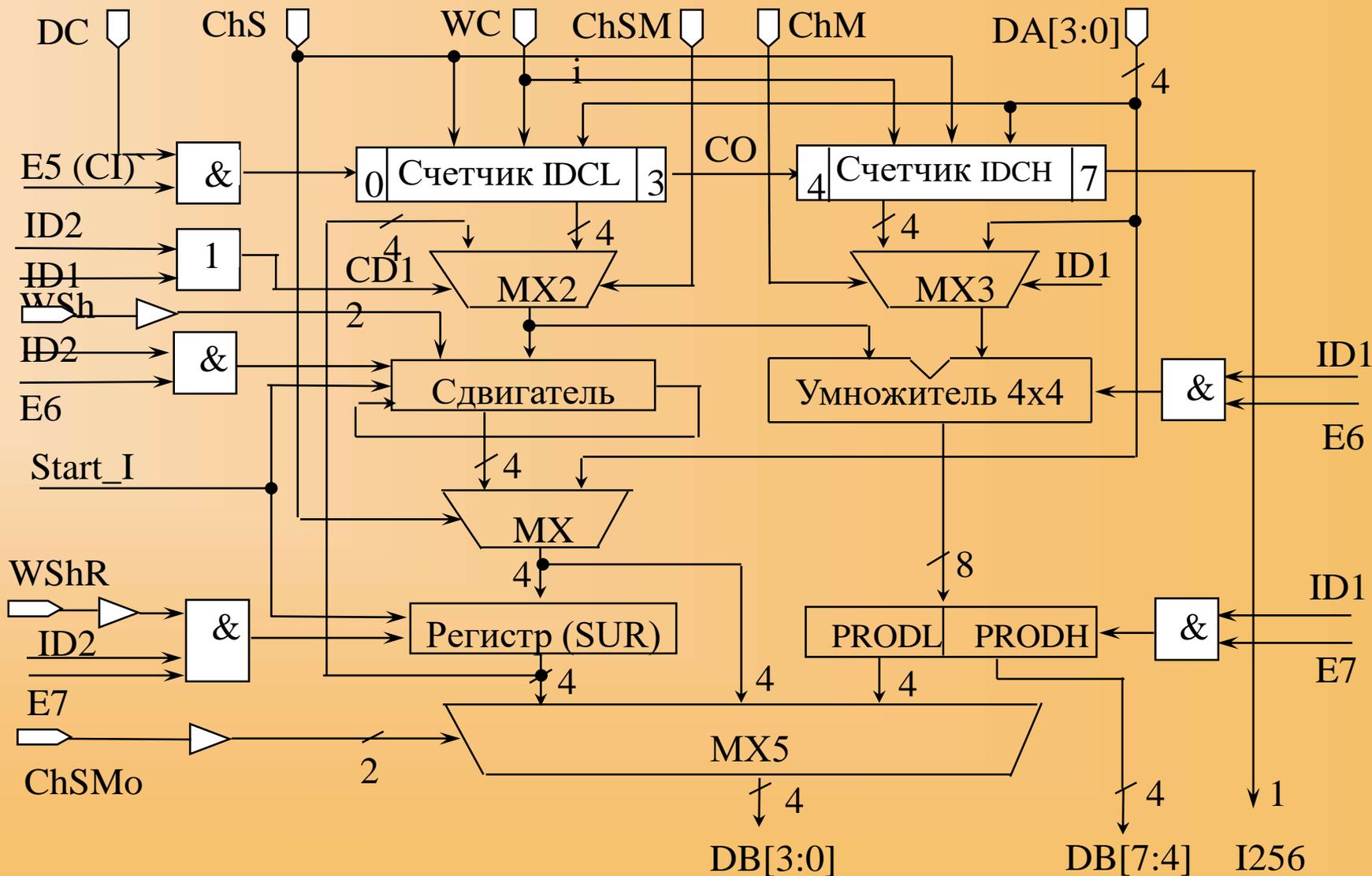


Формирователь потока команд Микродра



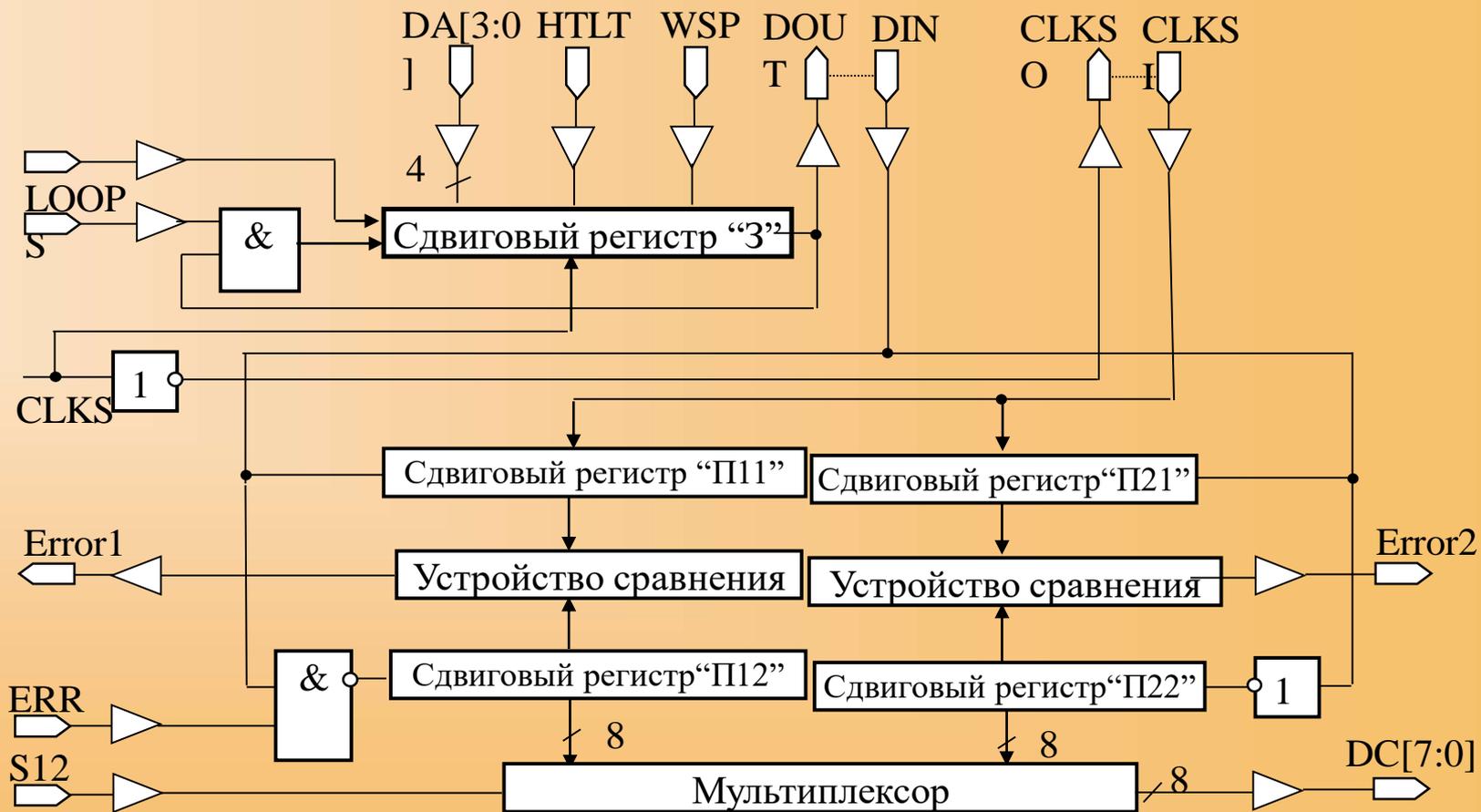


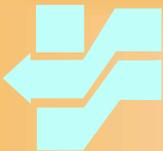
Вычислитель Микроядра



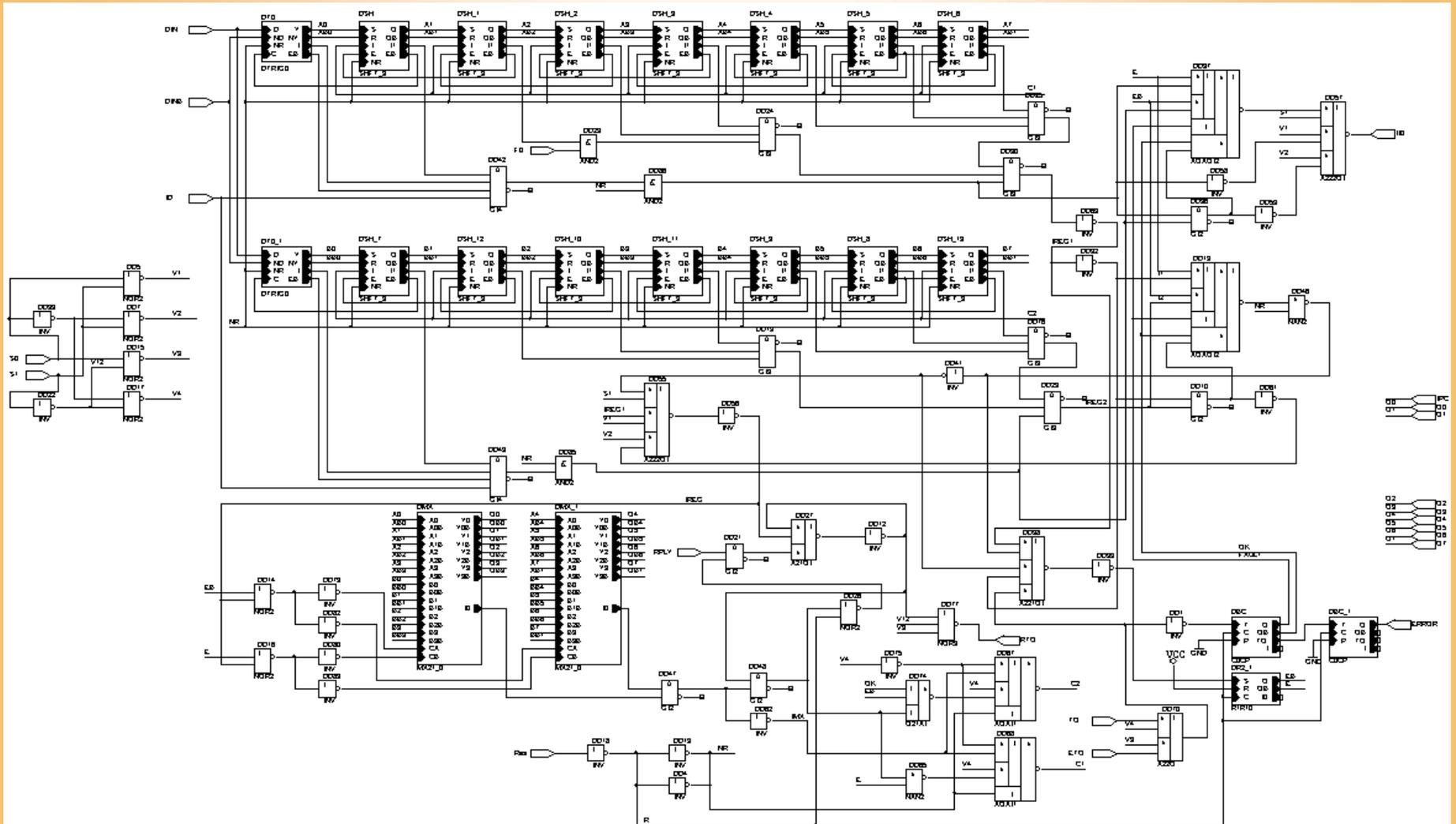


Функциональная схема отказоустойчивого синхронного варианта последовательного порта





Схемотехническая реализации отказоустойчивого ССС-ПП-порта





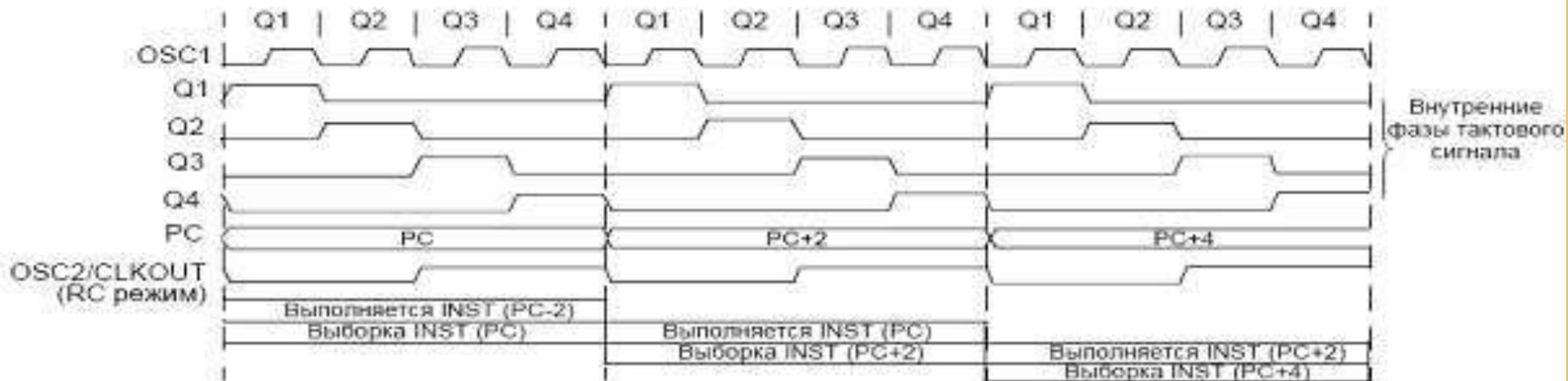
Аппаратурные затраты реализации Микроядра на БМК (в вентолях БМК 5503)

	С-вариант	ССС-вариант
<hr/>		
1. Вычислитель	619	1371
- умножитель	177	372
- сдвигатель	52	52
- счетчики	88	100
2. Формирователь ПК	230	244
3. Отказоустойчивый последовательный порт	611	588
<hr/>		
Итого:	1460	2203



Процедуры выполнения команд

Диаграмма циклов выполнения команд



Выборка и выполнение команд



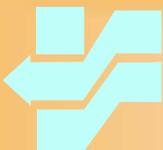


Длительность выполнения операций (в наносекундах)

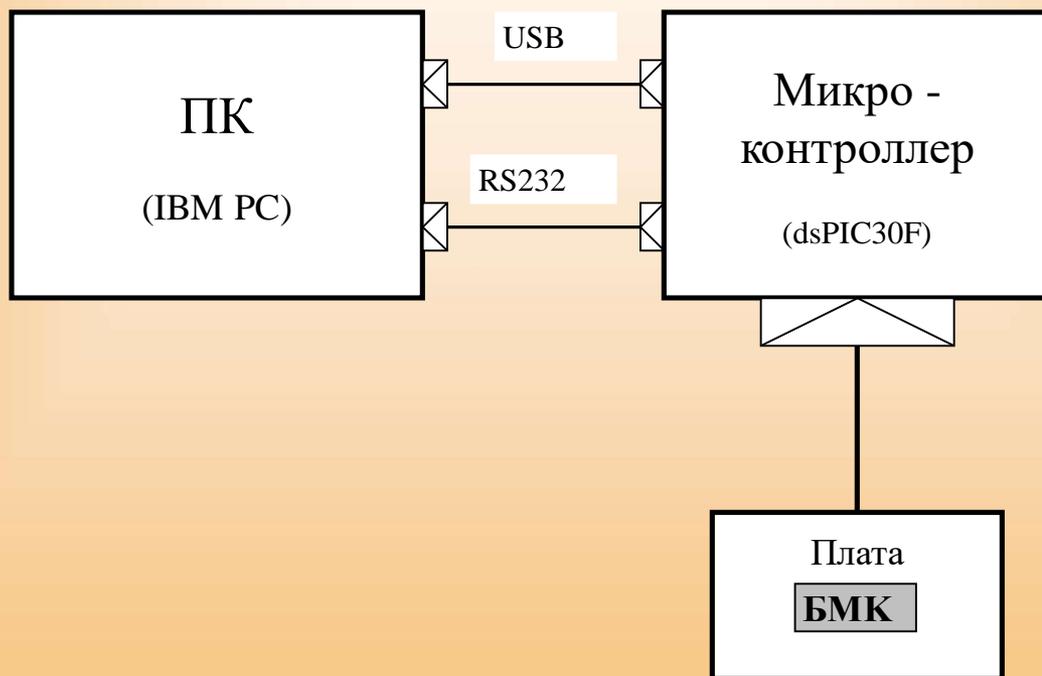
Операция	С-вариант		СС-вариант		
	(+4,5В +120 ⁰)	(+5В +20 ⁰)	(+4,5В +120 ⁰)	(+5В +20 ⁰)	(+5,5В (-60 ⁰)
1. Умножение	220 ^{*)}	152 ^{**)}	175	138 ^{**)}	117
2. Сдвиг	220	152	127	106	85
3. NOP	220	152	133	107	91
4. Переход	440	304	131	106	89
5. (MUL+JUMP+NOP+ROT)/4	1100/	860/	554/	457/	382/
	275	190	140	115	96

*) Время выполнения одной операции при ($E_{пит}=+4,5$ В, $T=+120^0$ С, минимальной крутизне транзисторов обоих типов и максимальном сопротивлении поликремния (критическом сочетании входных операндов)

***) Время на выполнение одной операции при ($E_{пит}=5$ В, $T=+20^0$ С, номинальной крутизне транзисторов обоих типов и номинальном сопротивлении поликремния)



Структура комплекса САТОК





Строго-самосинхронная (ССС) схемотехника

Недостатки СССР-схем

- ✓ Большая сложность проектирования,
- ✓ Повышенные затраты в транзисторах для некоторых применений.

ОБЛАСТИ ПРИМЕНЕНИЯ СССР-СХЕМ

- бортовая аппаратура на судах, самолётах, в военной технике, в космосе
- промышленное оборудование (автоматические линии и т.п.)
- оборудование с затруднённым или невозможным обслуживанием
- аппаратура общего назначения (компьютеры, вычислительные системы)

ПРИЧИНЫ МЕДЛЕННОГО РАЗВИТИЯ СССР-СХЕМ

- традиционная направленность производственной и программной индустрии и образования на синхронные схемы
- непривычность построения и работы СССР-схем.
- сохраняющиеся мифы о сложности и объёмности СССР-схем, отсутствие литературы уровня разработчика