



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(52) СПК
H03K 3/037 (2006.01); *H03K 5/135* (2006.01)

(21)(22) Заявка: 2017105772, 21.02.2017

(24) Дата начала отсчета срока действия патента:
21.02.2017

Дата регистрации:
14.08.2018

Приоритет(ы):

(22) Дата подачи заявки: 21.02.2017

(45) Опубликовано: 14.08.2018 Бюл. № 23

Адрес для переписки:
119333, Москва, ул. Вавилова, 44, корп. 2,
Федеральное государственное учреждение
"Федеральный исследовательский центр
"Информатика и управление" Российской
академии наук" (ФИЦ ИУ РАН)

(72) Автор(ы):

Плеханов Леонид Петрович (RU),
Степченков Юрий Афанасьевич (RU),
Дьяченко Юрий Георгиевич (RU),
Денисов Андрей Николаевич (RU)

(73) Патентообладатель(и):

Федеральное государственное учреждение
"Федеральный исследовательский центр
"Информатика и управление" Российской
академии наук (ФИЦ ИУ РАН) (RU)

(56) Список документов, цитированных в отчете
о поиске: RU 2475952 C1, 20.02.2013. RU
2469470 C1, 10.12.2012. RU 2085027 C1,
20.07.1997. US 7564282 B2, 21.07.2009. US
6323710 B1, 27.11.2001.

(54) ПРЕОБРАЗОВАТЕЛЬ УНАРНОГО СИГНАЛА В ПАРАФАЗНЫЙ СИГНАЛ С ЕДИНИЧНЫМ СПЕЙСЕРОМ

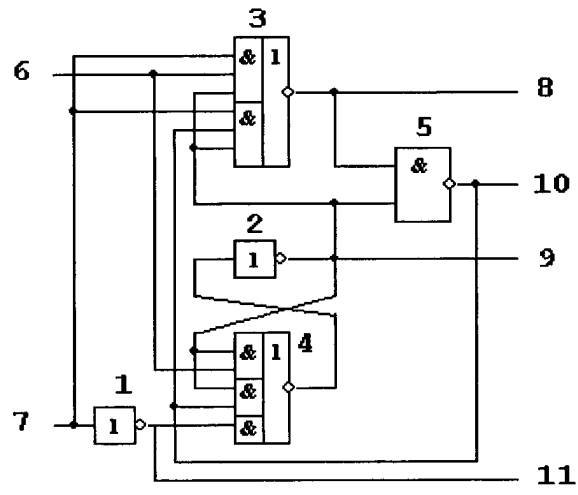
(57) Реферат:

Изобретение относится к импульсной и вычислительной технике. Технический результат – обеспечение самосинхронной реализации преобразователя унарного информационного сигнала в парафазный сигнал с единичным спейсером. Поставленная цель достигается тем, что в преобразователь унарного сигнала в

парафазный сигнал с единичным спейсером, который содержит два инвертора, два элемента И-ИЛИ-НЕ, элемент И-НЕ, информационный унарный вход, вход управления, парафазный информационный выход, введен выход инверсии входа управления. 1 ил.

RU 2 664 013 C1

RU 2 664 013 C1



Фиг. 1



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY

(12) **ABSTRACT OF INVENTION**

(52) CPC
H03K 3/037 (2006.01); H03K 5/135 (2006.01)

(21)(22) Application: **2017105772, 21.02.2017**

(24) Effective date for property rights:
21.02.2017

Registration date:
14.08.2018

Priority:

(22) Date of filing: **21.02.2017**

(45) Date of publication: **14.08.2018** Bull. № 23

Mail address:

119333, Moskva, ul. Vavilova, 44, korp. 2,
Federalnoe gosudarstvennoe uchrezhdenie
"Federalnyj issledovatel'skij tsentr "Informatika i
upravlenie" Rossijskoj akademii nauk" (FITS IU
RAN)

(72) Inventor(s):

**Plekhanov Leonid Petrovich (RU),
Stepchenkov Yuriy Afanasevich (RU),
Dyachenko Yuriy Georgievich (RU),
Denisov Andrej Nikolaevich (RU)**

(73) Proprietor(s):

**Federalnoe gosudarstvennoe uchrezhdenie
"Federalnyj issledovatel'skij tsentr "Informatika
i upravlenie" Rossijskoj akademii nauk (FITS
IU RAN) (RU)**

(54) **CONVERTER OF UNARY SIGNAL INTO PARAPHASE SIGNAL WITH SINGLE SPACER**

(57) Abstract:

FIELD: computer engineering.

SUBSTANCE: invention relates to pulse and computer technology. Result is achieved due to the fact that in the converter of a unary signal into a paraphase signal with a single spacer, which contains two inverters, two AND-OR-NO elements, NAND element,

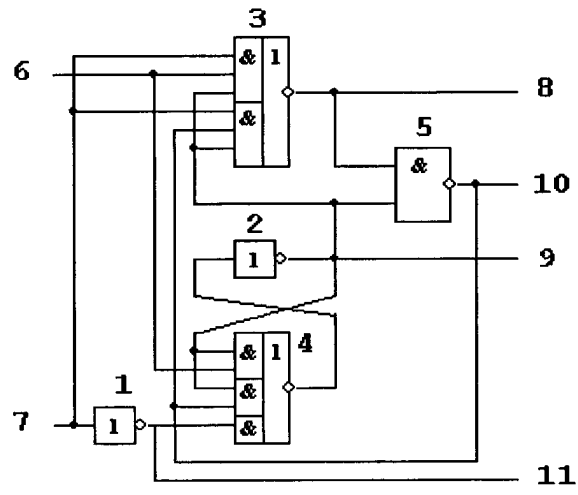
an information unary input, a control input, a paraphase data output, input control output is introduced.

EFFECT: provided self-timed implementation of the converter of a unary information signal into a paraphase signal with a single spacer.

1 cl, 1 dwg

RU 2 664 013 C1

RU 2 664 013 C1



Фиг. 1

Преобразователь унарного сигнала в парафазный сигнал с единичным спейсером относится к импульсной и вычислительной технике и может использоваться при построении самосинхронных комбинационных, триггерных, регистровых и вычислительных устройств, систем цифровой обработки информации.

5 Известен самосинхронный преобразователь унарного сигнала в парафазный сигнал [1] с единичным спейсером, состоящий из элементов И-НЕ, И-ИЛИ-НЕ и инвертора.

Недостаток известного устройства - унарный сигнал не может изменяться в течение всего периода активного уровня на входе управления.

10 Наиболее близким к предлагаемому решению по технической сущности и принятым в качестве прототипа является разряд параллельного регистра с однофазными входами [2, рис. 11. 19], содержащий два инвертора, два элемента И-ИЛИ-НЕ и элемент И-НЕ.

Недостаток прототипа - невозможность его использования в самосинхронном режиме работы.

15 Задача, решаемая в изобретении, заключается в обеспечении самосинхронной работы преобразователя унарного сигнала в парафазный с единичным спейсером, разрешающего изменение унарного входа сразу по окончании формирования рабочего состояния на парафазном выходе.

20 Это достигается тем, что в преобразователь унарного сигнала в парафазный с единичным спейсером, содержащий два инвертора, два элемента И-ИЛИ-НЕ и элемент И-НЕ, унарный вход, вход управления, парафазный выход с единичным спейсером и индикаторный выход, причем вход первого инвертора подключен к входу управления, выход первого инвертора соединен с входом третьей группы входов И второго элемента И-ИЛИ-НЕ, вторые входы первых групп входов И первого и второго элементов И-ИЛИ-НЕ подключены к унарному входу, третьи входы первой и второй групп входов И первого элемента И-ИЛИ-НЕ соединены с выходом второго инвертора, первыми входами первой и второй групп входов И второго элемента И-ИЛИ-НЕ, прямой составляющей парафазного выхода и вторым входом элемента И-НЕ, первый вход которого подключен к выходу первого элемента И-ИЛИ-НЕ и инверсной составляющей парафазного выхода, вход второго инвертора соединен с выходом второго элемента И-ИЛИ-НЕ, второй вход второй группы входов И которого подключен ко второму входу второй группы входов И первого элемента И-ИЛИ-НЕ, выходу элемента И-НЕ и индикаторному выходу преобразователя, введен выход инверсии входа управления, подключенный к выходу первого инвертора, а первые входы первой и второй групп входов И первого элемента И-ИЛИ-НЕ соединены с входом управления.

35 Предлагаемое устройство удовлетворяет критерию "существенные отличия". Действительно, первые входы первой и второй групп входов И первого элемента И-ИЛИ-НЕ объединены и в прототипе. Но способ их подключения к источнику сигнала в прототипе не обеспечивает самосинхронной работы преобразователя. Именно подключение их непосредственно к входу управления преобразователя позволило 40 достичь эффекта, выраженного целью изобретения.

Поскольку введенные конструктивные связи в аналогичных технических решениях не известны, устройство может считаться имеющим существенные отличия.

45 Понятие "парафазный", используемое в тексте данной заявки, определяется следующим образом. Парафазным считается сигнал, представленный двумя составляющими - парой переменных $\{X, XB\}$, которые в активной фазе имеют взаимоинверсные значения: $\{X=0, XB=1\}$ или $\{X=1, XB=0\}$. Переход парафазного сигнала из одного статического рабочего состояния в противоположное рабочее состояние может осуществляться двумя способами.

Первый способ предполагает использование парафазного сигнала со спейсером: когда переходу в следующее рабочее состояние обязательно предшествует переход в третье статическое состояние - спейсерное (нерабочее состояние или состояние гашения). Если используется состояние $\{1, 1\}$, то говорят, что используется парафазный сигнал с единичным спейсером, а если состояние $\{0,0\}$, то - парафазный сигнал с нулевым спейсером. Спейсерное состояние - статическое состояние, установка которого в самосинхронной схмотехнике должна фиксироваться индикатором окончания переходного процесса, в данном случае - окончания установки спейсерного состояния.

Второй способ предполагает использование парафазного сигнала без спейсера. При этом переход из одного рабочего статического состояния в другое осуществляется через динамическое (кратковременное) состояние: $\{1,1\}$ или $\{0,0\}$, - называемое транзитным состоянием.

В материалах данной заявки речь идет о формировании на выходе преобразователя парафазного сигнала с единичным спейсером, в дальнейшем - просто парафазного сигнала.

Унарный сигнал - обычный одиночный информационный сигнал, имеющий два возможных значения: 0 или 1. Вход управления переключением в состояние "1" отражает факт появления на информационном унарном входе нового значения, которое может и совпадать с предшествующим значением.

На фиг. 1 представлена схема преобразователя унарного сигнала в парафазный с единичным спейсером.

Схема содержит два инвертора 1-2, два элемента И-ИЛИ-НЕ 3-4, элемент И-НЕ 5, унарный вход 6, вход управления 7, парафазный информационный выход 8-9, индикаторный выход 10, выход инверсии входа управления 11, вход инвертора 1 подключен к входу управления 7 и к первым входам первой и второй групп входов И элемента И-ИЛИ-НЕ 3, выход инвертора 1 соединен с входом третьей группы входов И элемента И-ИЛИ-НЕ 4 и выходом инверсии входа управления 11, вторые входы первых групп входов И элементов И-ИЛИ-НЕ 3 и 4 подключены к унарному входу 6, третьи входы первой и второй групп входов И элемента И-ИЛИ-НЕ 3 соединены с выходом инвертора 2, первыми входами первой и второй групп входов И элемента И-ИЛИ-НЕ 4, прямой составляющей парафазного информационного выхода 9 и вторым входом элемента И-НЕ 5, первый вход которого подключен к выходу элемента И-ИЛИ-НЕ 3 и инверсной составляющей парафазного информационного выхода 8, вход инвертора 2 соединен с выходом элемента И-ИЛИ-НЕ 4, второй вход второй группы входов И которого подключен ко второму входу второй группы входов И элемента И-ИЛИ-НЕ 3, выходу элемента И-НЕ 5 и индикаторному выходу 10.

Схема работает следующим образом. В спейсерной фазе на вход управления подается уровень логического 0, в результате обе составляющие парафазного выхода 8 и 9 принимают значение логической 1 и на индикаторном выходе 10 появляется логический 0 как признак спейсера. При этом значение сигнала на унарном входе 6 никак не влияет на значения выходов преобразователя. В рабочей фазе на вход управления 7 подается значение логической 1, в результате чего парафазный выход 8, 9 переключится в состояние, соответствующее значению унарного входа 6. По окончании переключения парафазного выхода 8, 9 в рабочую фазу индикаторный выход 10 перейдет в логическую 1, отражая окончание всех переходных процессов в преобразователе.

Особенности данной схемы по сравнению с прототипом следующие.

Первые входы первой и второй групп входов И элемента И-ИЛИ-НЕ 3 подключены непосредственно к входу управления 7, а не к выходу дополнительного инвертора,

вход которого соединен с выходом инвертора 1. Это обеспечивает самосинхронность переключения преобразователя из рабочей фазы в спейсер и обратно.

Таким образом, предлагаемое устройство обеспечивает самосинхронную работу преобразователя унарного сигнала в парафазный сигнал с единичным спейсером. Цель изобретения достигнута.

Источники информации

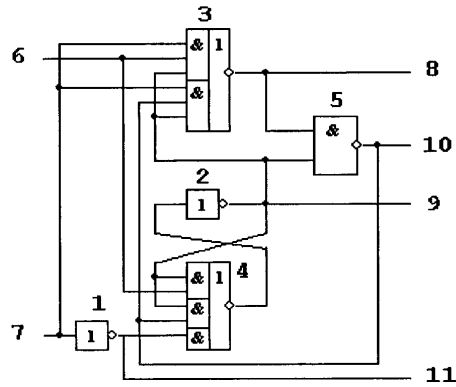
1. Пат. 2475952 Российская Федерация, МПК H03K 3/037. Формирователь парафазного сигнала с низким активным уровнем входа управления / Степченков Ю.А., Дьяченко Ю.Г., Петрухин В.С., Волчек В.Н., Зеленов Р.А.; заявитель и патентообладатель ИПИ РАН. - №2011129015/08; заявл. 13.07.11; опубл. 20.02.13, Бюл. №5. - 8 с.

2. Варшавский В.И., Кишиневский М.А., Мараховский В.Б. и др. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах / Под ред. В.И. Варшавского. - М: Наука. Гл. ред. физ. - мат. лит., 1986. - 400 с.

(57) Формула изобретения

Преобразователь унарного сигнала в парафазный сигнал с единичным спейсером, содержащий два инвертора, два элемента И-ИЛИ-НЕ и элемент И-НЕ, унарный вход, вход управления, парафазный выход с единичным спейсером и индикаторный выход, причем вход первого инвертора подключен к входу управления, выход первого инвертора соединен с входом третьей группы входов И второго элемента И-ИЛИ-НЕ, вторые входы первых групп входов И первого и второго элементов И-ИЛИ-НЕ подключены к унарному входу, третьи входы первой и второй групп входов И первого элемента И-ИЛИ-НЕ соединены с выходом второго инвертора, первыми входами первой и второй групп входов И второго элемента И-ИЛИ-НЕ, прямой составляющей парафазного выхода и вторым входом элемента И-НЕ, первый вход которого подключен к выходу первого элемента И-ИЛИ-НЕ и инверсной составляющей парафазного выхода, вход второго инвертора соединен с выходом второго элемента И-ИЛИ-НЕ, второй вход второй группы входов И которого подключен ко второму входу второй группы входов И первого элемента И-ИЛИ-НЕ, выходу элемента И-НЕ и индикаторному выходу преобразователя, отличающийся тем, что в схему введен выход инверсии входа управления, подключенный к выходу первого инвертора, а первые входы первой и второй групп входов И первого элемента И-ИЛИ-НЕ соединены с входом управления.

Преобразователь унарного сигнала в парафазный сигнал с единичным спейсером



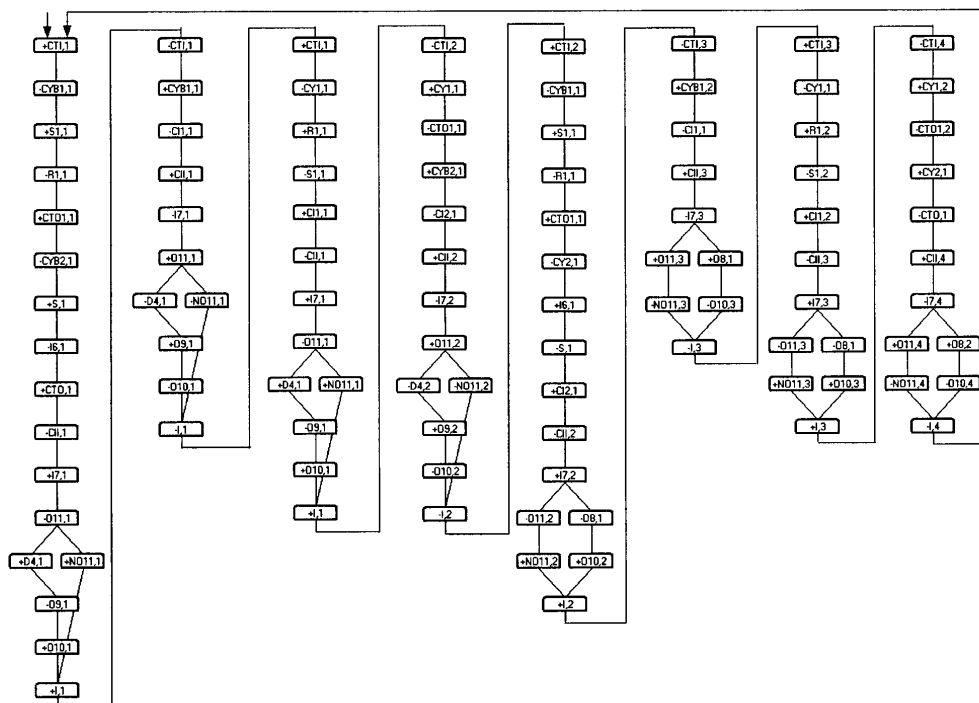
Фиг. 1

Примечание

внутренние сигналы окружения преобразователя.

Начальное состояние преобразователя: $CT1=0, I6=O8=O9=O11=1, I7=O10=0$. Оно не устойчивое, так как инвертор на выходе Г-триггера стремится переключиться в состояние логической "1". С этого переключения и начинается работа схемы, иллюстрируемая графом на фиг. 3. Как видно из фиг. 3, это приводит к изменению внутреннего состояния счетчика, изменению значения унарного входа I6 и установке вслед за этим высокого уровня на управляющем входе (+I7,1), что вызывает изменения состояния элемента И-ИЛИ-НЕ 4 (сигнал D4) и связанного с ним инвертора 2 (выход O9). Когда переходный процесс в инверторе 2 закончится (на его выходе сформируется низкий уровень), инициируется изменение состояния элемента И-НЕ 5 (выход O10), он переходит в состояние "1" и на парафазном выходе {O8, O9} формируется рабочее состояние: $O8=1, O9=0$. Напомним еще раз, что на время переходного процесса любого элемента не накладывается ограничений.

Рабочее состояние преобразователя приводит к переключению индикаторного сигнала СТ1 в состояние "0". Это вызывает переключение счетчика в спейсер, что инициирует переключение в спейсер и преобразователя. Дальнейшее функционирование преобразователя происходит в соответствии с фиг. 3. Заикливание графа отражает поведение самосинхронного преобразователя унарного сигнала в парафазный: при надлежащем замыкании его переключения продолжают бесконечно, при этом он проходит по одной и той же последовательности своих состояний.



Фиг. 3. Сигнальный граф работы преобразователя

Из фиг. 3 видно, что индикаторный сигнал СТ1 изменяется только тогда, когда переходные процессы во всех элементах самосинхронного преобразователя уже завершены. Это является визуальным подтверждением самосинхронного характера рассматриваемого преобразователя.

Таким образом, приведенный сигнальный граф подтверждает самосинхронность предлагаемого решения преобразователя.