



**ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ**

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(21)(22) Заявка: 2011129014/08, 13.07.2011

(24) Дата начала отсчета срока действия патента:
13.07.2011

Приоритет(ы):

(22) Дата подачи заявки: 13.07.2011

(45) Опубликовано: 10.12.2012 Бюл. № 34

(56) Список документов, цитированных в отчете о
поиске: RU 2362266 C1, 20.07.2009. RU 2319297 C1,
10.03.2008. RU 2085027 C1, 20.07.1997. US
6762637 B2, 13.07.2004. US 7564282 B2,
21.07.2009. EP 0999642 B1, 03.09.2003.

Адрес для переписки:

119333, Москва, ул. Вавилова, 44, корп.2,
Учреждение Российской академии наук
Институт проблем информатики РАН (ИПИ
РАН)

(72) Автор(ы):

**Степченков Юрий Афанасьевич (RU),
Дьяченко Юрий Георгиевич (RU),
Шнейдер Александр Юльевич (RU),
Прокофьев Александр Александрович (RU),
Хилько Дмитрий Владимирович (RU)**

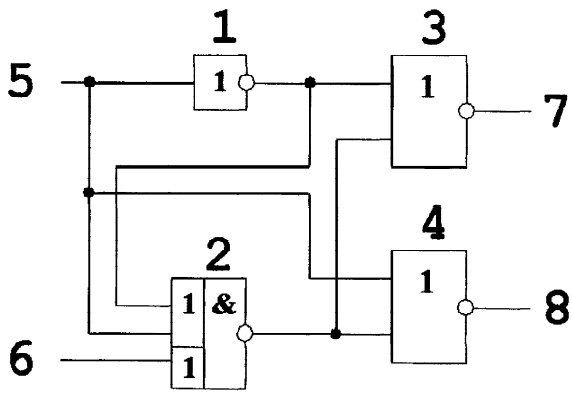
(73) Патентообладатель(и):

**Учреждение Российской академии наук
Институт проблем информатики РАН (ИПИ
РАН) (RU)****(54) ФОРМИРОВАТЕЛЬ ПАРАФАЗНОГО СИГНАЛА С ВЫСОКИМ АКТИВНЫМ УРОВНЕМ
ВХОДА УПРАВЛЕНИЯ**

(57) Реферат:

Изобретение относится к вычислительной технике. Технический результат заключается в обеспечении самосинхронной реализации формирователя парафазного сигнала с высоким активным уровнем входа управления, гарантирующей работоспособность формирователя при любых задержках составляющих его элементов. Формирователь парафазного сигнала с высоким активным уровнем входа управления, содержащий инвертор, элемент ИЛИ-И-НЕ, информационный унарный вход, подключенный к входу инвертора, управляющий вход, подключенный к входу второй группы входов ИЛИ элемента ИЛИ-И-

НЕ, и две составляющие информационного выхода, вход инвертора соединен со вторым входом первой группы входов ИЛИ элемента ИЛИ-И-НЕ, выход инвертора подключен к первому входу первой группы входов ИЛИ элемента ИЛИ-И-НЕ, причем в схему введены два элемента ИЛИ-НЕ, первые входы первого и второго элементов ИЛИ-НЕ соединены с выходом и входом инвертора соответственно, вторые входы первого и второго элементов ИЛИ-НЕ подключены к выходу элемента ИЛИ-И-НЕ, а выходы первого и второго элементов ИЛИ-НЕ формируют парафазный сигнал и подключены к первой и второй составляющим информационного выхода формирователя соответственно. 1 ил.



Фиг. 1

RU 2 4 6 9 4 7 0 C 1

RU 2 4 6 9 4 7 0 C 1



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY

(51) Int. Cl.
H03K 3/00 (2006.01)

(12) **ABSTRACT OF INVENTION**

(21)(22) Application: 2011129014/08, 13.07.2011

(24) Effective date for property rights:
13.07.2011

Priority:

(22) Date of filing: 13.07.2011

(45) Date of publication: 10.12.2012 Bull. 34

Mail address:

119333, Moskva, ul. Vavilova, 44, korp.2,
Uchrezhdenie Rossijskoj akademii nauk Institut
problem informatiki RAN (IPI RAN)

(72) Inventor(s):

Stepchenkov Jurij Afanas'evich (RU),
D'jachenko Jurij Georgievich (RU),
Shnejder Aleksandr Jul'evich (RU),
Prokof'ev Aleksandr Aleksandrovich (RU),
Khil'ko Dmitrij Vladimirovich (RU)

(73) Proprietor(s):

Uchrezhdenie Rossijskoj akademii nauk Institut
problem informatiki RAN (IPI RAN) (RU)

(54) **PARAPHASE SIGNAL GENERATOR WITH CONTROL INPUT HIGH ACTIVE LEVEL**

(57) Abstract:

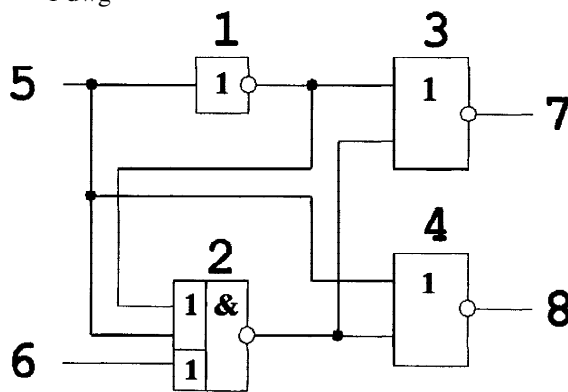
FIELD: information technology.

SUBSTANCE: paraphase signal generator with a control input high active level, having an inverter, an OR-NAND element, unary data input connected to the input of the inverter, a control input connected the input of the second group of OR inputs of the OR-NAND element, and two data output components; the input of the inverter is connected the second input of the first group of OR inputs of the OR-NAND element; the output of the inverter is connected to the first input of the first group of OR inputs of the OR-NAND element, wherein the circuit includes two NOR elements; the first inputs of the first and second NOR elements are connected to the output and the input of the inverter, respectively; the second inputs of the first and second NOR elements are connected to the output of the OR-NAND element, and outputs of the first and second NOR elements form generate a paraphase signal and are

connected to the first and second components of the data output of the generator, respectively.

EFFECT: self-synchronised design of the paraphase signal generator with a control input high active level, which guarantees operation of the generator for any delays of its components.

1 dwg



Фиг. 1

RU 2 469 470 C1

RU 2 469 470 C1

Формирователь парафазного сигнала с высоким активным уровнем входа управления относится к импульсной и вычислительной технике и может использоваться при построении самосинхронных комбинационных, триггерных, регистровых и вычислительных устройств, систем цифровой обработки информации.

Известна многоуровневая схема преобразования унарного информационного сигнала в парафазный [1] (Автоматное управление асинхронными процессами в ЭВМ и дискретных системах. Под ред. В.И.Варшавского. - М.: Наука, 1986. - 400 с. (рис.11.19)), содержащая элементы И-ИЛИ-НЕ, И-НЕ, инверторы и гистерезисный триггер.

Недостаток известного устройства - большая сложность схемы и связанное с этим низкое быстродействие.

Наиболее близким к предлагаемому решению по технической сущности и принятым в качестве прототипа является самосинхронный одноканальный D-триггер с высоким активным уровнем сигнала управления [2] (Патент №2362266 RU. Опубликовано: 20.07.2009 г. Бюл. №20. МПК H03K 3/00), содержащий инвертор, элемент ИЛИ-И-НЕ, бистабильную ячейку на элементах ИЛИ-И-НЕ и индикаторный элемент ИЛИ-И-НЕ.

Недостаток прототипа - формирование бифазного кода на информационном выходе, являющемся выходом бистабильной ячейки, что не позволяет использовать прототип в качестве приемника унарного информационного сигнала на входе комбинационной самосинхронной схемы.

Целью настоящего изобретения является обеспечение самосинхронной реализации формирователя парафазного сигнала с высоким активным уровнем входа управления, гарантирующей работоспособность формирователя при любых задержках составляющих его элементов.

Поставленная цель достигается за счет того, что в формирователе, содержащем инвертор, элемент ИЛИ-И-НЕ, информационный унарный вход, подключенный к входу инвертора, управляющий вход, подключенный к входу второй группы входов ИЛИ элемента ИЛИ-И-НЕ, и две составляющие информационного выхода, вход инвертора соединен со вторым входом первой группы входов ИЛИ элемента ИЛИ-И-НЕ, выход инвертора подключен к первому входу первой группы входов ИЛИ элемента ИЛИ-И-НЕ, введены два элемента ИЛИ-НЕ, первые входы первого и второго элементов ИЛИ-НЕ соединены с выходом и входом инвертора соответственно, вторые входы первого и второго элементов ИЛИ-НЕ подключены к выходу элемента ИЛИ-И-НЕ, а выходы первого и второго элементов ИЛИ-НЕ формируют парафазный сигнал и подключены к первой и второй составляющим информационного выхода формирователя соответственно.

Предлагаемое устройство удовлетворяет критерию "существенные отличия". Использование элемента ИЛИ-И-НЕ и инвертора в качестве входного блока при реализации самосинхронного одноканального D-триггера с унарным информационным входом известно. Однако использование их в данном случае позволило достичь эффекта, выраженного целью изобретения.

Поскольку введенные конструктивные связи в аналогичных технических решениях неизвестны, устройство может считаться имеющим существенные отличия.

Понятие "парафазный", используемое в тексте данной заявки, определяется следующим образом. Парафазным считается сигнал, представленный двумя составляющими - парой переменных $\{X, X\bar{B}\}$, которые в активной фазе имеют взаимоинверсные значения: $\{X=0, X\bar{B}=1\}$ или $\{X=1, X\bar{B}=0\}$. Переход парафазного сигнала из одного статического рабочего состояния в противоположное рабочее

состояние может осуществляться двумя способами.

Первый способ предлагает использование парафазного сигнала со спейсером: когда переходу в следующее рабочее состояние обязательно предшествует переход в третье статическое состояние - спейсерное (нерабочее состояние или состояние гашения). Если используется состояние $\{1,1\}$, то говорят, что используется парафазный сигнал с единичным спейсером, а если состояние $\{0,0\}$, то - парафазный сигнал с нулевым спейсером. Спейсерное состояние - статическое состояние, установка которого в самосинхронной схемотехнике должна фиксироваться индикатором окончания переходного процесса, в данном случае - окончания установки спейсерного состояния.

Второй способ предлагает использование парафазного сигнала без спейсера. При этом переход из одного рабочего статического состояния в другое осуществляется через динамическое (кратковременное) состояние: $\{1,1\}$ или $\{0,0\}$, - называемое транзитным состоянием.

В материалах данной заявки речь идет о формировании на выходе преобразователя парафазного сигнала с нулевым спейсером, в дальнейшем - просто парафазного сигнала.

Унарный сигнал - обычный одиночный информационный сигнал, имеющий два возможных значения: 0 или 1. Вход управления переключением в состояние "1" отражает факт появления на информационном унарном входе нового значения, которое может и совпадать с предшествующим значением.

На фиг.1 изображена схема формирователя парафазного сигнала с высоким активным уровнем входа управления.

Схема формирователя содержит инвертор 1, элемент ИЛИ-И-НЕ 2, элементы ИЛИ-НЕ 3-4, информационный унарный вход 5, вход управления 6, первую 7 и вторую 8 составляющие парафазного выхода, информационный унарный вход 5 подключен к входу инвертора 1, второму входу первой группы входов ИЛИ элемента ИЛИ-И-НЕ 2 и первому входу второго элемента ИЛИ-НЕ 4, выход инвертора 1 соединен с первым входом первого элемента ИЛИ-НЕ 3 и первым входом первой группы входов ИЛИ элемента ИЛИ-И-НЕ 2, вход управления 6 соединен с входом второй группы входов ИЛИ элемента ИЛИ-И-НЕ 2, выход которого подключен ко вторым входам первого 3 и второго 4 элементов ИЛИ-НЕ, выходы первого 3 и второго 4 элементов ИЛИ-НЕ подключены к первой 7 и второй 8 составляющим парафазного выхода формирователя соответственно.

Схема работает следующим образом. В исходном состоянии при неактивном состоянии входа управления 6 (низкий логический уровень) выход элемента 2 находится в состоянии логической "1" и обе составляющие парафазного выхода 7 и 8 находятся в состоянии "0" (в спейсере). Появление на информационном унарном входе 5 нового значения подтверждается подачей на управляющий вход 6 активного высокого уровня. Выход элемента 2 переключается в состояние логического "0", разрешая тем самым трансляцию значения унарного информационного входа и его инверсии на выходы элементов 3 и 4. Если при этом на информационном входе 5 низкий уровень, элемент 3 останется в состоянии "0", а элемент 4 переключится в состояние "1". Если на информационном входе 5 высокий уровень, элемент 3 переключится в состояние "1", а элемент 4 останется в состоянии "0".

На первый взгляд использование элемента ИЛИ-И-НЕ является избыточным, так как, с точки зрения булевой алгебры, выполняемая им функция упрощается до инверсии входа управления из-за того, что входами первой группы входов ИЛИ

являются взаимноинверсные сигналы. Однако именно такое использование элемента ИЛИ-И-НЕ обеспечивает самосинхронность предлагаемой схемы формирователя.

Особенности данной схемы по сравнению с прототипом следующие.

5 Информационный выход является парафазным с нулевым спейсером, что позволяет использовать формирователь в качестве элемента интерфейса между синхронной схемой и самосинхронной комбинационной схемой. Парафазный выход формирователя своим состоянием индицирует окончание переходных процессов в схеме формирователя в любой фазе его работы, обеспечивая его самосинхронность.

10 Таким образом, предлагаемое устройство обеспечивает самосинхронную работу формирователя парафазного сигнала с высоким активным уровнем входа управления. Цель изобретения достигнута.

Источники информации

15 [1] Автоматное управление асинхронными процессами в ЭВМ и дискретных системах. Под ред. В.И.Варшавского. - М.: Наука, 1986. - 400 с. (рис.11.19).

[2] Патент №2362266 RU. Опубликовано: 20.07.2009 г. Бюл. №20. МПК H03K 3/00 (фиг.1).

20 Формула изобретения

Формирователь парафазного сигнала с высоким активным уровнем входа управления, содержащий инвертор, элемент ИЛИ-И-НЕ, информационный унарный вход, подключенный к входу инвертора, управляющий вход, подключенный к входу второй группы входов ИЛИ элемента ИЛИ-И-НЕ, и две составляющие

25 информационного выхода, вход инвертора соединен со вторым входом первой группы входов ИЛИ элемента ИЛИ-И-НЕ, выход инвертора подключен к первому входу первой группы входов ИЛИ элемента ИЛИ-И-НЕ, отличающийся тем, что в схему введены два элемента ИЛИ-НЕ, первые входы первого и второго элементов ИЛИ-НЕ соединены с выходом и входом инвертора соответственно, вторые входы

30 первого и второго элементов ИЛИ-НЕ подключены к выходу элемента ИЛИ-И-НЕ, а выходы первого и второго элементов ИЛИ-НЕ формируют парафазный сигнал и подключены к первой и второй составляющим информационного выхода формирователя соответственно.

35

40

45

50