

# Раздел 10. Классификация обозначений

## Содержание

10.1.	Обозначения зарубежных неспециализированных цифровых микросхем . . . . .	10-2
10.2.	Обозначения отечественных неспециализированных цифровых микросхем . . . . .	10-3
10.3.	Зарубежные микросхемы и отечественные аналоги . . . . .	10-4
10.4.	Литература . . . . .	10-17

## 10.1. Обозначения зарубежных неспециализированных цифровых микросхем

Исторически сложилось так, что традиции и законы рынка послужили причиной создания практически каждым производителем полупроводниковых компонентов своей собственной системы классификации и обозначения интегральных микросхем. Описание существующих систем сродни попытке «объять необъятное», о чем свидетельствует, например, [1] стр.7...25. Однако, две серии неспециализированных цифровых микросхем двух производителей, благодаря своей популярности, оказали заметное влияние на систему условных обозначений, и со временем стали промышленным стандартом де-факто.

1. SN7400 — ТТЛ, на базе биполярных транзисторов, производства компании Texas Instruments (TI).
2. CD4000 — КМОП, на базе комплиментарных МОП транзисторов, производства RCA (в 1986г поглощена GE, а в 1988г. полупроводниковое подразделение компании приобретено Harris).

Именно эти две серии получили максимальное распространение и выпускаются большинством производителей полупроводниковых компонентов. Со временем для этих серий сформировалась общепринятая система условных обозначений, которой, с теми или иными допущениями, придерживаются изготовители. Согласно принятой фирмой TI системе, наименование микросхемы представляет собой буквенно-цифровой код. По мере роста номенклатуры продукции, имя усложнялось, чтобы отразить максимальное количество характеристик конкретной микросхемы, вплоть до указания типа упаковки. Например, в [4] приводится вариант имени устройства, состоящий из 9 элементов. Опуская некоторые детали и объединяя отдельные элементы вместе, что часто для простоты делает и сам производитель, можно ограничиться 4 основными составляющими имени микросхемы:

1. Стандартный префикс (Standard Prefix), как правило, это «SN54» для военного применения (military) или «SN74» для коммерческого применения (commercial).
2. Буквенный суффикс (Family) — технологическое решение или «семейство», фактически определяет характеристики быстродействия, потребляемой мощности и напряжения питания).
3. Суффикс (Function) — код функции, выполняемой микросхемой.
4. Код типа корпуса (Package Type).

Проще всего проиллюстрировать систему обозначений на примере, см. табл. 10-1 (стр. 10-3).

В таблице, в порядке от ранних (уже снятых с производства) к поздним семействам (сверху вниз), показаны обозначения лишь некоторых реализаций микросхем одной и той же функции, имеющих суффикс «04», т.е. набора из 6 инверторов. Номенклатура технологических и конструктивных вариантов существенно шире, но для иллюстрации можно ограничиться приведенной выборкой.

Следует отметить, что позднейшим реализациям, следящим за запросами рынка, оказались тесноваты ограничения кода функции, связанные с разрядностью или количеством вентилях на кристалле. Поэтому фирма стала предлагать микросхемы, например, содержащие не 6, а от одного до трех инверторов в маловыводном корпусе, и соответственно заменила суффикс на «1G04», «2G04» или «3G04». В ряде случаев потребовалось увеличение разрядности микросхемы по сравнению с прототипом, например, 8-разрядный буфер с 3-м состоянием на выходе (суффикс «244») начали выпускать в 16-разрядном варианте (суффикс «16244»). Характерно, что производитель не полностью менял код функции, а сохранял «базовый», как часть нового суффикса, облегчая потребителю выбор.

Прочие поставщики используют очень похожую систему обозначения аналогов:

1. стандартный префикс «74» и «54» также обозначает коммерческое или военное применение микросхемы;
2. суффикс обозначает функцию;
3. коды используемого корпуса тоже совпадают, и, что существенно, одинаковые функции разных производителей в одинаковых корпусах обеспечивают полную взаимозаменяемость при монтаже.

### Примечания.

1. Отличаться или совсем отсутствовать могут буквы стандартного префикса.

2. Отдельные производители позволяют себе некоторые отступления от принятого обозначения функции, например добавляя к нему свои собственные символы. Это вносит ненужную путаницу, однако, если помнить, что последние цифры нового обозначения совпадают с базовой функцией, проблема отпадает.
3. Бывают нечастые исключения, например, функция 245 в ранних семействах представляет собой 8-разрядный двунаправленный буфер с Z-состоянием. Однако, при выпуске 1 и 2 разрядных двунаправленных буферов с Z-состоянием и преобразователями уровней, им были присвоены функции 1Т45 и 2Т45, что несколько нарушает стройную систему.

В качестве иллюстрации можно привести микросхему MM74HC7266 фирмы National Semiconductor. Фирма использует вместо «SN» сочетание букв «MM». Также, при полном совпадении организации и цоколевки с прототипом (суффикс базовой функции «266», т.е. 4 вентиля 2XOR-HE с открытым стоком), микросхема имеет на выходе полноценный инвертор. Отличие, видимо, обозначает «7» перед базовым кодом функции.

Таблица 10-1. Варианты обозначения микросхем одинаковой функции

Standard Prefix	Family	Function	Package Type	Описание
SN74	—	04	N	TTL серия-прототип, 6 инверторов для коммерческого применения в корпусе PDIP.
SN54	—	04	J	TTL серия-прототип, 6 инверторов для военного применения в корпусе CDIP.
SN74	S	04	N	Schottky Logic, 6 инверторов для коммерческого применения в корпусе PDIP.
SN54	S	04	J	Schottky Logic, 6 инверторов для военного применения в корпусе CDIP.
SN74	LS	04	D	Low-power Schottky Logic, 6 инверторов для коммерческого применения в корпусе SOIC.
SN54	LS	04	W	Low-power Schottky Logic, 6 инверторов для военного применения в корпусе CFP.
SN74	HC	04	W	High-Speed CMOS, 6 инверторов для коммерческого применения в корпусе CFP.
SN74	ALVC	04	PW	Advanced Low-Voltage CMOS, 6 инверторов для коммерческого применения в корпусе TSSOP.
SN74	LVC	2G04	DLRL	Low-Voltage CMOS, 2 инвертора для коммерческого применения в корпусе SOT-563.
SN74	AUC	1G04	DBV	Advanced Ultra-Low-Voltage CMOS, 1 инвертор для коммерческого применения в корпусе SOT-23.

## 10.2. Обозначения отечественных неспециализированных цифровых микросхем

Стандартизация в СССР предусматривала единую в пределах страны систему обозначений интегральных полупроводниковых компонентов. Приведенное ниже подмножество системы обозначений относится к цифровым неспециализированным микросхемам, актуально на текущий момент и состоит из следующих элементов:

1. Вариант применения (в некотором смысле аналог «стандартного префикса» зарубежных производителей):
  - К — для общего применения,
  - без символа — для специального применения.
2. Тип корпуса:
  - М — металлокерамический,
  - Н — миниатюрный металлокерамический,
  - Р — пластмассовый DIP,

А,Ф — миниатюрный пластмассовый,

Б — бескорпусной,

Е — металлополимерный DIP.

3. Номер серии (можно считать аналогом «семейства»), для полупроводниковых микросхем нумерация начиналась с цифр 1, 5, 6 и 7.

4. Функциональное назначение — двухбуквенный код (вместе с номером разработки является аналогом «функции»):

АГ — одновибраторы,

АП — буферы и формирователи,

ГГ — мультивибраторы,

ИД — дешифраторы и демультимплексоры,

ИЕ — счетчики и делители частоты,

ИМ — сумматоры, вычислительные устройства,

ИР — регистры и сдвигатели,

ИП — прочие,

КП — коммутаторы прочие,

КТ — коммутаторы и ключи тока,

ЛА — логические вентили И-НЕ,

ЛЕ — логические вентили ИЛИ-НЕ,

ЛИ — логические вентили И,

ЛЛ — логические вентили ИЛИ,

ЛН — инверторы,

ЛП — прочие логические вентили,

ПУ — преобразователи уровня,

РУ — запоминающие устройства,

СА — компараторы,

ТВ — JK триггеры,

ТЛ — триггеры Шмидта,

ТМ — D триггеры и защелки,

ТР — RS триггеры.

5. Номер разработки.

Несмотря на существенное отличие приведенной системы обозначений от принятого зарубежом промышленного стандарта де-факто, обозначение отечественных аналогов многих импортных семейств и функций по-своему удобно и успешно применяется до сих пор.

### 10.3. Зарубежные микросхемы и отечественные аналоги

Ниже приведена таблица неспециализированных цифровых микросхем зарубежного и отечественного производства с обозначениями функций и краткими описаниями. При составлении таблицы использовались следующие ограничения, условные обозначения и сокращения.

1. Таблица включает только функции, для которых существуют аналоги или условные аналоги от НПКТЦ. Коды функций расположены в левой колонке и упоминаются как «прототипы».
2. Сведения об отечественных аналогах взяты из [1] и [2].
3. Аналоги от НПКТЦ указаны как номер разработки микросхемы и адрес (шестнадцатеричный или двоичный) со ссылкой на описание. Некоторые аналоги являются «условными», т.е. незначительно отличаются или перекрывают функцию прототипа. В этом случае номер функции прототипа указывается со значком «~», а описание соответствует аналогу. При наличии одновременно точного и условного соответствия прототипам в описании аналога (по ссылке) указан точный прототип.
4. Существуют функции без прототипов, но в таблице они не приведены.
5. Цифра со звездочкой перед описанием функции, например, «4 \* D триггера», указывает на количество однотипных элементов в составе микросхемы. Как правило, такие элементы имеют собственные входы и выходы, в противном случае особо оговаривается, что вывод общий.

6. В отличие от вышесказанного, указание разрядности, например, «4-разрядный регистр», подразумевает общие сигналы управления для всех разрядов.
7. При описании используется положительная логика, т.е. высокий уровень напряжения обозначается «1», низкий — «0».
8. Цифра перед логической функцией обозначает количество входов, например ЗИЛИ-НЕ — это 3-входовый вентиль «ИЛИ» с инверсией на выходе.
9. В некоторых случаях для удобства приводится выражение логической функции, например, вместо «2ИЛИ с одним инверсным входом» может быть записано просто « $X1+\overline{X2}$ ».
10. Аббревиатура «XOR» обозначает логическую функцию ИСКЛЮЧАЮЩЕЕ ИЛИ.
11. Аббревиатура «ТШ» обозначает триггер Шмидта, т.е. вход с гистерезисной передаточной характеристикой. Все входы аналогов от НПКТЦ имеют тип ТШ.
12. Используемое в описании функции обозначение типа выхода «открытый коллектор» в соответствующем семействе может быть реализовано, например, как открытый сток n-канального МОП транзистора. Для КМОП прототипов напрямую указывается «открытый сток».
13. Обозначение «парафазный выход» соответствует двум выходным сигналам (с инверсией и без) на каждый разряд. Инверсные выходы оговариваются, иначе инверсии нет.
14. Обозначение «Z-состояние» используется вместо «3-е логическое состояние на выходе».
15. Если некоторое состояние микросхемы является логической функцией 2 и более входов, по возможности указывается логическая функция, истинное, т.е. «1», значение которой активирует это состояние. Например, «Z-состояние по 2ИЛИ» означает Z-состояние по «1» на любом из двух входов.
16. Состояние «запрет (сброс)», например, для дешифраторов, означает «0» на всех выходах, и наоборот, «запрет (установка)» — «1». При наличии или включении инверсии описанному «запрету» будет соответствовать противоположное состояние.
17. Обозначение «фронт» соответствует перепаду от низкого уровня к высокому, «спад» — наоборот.
18. Обозначение «защелка» используется для одноступенчатого триггера или регистра, которые фиксируют входной сигнал по указанному уровню, например, «защелка "0"» фиксирует состояние входа по «0» и транслирует его на выход по «1».
19. Обозначение «сдвигатель» равнозначно сдвиговому регистру. Реверсивный сдвигатель выполняет сдвиг в обоих направлениях, т.е. имеет 2 последовательных входа и, возможно, 2 последовательных выхода.
20. Граница счета счетчиков и делителей частоты указывается как модуль счета, например М10 — вместо «4-разрядный десятичный счетчик», М16 — вместо «4-разрядный двоичный счетчик».
21. Термин «сброс» обозначает перевод в состояние «0», «установка» — в состояние «1» или в максимальное значение, определяемое модулем счета, «загрузка» — в состояние уровней на входах.

Таблица 10-2. Перечень функций прототипов и аналогов (часть 1 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
00	4 * 2И-НЕ.	ЛА3	
00~	4 * $\overline{X1\&X2}$ и 4 * $X1+\overline{X2}$ с общими входами.		x75-Адрес 0 0000 0110, с.6-6
01	4 * 2И-НЕ с открытым коллектором	ЛА8	x80-3Ch, п.8.3.1.1. с.8-6
02	4 * 2ИЛИ-НЕ.	ЛЕ1	
02~	4 * $\overline{X1+X2}$ и 4 * $X1\&\overline{X2}$ с общими входами.		x75-Адрес 0 0000 0111, с.6-6
03	4 * 2И-НЕ с открытым коллектором	ЛА9	x80-3Ch, п.8.3.1.1. с.8-6
04	6 * НЕ.	ЛН1	

Таблица 10-2. Перечень функций прототипов и аналогов (часть 2 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
04~	8 * НЕ.		x75-Адрес 0 0000 0101, с.6-5
05	6 * НЕ с открытым коллектором	ЛН2	
05~	8 * НЕ с открытым коллектором		x80-3Dh, п.8.3.2.1. с.8-9
06	6 * НЕ с открытым коллектором	ЛН3	
06~	8 * НЕ с открытым коллектором		x80-3Dh, п.8.3.2.1. с.8-9
07	6 буферов с открытым коллектором	ЛП9	
07~	8 буферов с открытым коллектором		x80-3Eh, п.8.3.2.2. с.8-9
08	4 * 2И.	ЛИ1	
08~	4 * X1&X2 и 4 * $\overline{X1}$ &X2 с общими входами.		x75-Адрес 0 0000 1001, с.6-6
10	3 * 3И-НЕ.	ЛА4	
10~	4 * 3И-НЕ.		x80-34h, п.8.3.1.2. с.8-6
11	3 * 3И.	ЛИ3	
11~	4 * 3И.		x80-35h, п.8.3.1.3. с.8-6
12~	2*X1&X2&X3, 2*X1+X2+X3 и 2*X1+X2+X3 с общими входами и 2*НЕ		x75-Адрес 0 0100 1100, с.6-24
13	2 * 4И-НЕ с ТШ.	ТЛ1	
13~	2*X1&X2&X3&X4, 2*X1+X2+X3+X4, 2*X1+X2+X3+X4 и 2*X1+X2+X3+X4 с общими входами типа ТШ.		x75-Адрес 1 0010 0100, с.6-78
14	6 * ТШ с инверсией.	ТЛ2	
14~	8 * НЕ.		x75-Адрес 0 0000 0101, с.6-5
16	6 * НЕ с открытым коллектором	ЛН5	
16~	8 * НЕ с открытым коллектором		x80-3Dh, п.8.3.2.1. с.8-9
17	6 буферов, открытый коллектор		
17~	8 буферов с открытым коллектором		x80-3Eh, п.8.3.2.2. с.8-9
20	2 * 4И-НЕ.	ЛА1	
20~	2 * X1&X2&X3&X4, 2 * X1+X2+X3+X4, 2 * X1+X2+X3+X4 и 2 * X1+X2+X3+X4 с общими входами.		x75-Адрес 1 0010 0100, с.6-78
21	2 * 4И.	ЛИ6	
21~	2 * X1&X2&X3&X4, 2 * X1+X2+X3+X4, 2 * X1+X2+X3+X4 и 2 * X1+X2+X3+X4 с общими входами.		x75-Адрес 1 0010 0110, с.6-78
27	3 * 3ИЛИ-НЕ.	ЛЕ4	
27~	4 * 3ИЛИ-НЕ.		x80-36h, п.8.3.1.4. с.8-6
28	4 * 2ИЛИ-НЕ.	ЛЕ5	
28~	4 * $\overline{X1+X2}$ и 4 * X1& $\overline{X2}$ с общими входами.		x75-Адрес 0 0000 0111, с.6-6
30	8И-НЕ.	ЛА2	
30~	13И с парафазными выходами.		x80-x38, п.8.3.1.9. с.8-8
32	4 * 2ИЛИ.	ЛЛ1	
32~	4 * X1+X2 и 4 * $\overline{X1}$ +X2 с общими входами.		x75-Адрес 0 0000 1010, с.6-7
34	6 буферов.		
34~	8 буферов.		x75-Адрес 0 0000 0001, с.6-5

Таблица 10-2. Перечень функций прототипов и аналогов (часть 3 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
37	4 * 2И-НЕ.	ЛА12	
37~	4 * $\overline{X1 \& X2}$ и 4 * $\overline{X1 + X2}$ с общими входами.		x75-Адрес 0 0000 0110, с.6-6
38	4 * 2И-НЕ, открытый коллектор	ЛА13	x80-3Ch, п.8.3.1.1. с.8-6
42	Дешифратор из 4 в 10 с инверсией.		
42~	Дешифратор из 4 в 16 с инверсией, запрет (установка) по 2ИЛИ.		x80-04h, п.8.3.4.4. с.8-14
45	Дешифратор из 4 в 10 с инверсией.		
45~	Дешифратор из 4 в 16 с инверсией, запрет (установка) по 2ИЛИ.		x80-04h, п.8.3.4.4. с.8-14
47	Дешифратор 7-сегментного индикатора с общим анодом (активный «0»), гашение, последовательное гашение и тест «0», открытый коллектор, «обрезанные» символы «6» и «9».		
47~	Дешифратор 7-сегментного индикатора с общим анодом (активный «0»), гашение, последовательное гашение и тест «0», открытый коллектор		x78-30h, п.7.3.3.7. с.7-17
47~	Дешифратор 7+1-сегментного индикатора с общим анодом (активный «0»), гашение и тест «1».		x74-6Dh, п.5.3.5.7. с.5-20
48	Дешифратор 7-сегментного индикатора с общим катодом (активная «1»), гашение, последовательное гашение и тест «0».		
48~	Дешифратор 7-сегментного индикатора с общим катодом (активная «1»), гашение и тест «1».		x74-6Eh, п.5.3.5.8. с.5-20
51	2 * 2И объединенные по 2ИЛИ-НЕ, 2 * 3И объединенные по 2ИЛИ-НЕ.		
51~	2 * (2 * 4И объединенные по 2ИЛИ), парафазный выход.		x80-3Ah, п.8.3.1.6. с.8-7
51~	2 * (2 * 4ИЛИ объединенные по 2И), парафазный выход.		x80-3Bh, п.8.3.1.7. с.8-7
54	4 * 2И объединенных по 4ИЛИ-НЕ.	ЛР13	
54~	4 * 4И + 2И объединенные по 5ИЛИ, парафазный выход.		x80-2Ah, п.8.3.1.8. с.8-7
54~	2 * 2И + 2 * 3И объединенные по 4ИЛИ-НЕ, парафазный выход.		x74-2Fh, п.5.3.1.4. с.5-11
58	2 * 2И объединенные по 2ИЛИ; 2 * 3И объединенные по 2ИЛИ.		
58~	2 * (2 * 4И объединенные по 2ИЛИ с парафазным выходом).		x80-3Ah, п.8.3.1.6. с.8-7
73	2 * JK триггер по спаду, асинхронный сброс «0», парафазный выход.		
73~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30
74	2 * D триггер по фронту, асинхронная установка и сброс «0», парафазный выход.	ТМ2	x80-2Bh, п.8.3.6.1. с.8-17
74~	2 * пара D триггеров, один по фронту, второй по спаду, общие попарно входы, асинхронная установка и сброс «1», запрет загрузки «0», парафазный выход.		x74-4Eh, п.5.3.10.3. с.5-27
75	2 * 2-разрядная защелка «0», парафазный выход.	ТМ7	
75~	4 * защелка «0», парафазный выход.		x74-5Ch, п.5.3.10.4. с.5-28
75~	4 * защелка «1», парафазный выход.		x74-5Dh, п.5.3.10.4. с.5-28
76	2 * JK триггер по спаду, асинхронная установка и сброс «0», парафазный выход.		

Таблица 10-2. Перечень функций прототипов и аналогов (часть 4 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
76~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30
77	2 * 2-разрядная защелка «0».	ТМ5	
77~	4 * защелка «0», парафазный выход.		x74-5Ch, п.5.3.10.4. с.5-28
78	2 * JK триггер по общему спаду, парафазный выход, асинхронная раздельная установка «0», асинхронный общий сброс «0».		
78~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30
83	4-разрядный полный сумматор с быстрым переносом.	ИМ3	x74-76h, п.5.3.7.3. с.5-24
85	4-разрядный компаратор беззнаковых чисел с наращиванием разрядности.		
85~	4-разрядный компаратор беззнаковых чисел с наращиванием разрядности, парафазные выходы < = >.	СП1	x74-66h, п.5.3.3.3. с.5-14
86	4 * 2XOR.	ЛП5	
86~	4 * 2XOR, парафазный выход.		x75-Адрес 0 0000 1000, с.6-6
89	16 * 4-разрядная защелка «1» (RAM), 4-разрядный адрес, выборка «0», инверсный выход, открытый коллектор		x78-3Ah, п.7.3.11.1. с.7-33
95	4-разрядный сдвигатель по спаду, раздельная синхронизация сдвига и загрузки, последовательный вход, сдвиг «0», иначе загрузка.	ИР1	
95~	4-разрядный сдвигатель по фронту, раздельная синхронизация сдвига и загрузки, последовательный вход, сдвиг «1», загрузка «1», асинхронный сброс «1», парафазный выход.		x74-34h, п.5.3.13.5. с.5-37
95~	4-разрядный сдвигатель по спаду, раздельная синхронизация сдвига и загрузки, последовательный вход, сдвиг «1», загрузка «1», асинхронный сброс «1», парафазный выход.		x74-35h, п.5.3.13.6. с.5-37
107	2 * JK триггер по спаду, асинхронный сброс «0», парафазный выход.	ТВ6	
107~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30
112	2 * JK триггер по спаду, асинхронная установка и сброс «0», парафазный выход.	ТВ9	x80-2Ch, п.8.3.6.2. с.8-17
112	2 * JK триггер по спаду, асинхронная установка и сброс «0», парафазный выход.	ТВ9	x80-2Dh, п.8.3.6.3. с.8-18
112~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30
113	2 * JK триггер по спаду, асинхронная установка «0», парафазный выход.	ТВ10	
113~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30
114	2 * JK триггер по общему спаду, раздельная асинхронная установка «0», общий асинхронный сброс «0», парафазный выход.	ТВ11	
114~	2 * пара JK триггеров один по спаду другой по фронту, общие попарно входы, асинхронный сброс и установка «1», парафазный выход.		x74-4Fh, п.5.3.11.1. с.5-30



Таблица 10-2. Перечень функций прототипов и аналогов (часть 5 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
125	4 * буфер, Z-состояние «1».	ЛП8	x78-2Bh, п.7.3.1.1. с.7-7
126	4 * буфер, Z-состояние «0».		x78-2Ch, п.7.3.1.2. с.7-7
128	4 * 2ИЛИ-НЕ.	ЛЕ6	
128~	4 * $\overline{X1+X2}$ и 4 * $X1\&\overline{X2}$ с общими входами.		x75-Адрес 0 0000 0111, с.6-6
132	4 * 2И-НЕ с ТШ.	ТЛЗ	
132~	4 * $\overline{X1\&X2}$ и 4 * $X1+\overline{X2}$ с общими входами.		x75-Адрес 0 0000 0110, с.6-6
133	13И-НЕ.		
133~	13И, парафазный выход.		x80-38h, п.8.3.1.9. с.8-8
133~	13ИЛИ, парафазный выход.		x80-39h, п.8.3.1.10. с.8-8
136	4 * 2XOR.	ЛП5	
136~	4 * 2XOR, парафазный выход.		x75-Адрес 0 0000 1000, с.6-6
137	Дешифратор из 3 в 8 с инверсией, защелка адреса «1», запрет (установка) по 2ИЛИ с одним инверсным входом.		x80-2Eh, п.8.3.4.1. с.8-13
137~	Дешифратор из 3 в 8 с инверсией, защелка адреса «0», запрет (установка) по 2ИЛИ с одним инверсным входом.		x74-6Ch, п.5.3.5.6. с.5-19
138	Дешифратор из 3 в 8 с инверсией, запрет (установка) по 2ИЛИ с одним инверсным входом.		x80-2Fh, п.8.3.4.2. с.8-13
139	2 * дешифратор из 2 в 4 с инверсией, запрет (установка) «1».	ИД14	x80-30h, п.8.3.4.3. с.8-14
139~	2 * дешифратор из 2 в 4, инверсия «1», запрет (сброс) одного по 2ИЛИ с одним инверсным входом, второго по 2ИЛИ.		x74-67h, п.5.3.5.1. с.5-17
139~	2 * дешифратор из 2 в 4 с инверсией, запрет (установка) «1», возможностью объединения в дешифратор из 3 в 8.		x78-28h, п.7.3.3.1. с.7-14
145	Дешифратор из 4 в 10 с инверсией, открытый коллектор	ИД10	x78-31h, п.7.3.3.2. с.7-14
147	Шифратор 9-разрядного унитарного инверсного кода в инверсный BCD.	ИВ3	x80-31h, п.8.3.3.1. с.8-12
147~	Шифратор 10-разрядного унитарного кода в BCD.		x74-63h, п.5.3.4.4. с.5-16
148	Шифратор 8-разрядного унитарного инверсного кода в инверсный двоичный с наращиванием разрядности.	ИВ1	x80-32h, п.8.3.3.2. с.8-12
148~	Шифратор 8-разрядного унитарного кода в двоичный с наращиванием разрядности.	ИВ1	x74-61h, п.5.3.4.2. с.5-15
150	Мультиплексор из 16 в 1 с инверсией, запрет (установка) «0».	КП1	
150~	Мультиплексор из 16 в 1 с инверсией, запрет (установка) «1».		x78-04h, п.7.3.2.1. с.7-10
151	Мультиплексор из 8 в 1, парафазный выход, запрет (сброс) «1».	КП7	x80-33h, п.8.3.5.1. с.8-16
152	Мультиплексор из 8 в 1 с инверсией.	КП5	
152~	Мультиплексор из 8 в 1, парафазный выход, запрет (сброс) «1».		x80-33h, п.8.3.5.1. с.8-16
153	2 * мультиплексор из 4 в 1, запрет (сброс) «1», общий адрес.	КП2	
153~	2 * мультиплексор из 4 в 1, общий адрес, парафазный выход.		x74-7Bh, п.5.3.6.6. с.5-22
154	Дешифратор из 4 в 16 с инверсией, запрет (установка) по 2ИЛИ.	ИД3	x80-04h, п.8.3.4.4. с.8-14
155	2 * дешифратор из 2 в 4 с инверсией, общий адрес, запрет (установка) 1-го по 2И, 2-го по 2И с одним инверсным входом.	ИД4	x78-25h, п.7.3.3.3. с.7-15
156	2 * демультимплексор из 1 в 4 с инверсией, общий адрес, запрет (установка) «1», прямой вход у одного, инверсный у другого, открытый коллектор	ИД6	x78-32h, п.7.3.3.4. с.7-15

Таблица 10-2. Перечень функций прототипов и аналогов (часть 6 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
157	4-разрядный мультиплексор из 2 в 1, запрет (сброс) «1».	КП16	
157~	4-разрядный мультиплексор из 2 в 1, запрет (установка) «1», парафазный выход.		x74-7Dh, п.5.3.6.8. с.5-23
158	4-разрядный мультиплексор из 2 в 1 с инверсией, запрет (установка) «1».	КП18	
158~	4-разрядный мультиплексор из 2 в 1, запрет (установка) «1», парафазный выход.		x74-7Dh, п.5.3.6.8. с.5-23
160	Синхронный счетчик M10 по фронту, асинхронный сброс «0», синхронная загрузка «0», разрешение счета по 2И.		x80-10h, п.8.3.10.1. с.8-27
160A	Синхронный счетчик M10 по фронту, асинхронный сброс «0», синхронная загрузка «0», разрешение счета по 2И.		x78-10h, п.7.3.8.1. с.7-26
161	Синхронный счетчик M16 по фронту, асинхронный сброс «0», синхронная загрузка «0», разрешение счета и разрешение переноса «1».	ИЕ10	x80-11h, п.8.3.10.2. с.8-27
161~	Синхронный реверсивный счетчик M16 по фронту, асинхронный сброс «1», синхронная загрузка «1», разрешение счета по 2И, UP «0».		x74-06h, п.5.3.15.5. с.5-50
161~	Синхронный реверсивный счетчик M16 по спаду, асинхронный сброс «1», синхронная загрузка «1», разрешение счета по 2И, UP «0».		x74-07h, п.5.3.15.6. с.5-50
162	Синхронный счетчик M10 по фронту, синхронный сброс и загрузка «0», разрешение счета по 2И.	ИЕ11	x78-11h, п.7.3.8.2. с.7-26 x80-12h, п.8.3.10.3. с.8-28
163	Синхронный счетчик M16 по фронту, синхронный сброс и загрузка «0», разрешение счета по 2И.	ИЕ18	x80-13h, п.8.3.10.4. с.8-28
163~	Синхронный реверсивный счетчик M16 по фронту, синхронный сброс и загрузка «1», разрешение счета по 2И, UP «0».		x74-02h, п.5.3.15.1. с.5-48
163~	Синхронный реверсивный счетчик M16 по спаду, синхронный сброс и загрузка «1», разрешение счета по 2И, UP «0».		x74-03h, п.5.3.15.2. с.5-48
164	8-разрядный сдвигатель по фронту, асинхронный сброс «0», последовательный вход по 2И, параллельный выход.	ИР8	x80-1Fh, п.8.3.8.1. с.8-20
164~	8-разрядный сдвигатель по фронту, асинхронный сброс «1», сдвиг «0», последовательный вход по 2И, параллельный выход.		x74-3Ch, п.5.3.13.13. с.5-41
164~	8-разрядный сдвигатель по спаду, асинхронный сброс «1», сдвиг «0», последовательный вход по 2И, параллельный выход.		x74-3Dh, п.5.3.13.14. с.5-41
165	8-разрядный сдвигатель по фронту, асинхронная загрузка «0» иначе сдвиг, запрет сдвига «1», последовательный вход, парафазный последовательный выход.	ИР9	
165~	8-разрядный сдвигатель по фронту, 2 синхровхода по 2ИЛИ, асинхронная загрузка «0», последовательный вход, парафазный последовательный выход.		x80-1Ah, п.8.3.8.2. с.8-20
166	8-разрядный сдвигатель по фронту, асинхронный сброс «0», синхронная загрузка «0» иначе сдвиг, запрет синхронизации «1», последовательный вход, парафазный последовательный выход.	ИР10	
166~	8-разрядный сдвигатель по фронту по 2ИЛИ, асинхронный сброс «0», синхронная загрузка «0» иначе сдвиг, последовательный вход, парафазный последовательный выход.		x78-34h, п.7.3.6.1. с.7-22
168	Синхронный реверсивный счетчик M10 по фронту, синхронная загрузка «0», UP «1», разрешение счета по 2ИЛИ-НЕ.	ИЕ16	x80-14h, п.8.3.10.5. с.8-29

Таблица 10-2. Перечень функций прототипов и аналогов (часть 7 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
168~	Синхронный реверсивный счетчик M10 по фронту, асинхронный сброс «1», синхронная загрузка «1», UP «0», разрешение счета по 2И.		x74-18h, п.5.3.15.21. с.5-57
168~	Синхронный реверсивный счетчик M10 по спаду, асинхронный сброс «1», синхронная загрузка «1», UP «0», разрешение счета по 2И.		x74-19h, п.5.3.15.22. с.5-58
169	Синхронный реверсивный счетчик M16 по фронту, синхронная загрузка «0», UP «1», разрешение счета по 2ИЛИ-НЕ.	ИЕ17	x80-15h, п.8.3.10.6. с.8-29
170	4 * 4-разрядная защелка «1» (RAM), общий вход, общий выход, открытый коллектор, запрет «1», адрес записи, адрес чтения.	ИР32 РП1	
170~	4 * 4-разрядная защелка «1», общий вход, общий парафазный выход, Z-состояние «1», адрес записи, адрес чтения.		x74-5Fh, п.5.3.10.7. с.5-29
173	4-разрядный регистр по фронту, асинхронный сброс «1», загрузка по 2ИЛИ-НЕ, Z-состояние по 2ИЛИ.		x80-1Eh, п.8.3.8.3. с.8-21
173~	4-разрядный регистр по фронту, асинхронный сброс и установка «1», загрузка по 2ИЛИ-НЕ, Z-состояние «1».		x74-42h, п.5.3.14.3. с.5-44
173~	4-разрядный регистр по спаду, асинхронный сброс и установка «1», загрузка по 2ИЛИ-НЕ, Z-состояние «1».		x74-43h, п.5.3.14.4. с.5-44
174	6-разрядный регистр по фронту, асинхронный сброс «0».	ТМ9	
174~	8-разрядный регистр по фронту, асинхронный сброс «0».		x80-22h, п.8.3.8.4. с.8-21
175	4-разрядный регистр по фронту, асинхронный сброс «0», парафазный выход.	ТМ8	x80-23h, п.8.3.8.5. с.8-21
180	8-разрядный генератор паритета с наращиванием разрядности.	ИП2	x78-2Dh, п.7.3.10.1. с.7-31
181	4-разрядная секция АЛУ с входами и выходами переноса, выходом сравнения, логикой ускоренного переноса на 16 арифметических и 16 логических операций.	ИП3	x78-0Ch, п.7.3.10.2. с.7-31
182	Генератор ускоренного переноса с наращиванием разрядности.	ИП4	x78-3Dh, п.7.3.10.3. с.7-31
183	2 * 1-разрядный полный сумматор с переносом.	ИМ5	
183~	3 * 1-разрядный полный сумматор с переносом.		x74-74h, п.5.3.7.1. с.5-24
190	Синхронный реверсивный счетчик M10 по фронту, асинхронная загрузка «0», разрешение счета «0», UP «0».		x80-16h, п.8.3.10.7. с.8-30
190~	Синхронный реверсивный счетчик M10 по фронту, асинхронный сброс «1», синхронная загрузка «1», UP «0», разрешение счета по 2И.		x74-1Ah, п.5.3.15.23. с.5-58
190~	Синхронный реверсивный счетчик M10 по спаду, асинхронный сброс «1», синхронная загрузка «1», UP «0», разрешение счета по 2И.		x74-1Bh, п.5.3.15.24. с.5-59
191	Синхронный реверсивный счетчик M16 по фронту, асинхронная загрузка «0», разрешение счета «0», UP «0».	ИЕ13	x80-17h, п.8.3.10.8. с.8-30
192	Синхронный реверсивный счетчик M10 по фронту, асинхронный сброс «1», асинхронная загрузка «0», отдельные синхровходы UP/DN по 2И, отдельные выходы переноса и заема фронтом.	ИЕ6	x78-12h, п.7.3.8.3. с.7-27
193	Синхронный реверсивный счетчик M16 по фронту, асинхронная загрузка «0», асинхронный сброс «1», отдельные синхровходы UP/DN по 2И, отдельные выходы переноса и заема фронтом.	ИЕ7	x78-13h, п.7.3.8.4. с.7-27
194	4-разрядный реверсивный сдвигатель по фронту, синхронная загрузка, параллельные выходы, последовательные входы, асинхронный сброс «0».	ИР11	x80-1Bh, п.8.3.8.6. с.8-22

Таблица 10-2. Перечень функций прототипов и аналогов (часть 8 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
194~	4-разрядный реверсивный сдвигатель по фронту, синхронная загрузка, парафазные выходы, последовательные входы, асинхронный сброс «1».		x74-30h, п.5.3.13.1. с.5-35
194~	4-разрядный реверсивный сдвигатель по спаду, синхронная загрузка, парафазные выходы, последовательные входы, асинхронный сброс «1».		x74-31h, п.5.3.13.2. с.5-35
195	4-разрядный сдвигатель по фронту, последовательные входы J и не-К, синхронная загрузка «0», асинхронный сброс «0», параллельный выход (последний парафазный).		x80-1Ch, п.8.3.8.7. с.8-22
195~	4-разрядный сдвигатель по фронту, последовательные входы J и не-К, синхронная загрузка «0», асинхронный сброс «1», разрешение сдвига «1», парафазный выход.		x74-32h, п.5.3.13.3. с.5-36
195~	4-разрядный сдвигатель по спаду, последовательные входы J и не-К, синхронная загрузка «0», асинхронный сброс «1», разрешение сдвига «1», парафазный выход.		x74-33h, п.5.3.13.4. с.5-36
196	Асинхронные счетчики M2 и M5 по спаду, общий сброс «0», общая загрузка «0».	ИЕ14	x78-14h, п.7.3.7.1. с.7-24
197	Асинхронные счетчики M2 и M8 по спаду, общий сброс «0», общая загрузка «0».	ИЕ15	x78-15h, п.7.3.7.2. с.7-24
224	4-разрядный синхронный кольцевой FIFO на 16 ячеек, наращивание длины, загрузка фронт, разгрузка спад, Z-состояние «0», асинхронный сброс «0».		x78-3Bh, п.7.3.11.2. с.7-33
237	Дешифратор из 3 в 8, защелка адреса «1», запрет (сброс) по 2ИЛИ с одним инверсным входом.		x78-26h, п.7.3.3.5. с.7-16
237~	Дешифратор из 3 в 8, защелка адреса «0», запрет (сброс) по 2ИЛИ с одним инверсным входом.		x74-6Bh, п.5.3.5.5. с.5-19
238	Дешифратор из 3 в 8, запрет (установка) по 3ИЛИ с одним инверсным входом.	ИД19	
238~	Дешифратор из 3 в 8, запрет (сброс) по 2ИЛИ с одним инверсным входом.		x78-27h, п.7.3.3.6. с.7-16
240	2 * 4-разрядный инвертор, Z-состояние «1».	АП3	x80-26h, п.8.3.2.3. с.8-9
241	4-разрядный буфер, Z-состояние «1», 4-разрядный буфер, Z-состояние «0».	АП4	x80-27h, п.8.3.2.4. с.8-10
242	4-разрядный двунаправленный инвертор, 1-е направление Z-состояние «1», 2-е направление Z-состояние «0».		
242~	8-разрядный двунаправленный инвертор с раздельным управлением Z-состоянием.	ИП6	x78-1Dh, п.7.3.1.3. с.7-7
243	Двунаправленный 4-разрядный буфер, 1-е направление Z-состояние «1», 2-е направление Z-состояние «0».	ИП7	
243~	Двунаправленный 8-разрядный буфер, 1-е направление Z-состояние «1», 2-е направление Z-состояние «0».		x78-1Eh, п.7.3.1.4. с.7-8
244	2 * 4-разрядный буфер, Z-состояние «1».	АП5	x80-0Dh, п.8.3.2.6. с.8-10
244	2 * 4-разрядный буфер, Z-состояние «1».	АП5	x80-28h, п.8.3.2.5. с.8-10
16244	4 * 4-разрядный буфер, Z-состояние «1».		2* x80-0Dh, п.8.3.2.6. с.8-10
245	8-разрядный двунаправленный буфер, Z-состояние «1».	АП6	x80-0Ch, п.8.3.2.7. с.8-11
16245	2 * 8-разрядный двунаправленный буфер, Z-состояние «1».		2* x80-0Ch, п.8.3.2.7. с.8-11

Таблица 10-2. Перечень функций прототипов и аналогов (часть 9 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
1Т45~ 2Т45~ 4Т245~ 4245~	8-разрядный двунаправленный буфер — преобразователь уровней с Z-состоянием.		x83, п.9.1. с.9-2
247	Дешифратор 7-сегментного индикатора с общим анодом (активный «0»), гашение, последовательное гашение и тест «0», открытый коллектор	ИД18	x78-30h, п.7.3.3.7. с.7-17
247~	Дешифратор 7+1-сегментного индикатора с общим анодом (активный «0»), гашение и тест «1».		x74-6Dh, п.5.3.5.7. с.5-20
248	Дешифратор 7-сегментного индикатора с общим катодом (активная «1»), гашение, последовательное гашение и тест «0».		
248~	Дешифратор 7-сегментного индикатора с общим катодом (активная «1»), гашение и тест «1».		x74-6Eh, п.5.3.5.8. с.5-20
253	2 * мультиплексор из 4 в 1, общий адрес, Z-состояние «1».	КП12	
253~	2 * мультиплексор из 4 в 1, общий адрес, парафазный выход, Z-состояние «1».		x78-1Fh, п.7.3.2.2. с.7-10
256	4 * 2-разрядных защелки «1», общий сброс «0», общие входы, адрес загрузки, отдельные выходы		
256~	4 * 2-разрядных защелки «0», общий сброс «1», общие входы, адрес загрузки, отдельные выходы		x74-5Ah, п.5.3.12.9. с.5-34
257	4-разрядный мультиплексор из 2 в 1, Z-состояние «1».	КП11	
257~	4-разрядный мультиплексор из 2 в 1, Z-состояние «1», парафазный выход.		x74-7Ch, п.5.3.6.7. с.5-23
258	4-разрядный мультиплексор из 2 в 1 с инверсией, Z-состояние «1».	КП14	
258~	4-разрядный мультиплексор из 2 в 1, Z-состояние «1», парафазный выход.		x74-7Ch, п.5.3.6.7. с.5-23
259	8 * защелок «1», общий сброс «0», общий вход, адрес загрузки, отдельные выходы		
259~	8 * защелок «0», общий сброс «1», общий вход, адрес загрузки, отдельные выходы		x74-5Bh, п.5.3.12.10. с.5-34
260	2 * 5ИЛИ-НЕ.		
260~	2 * 6ИЛИ с парафазным выходом.		x78-2Eh, п.7.3.1.7. с.7-9
260~	2 * 6И с парафазным выходом.		x78-2Fh, п.7.3.1.8. с.7-9
261	Аппаратный умножитель 2 бита на 4 бита с наращиваемой разрядностью.		x78-3Ch, п.7.3.10.4. с.7-32
266	4 * 2XOR-НЕ с открытым коллектором		
266~	4 * 2XOR, парафазный выход, открытый сток.		x78-33h, п.7.3.1.9. с.7-9
273	8-разрядный регистр по фронту, асинхронный сброс «0».	ИР35	
273~	8-разрядный регистр по фронту, асинхронный сброс «1».		x74-46h, п.5.3.14.8. с.5-46
273~	8-разрядный регистр по спаду, асинхронный сброс «1».		x74-47h, п.5.3.14.9. с.5-46
279	4 * RS триггер, установка и сброс «0».		x78-35h, п.7.3.4.1. с.7-18
279~	4 * RS триггер по «1», парафазный выход.		x74-50h, п.5.3.9.1. с.5-26
279~	4 * RS триггер по «0», парафазный выход.		x74-51h, п.5.3.9.2. с.5-26
280	9XOR (вычислитель паритета), парафазный выход.	ИП5	
280~	3*2XOR и 9XOR с общими входами, парафазный выход.		x74-1Fh, п.5.3.1.3. с.5-10

Таблица 10-2. Перечень функций прототипов и аналогов (часть 10 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
283	4-разрядный сумматор с быстрым переносом.	ИМ6	x74-76h, п.5.3.7.3. с.5-24
289	16 * 4-разрядная защелка «1» (RAM), 4-разрядный адрес, выборка «0», инверсный выход, открытый коллектор		x78-3Ah, п.7.3.11.1. с.7-33
290	Асинхронные счетчики M2 и M5 по спаду, общие установка и сброс по 2И.		x78-16h, п.7.3.7.3. с.7-25
292	Делитель частоты на целую (1...31) степень 2 по фронту по 2ИЛИ, асинхронный сброс «0».		x78-18h, п.7.3.9.1. с.7-29
293	Асинхронные счетчики M2 и M8 по спаду, общий сброс по 2И.		x78-17h, п.7.3.7.4. с.7-25
294	Делитель частоты на целую (1...15) степень 2 по фронту по 2ИЛИ, асинхронный сброс «0».		x78-19h, п.7.3.9.2. с.7-29
295	4-разрядный сдвигатель по спаду, синхронная загрузка «1», последовательный вход, параллельный выход, Z-состояние «0».	ИР16	
295~	4-разрядный сдвигатель по спаду, синхронная загрузка и сброс «1», сдвиг «1», последовательный вход и выход, параллельный выход с Z-состоянием «1».		x74-37h, п.5.3.13.8. с.5-38
297	Компоненты системы цифровой ФАПЧ: фазовые детекторы типа XOR и ECPD, программируемый делитель частоты и счетчик подстройки по фронту, асинхронный сброс «0».		x78-36h, п.7.3.9.3. с.7-30
298	4-разрядный регистр по спаду, мультиплексор из 2 в 1 на входе.	КП13	
298~	4-разрядный регистр по спаду, мультиплексор из 2 в 1 на входе, асинхронный сброс «0».		x78-37h, п.7.3.5.1. с.7-19
299	8-разрядный реверсивный сдвигатель по фронту, асинхронный сброс «0», 2 последовательных входа и 2 выхода, внешняя шина параллельных входов и выходов с Z-состоянием.	ИР24	
299~	8-разрядный реверсивный сдвигатель по фронту, асинхронный сброс «0», 2 последовательных входа, внешняя шина параллельных входов и выходов с Z-состоянием.		x78-3Eh, п.7.3.6.2. с.7-22
323	8-разрядный реверсивный сдвигатель по фронту, синхронный сброс «0», 2 последовательных входа и 2 выхода, внешняя шина параллельных входов и выходов с Z-состоянием.	ИР29	
323~	8-разрядный реверсивный сдвигатель по фронту, синхронный сброс «0», 2 последовательных входа, внешняя шина параллельных входов и выходов с Z-состоянием.		x78-3Fh, п.7.3.6.3. с.7-23
340	2 * 4-разрядный инвертор с ТШ, Z-состояние «1» .		x80-26h, п.8.3.2.3. с.8-9
341	2 * 4-разрядный буфер с ТШ, 1-й Z-состояние «1», 2-й Z-состояние «0».		x80-27h, п.8.3.2.4. с.8-10
344	2 * 4-разрядный буфер с ТШ, Z-состояние «1» .		x80-28h, п.8.3.2.5. с.8-10
348	Шифратор 8-разрядного унитарного инверсного кода в инверсный двоичный, Z-состояние «1».	ИВ2	
348~	Шифратор 8-разрядного унитарного кода в двоичный, Z-состояние «1» и при нулях на входе.		x74-62h, п.5.3.4.3. с.5-16
350	4-разрядный параллельный сдвигатель (коммутатор) на 0, 1, 2 и 3 разряда, Z-состояние «1».		
350~	4-разрядный параллельный сдвигатель (коммутатор) на 0, 1, 2 и 3 разряда, парафазный выход, Z-состояние «1».		x74-6Fh, п.5.3.6.1. с.5-21
352	2 * мультиплексор из 4 в 1 с инверсией, запрет (установка) «1», общий адрес.		
352~	2-разрядный мультиплексор из 4 в 1, общий адрес, парафазный выход.		x74-7Bh, п.5.3.6.6. с.5-22

Таблица 10-2. Перечень функций прототипов и аналогов (часть 11 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
354	Мультиплексор из 8 в 1 с защелкой «1» на входе, защелка адреса «1», парафазный выход, Z-состояние по ЗИЛИ с одним инверсным входом.		x78-20h, п.7.3.2.3. с.7-11
355	Мультиплексор из 8 в 1 с защелкой «1» на входе, защелка адреса «1», парафазный выход, открытый коллектор, отключение по ЗИЛИ с одним инверсным входом.		x78-21h, п.7.3.2.4. с.7-12
356	Мультиплексор из 8 в 1 с регистром по фронту на входе, защелка адреса «1», парафазный выход, Z-состояние по ЗИЛИ с одним инверсным входом.		x78-22h, п.7.3.2.5. с.7-13
363	8-разрядный защелка «1», Z-состояние «1».		x74-55h, п.5.3.12.4. с.5-32
365	6-разрядный буфер, Z-состояние по ЗИЛИ.	ЛП10	
365~	8-разрядный буфер, Z-состояние по ЗИЛИ.		x78-23h, п.7.3.1.5. с.7-8
366	6-разрядный инвертор, Z-состояние по ЗИЛИ.	ЛН6	
366~	8-разрядный инвертор, Z-состояние по ЗИЛИ.		x78-24h, п.7.3.1.6. с.7-8
367	2-разрядный и 4-разрядный буферы, Z-состояние «1».	ЛП11	
367~	2 * 4-разрядный буфер, Z-состояние «1».		x74-2Ch, п.5.3.8.1. с.5-25
368	2-разрядный и 4-разрядный инверторы, Z-состояние «1».		
368~	2 * 4-разрядный инвертор, Z-состояние «1».		x74-2Eh, п.5.3.8.3. с.5-25
373	8-разрядная защелка «0», Z-состояние «1».	ИР22	x80-0Eh, п.8.3.7.1. с.8-19
373	8-разрядная защелка «0», Z-состояние «1».	ИР22	x74-54h, п.5.3.12.3. с.5-32
373~	8-разрядная защелка «1», Z-состояние «1».		x74-55h, п.5.3.12.4. с.5-32
16373	2 * 8-разрядная защелка «0», Z-состояние «1».		2* x80-0Eh, п.8.3.7.1. с.8-19
374	8-разрядный регистр по фронту, Z-состояние «1».	ИР23	x74-44h, п.5.3.14.6. с.5-45
374~	8-разрядный регистр по спаду, Z-состояние «1».		x74-45h, п.5.3.14.7. с.5-45
375	2 * 2-разрядная защелка «0», парафазный выход.		
375~	4 * защелка «0», парафазный выход.		x74-5Ch, п.5.3.10.4. с.5-28
377	8-разрядный регистр по фронту, запись «0».	ИР27	
377~	8-разрядный регистр по фронту, запись «1».		x74-4Ah, п.5.3.14.12. с.5-47
378	6-разрядный регистр по фронту, запись «0».		
378~	8-разрядный регистр по фронту, запись «1».		x74-4Ah, п.5.3.14.12. с.5-47
379	4-разрядный регистр по фронту, запись «0», парафазный выход.		
379~	4-разрядный регистр по фронту, синхронные сброс, установка и запись «1», парафазный выход, Z-состояние «1».		x74-40h, п.5.3.14.1. с.5-43
386	4 * 2XOR.	ЛП5	
386~	4 * 2XOR, парафазный выход.		x75-Адрес 0 0000 1000, с.6-6
390	2 * асинхронный счетчик из 2-х секций М2 и М5 по спаду, общий сброс секций в счетчике «1».	ИЕ20	
390~	Асинхронные счетчики М2 и М5 по спаду, общие установка и сброс по 2И.		x78-16h, п.7.3.7.3. с.7-25
393	2 * асинхронный счетчик М16 по спаду, сброс «1».	ИЕ19	x80-18h, п.8.3.9.1. с.8-26

Таблица 10-2. Перечень функций прототипов и аналогов (часть 12 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
395	4-разрядный сдвигатель по спаду, синхронная загрузка «0», иначе сдвиг, параллельный выход, Z-состояние «1», последовательные вход и выход, асинхронный сброс «0».	ИР25	x80-1Dh, п.8.3.8.8. с.8-23
395~	4-разрядный сдвигатель по фронту, параллельный выход, Z-состояние «1», асинхронный сброс «1», синхронная загрузка «1», сдвиг «1», последовательные вход и выход.		x74-3Ah, п.5.3.13.11. с.5-40
395~	4-разрядный сдвигатель по спаду, параллельный выход, Z-состояние «1», асинхронный сброс «1», синхронная загрузка «1», сдвиг «1», последовательные вход и выход.		x74-3Bh, п.5.3.13.12. с.5-40
396	FIFO 2 по 4 разряда по фронту, отдельные выходы, общий запрет (сброс) «1».		x78-29h, п.7.3.11.3. с.7-33
398	4-разрядный регистр по фронту с мультиплексором из 2 в 1 на входе, парафазный выход.		x74-7Eh, п.5.3.14.5. с.5-45
398	4-разрядный регистр по фронту с мультиплексором из 2 в 1 на входе, парафазный выход.		x78-2Ah, п.7.3.5.2. с.7-19
399	4-разрядный регистр по фронту с мультиплексором из 2 в 1 на входе.		x74-7Eh, п.5.3.14.5. с.5-45
460	Компаратор двух 10-разрядных чисел, выходы равенства и неравенства.		x78-08h, п.7.3.10.5. с.7-32
467	2 * 4-разрядный буфер, Z-состояние «1».		x80-28h, п.8.3.2.5. с.8-10
468	2 * 4-разрядный инвертор, Z-состояние «1».		x80-26h, п.8.3.2.3. с.8-9
533	8-разрядная защелка «0», Z-состояние «1».	ИР40	x74-54h, п.5.3.12.3. с.5-32
534	8-разрядный регистр по фронту с инверсией, Z-состояние «1».	ИР41	x80-24h, п.8.3.8.9. с.8-23
538	Дешифратор из 3 в 8, запрет (сброс) по 4ИЛИ с 2 инверсными входами, инверсия «1», Z-состояние по 2ИЛИ.		
538~	Дешифратор из 3 в 8, запрет (сброс) по 4ИЛИ с 2 инверсными входами, инверсия «1», Z-состояние «1».		x74-6Ah, п.5.3.5.4. с.5-18
539	2 * дешифратор из 2 в 4, запрет (сброс) «1», инверсия «1», Z-состояние «1».		x80-29h, п.8.3.4.5. с.8-15
539~	2 * дешифратор из 2 в 4, запрет (сброс) «0», инверсия «1», Z-состояние «1».		x74-68h, п.5.3.5.2. с.5-17
564	8-разрядный регистр по фронту с инверсией, Z-состояние «1».		x80-24h, п.8.3.8.9. с.8-23
573	8-разрядная защелка «0», Z-состояние «1».	ИР33	x74-54h, п.5.3.12.3. с.5-32
574	8-разрядный регистр по фронту, Z-состояние «1».	ИР37	x74-44h, п.5.3.14.6. с.5-45
594	8-разрядный сдвигатель по фронту с регистром по фронту на выходе, отдельный асинхронный сброс «0», последовательные вход и выход сдвигателя, параллельный выход регистра.		x80-20h, п.8.3.8.10. с.8-24
595	8-разрядный сдвигатель по фронту с регистром по фронту на выходе, сдвигатель: асинхронный сброс «0», последовательные вход и выход, регистр: параллельный выход, Z-состояние «1».		
595~	8-разрядный сдвигатель по фронту с защелкой «0» на выходе, сдвигатель: асинхронный сброс «0», последовательные вход и выход, защелка: параллельный выход, Z-состояние «1».		x80-21h, п.8.3.8.11. с.8-24
640	8-разрядный двунаправленный инвертор, Z-состояние «1», общий выбор направления.		
640~	8-разрядный двунаправленный инвертор, поканальный выбор направления и Z-состояния.		x78-1Dh, п.7.3.1.3. с.7-7



Таблица 10-2. Перечень функций прототипов и аналогов (часть 13 из 13)

Функция прототип	Краткое описание	Отечественный аналог	Аналог от НПКТЦ: номер разработки - адрес (hex или bin), ссылка
643	8-разрядный двунаправленный буфер-инвертор, Z-состояние «1», общий выбор направления		
643~	8-разрядный двунаправленный инвертор, поканальный выбор направления и Z-состояния.		x78-1Dh, п.7.3.1.3. с.7-7
646	8-разрядный двунаправленный буфер с регистрами по фронту на каждом входе, Z-состояние, сквозная передача, загрузка в регистр, выдача из регистра, разрыв.		x80-08h, п.8.3.8.12. с.8-25
16646	16-разрядный двунаправленный буфер с регистрами по фронту на каждом входе, Z-состояние, сквозная передача, загрузка в регистр, выдача из регистра, разрыв.		2* x80-08h, п.8.3.8.12. с.8-25
697	Синхронный реверсивный счетчик M16 по фронту, асинхронный сброс «0», синхронная загрузка «0», UP «1», счет по 2ИЛИ-НЕ, регистр по фронту на выходе счетчика, мультиплексор из 2 в 1 на выходах регистра и счетчика, Z-состояние «1».		x78-1Ch, п.7.3.8.5. с.7-28
952	8-разрядный регистр (А) и сдвигатель (В) по фронту, внешняя магистраль с Z-состоянием, возможность обмена регистров А и В, последовательные вход и выход.		x78-38h, п.7.3.5.3. с.7-20
962	8-разрядный регистр (А) и сдвигатель (В) по фронту, внешняя магистраль с Z-состоянием, возможность обмена регистров А и В, последовательные вход и выход.		x78-39h, п.7.3.5.4. с.7-21
4030	4 * 2XOR.	ЛП2	
4030~	4 * 2XOR, парафазный выход.		x75-Адрес 0 0000 1000, с.6-6
4070	4 * 2XOR.	ЛП14	
4070~	4 * 2XOR, парафазный выход.		x75-Адрес 0 0000 1000, с.6-6
4075	3 * ЗИЛИ.		
4075~	4 * ЗИЛИ.		x80-37h, п.8.3.1.5. с.8-7
4077	4 * 2XOR-НЕ.		
4077~	4 * 2XOR, парафазный выход.		x75-Адрес 0 0000 1000, с.6-6
4520	2 * синхронных счетчика M16 по фронту или по спаду, асинхронный сброс «1».		x80-19h, п.8.3.10.9. с.8-31

#### 10.4. Литература

1. Нефедов А.В. и др. Зарубежные интегральные микросхемы для промышленной электронной аппаратуры. Под ред. Ю.Ф. Широкова. М.: Энергоатомиздат, 1989г.
2. Шило В.Л. Популярные микросхемы КМОП. Справочник. М.: «Ягуар», 1993г.
3. Logic Guide. © 2014 Texas Instruments Incorporated.
4. Logic Selection Guide. © 2004 Texas Instruments Incorporated.