

## СИНТЕЗ САМОСИНХРОННЫХ КОМБИНАЦИОННЫХ СЕКЦИЙ ФУНКЦИОНАЛЬНЫМ МЕТОДОМ\*

Л. П. Плеханов<sup>1</sup>

**Аннотация:** Для разработки самосинхронных (СС) электронных схем, обладающих уникальными свойствами, необходимы специальные методы. Комбинационные схемы могут быть построены из нескольких секций, представляющих собой множество элементов, выполняющих параллельные функциональные преобразования. Известный событийный метод синтеза СС-схем имеет лишь теоретическое значение и непригоден для реального проектирования. В предлагаемом функциональном методе работа секции описывается не событиями (переключениями элементов), а логическими функциями и уравнениями. Метод заключается в составлении и решении логических уравнений. Метод решает задачу синтеза в самом общем виде и позволяет подбирать элементы для реализации из полузаказных или заказных библиотек.

**Ключевые слова:** самосинхронные схемы; асинхронные схемы; синтез схем

**DOI:** 10.14357/08696527170208

### 1 Введение

Самосинхронные схемы обладают уникальными свойствами по сравнению с другими типами схем, синхронными или асинхронными. К ним относятся отсутствие состязаний, отказобезопасность, правильность функционирования в максимально широком диапазоне внешних условий (температуры и напряжения питания) и некоторые другие. Эти свойства были обоснованы теоретически и проверены экспериментально [1–3].

Многие схемы в цифровой схемотехнике относятся к комбинационным. Это различные варианты арифметико-логических устройств (АЛУ), сумматоров, мультиплексоров, умножителей, делителей и др. Схемы с памятью часто тоже имеют комбинационную часть, поэтому синтез комбинационных схем в СС-исполнении является актуальным.

В классическом событийном подходе известен метод синтеза СС-схем по диаграммам изменения (ДИ) [4]. Как исходные данные в нем разработчик должен подготовить замкнутую ДИ без входов и выходов, описывающую процесс переключений элементов. Метод заключается в проверке корректности ДИ и пе-

\*Исследование выполнено при частичной финансовой поддержке по Программам фундаментальных исследований 2017 г. Президиума РАН (проект 0063-2016-0015) и подпрограмме № 4 ОНИТ РАН на 2016 г. (проект 0063-2016-0018).

<sup>1</sup>Институт проблем информатики Федерального исследовательского центра «Информатика и управление» Российской академии наук, lplekhanov@inbox.ru

реводе ее описания в логические функции элементов. Построение корректной ДИ для реальных схем — практически невыполнимая задача, так как надо описать все возможные состояния схемы в замкнутом виде с учетом того, что процессы, связанные с операцией «ИЛИ», особенно громоздки. Корректность ДИ в методе эквивалентна свойству полумодулярности (теоретическая база самосинхронности), а результирующая схема получается также замкнутой. Метод ДИ логично назвать не синтезом, а конверсией, так как основное свойство схемы — полумодулярность (как и самосинхронность) не появляется в результате синтеза, а должно быть заранее обеспечено.

В функциональном подходе [5, 6] предлагается построить СС-схему по нескольким исходным логическим функциям, описывающим требуемое функциональное преобразование. Описание имеет традиционный вид: выходы в зависимости от входов.

Секция представляет собой часть комбинационной схемы и включает множество функций/элементов, выполняющих *параллельные* функциональные преобразования.

В рамках такого подхода синтез комбинационных СС-схем и, в частности, СС-секций описан в [6]. Для СС-секций там предложен табличный метод. Табличные методы имеют известный недостаток быстрого возрастания размера таблиц при увеличении числа аргументов (входов элементов). Кроме того, табличные методы оперируют конкретными значениями — нулями и единицами, что не позволяет выявить какие-либо общие закономерности.

В статье предлагается новый метод синтеза СС-секций на основе функционального подхода — описания задачи в логических функциях и уравнениях и решения логических уравнений. Метод позволяет подойти к синтезу с более общих позиций и сделать процедуру решения более формальной и в итоге более простой.

## 2 Исходные определения

Важным аспектом для синтеза является способ построения элементов и технология изготовления схем. В данной статье будут рассматриваться схемы, изготавливаемые по наиболее распространенной КМДП (комплементарная структура металл–диэлектрик–полупроводник) технологии.

В соответствии с теорией [7] элементом СС-схем КМДП-технологии будем считать однокаскадный элемент с одним выходом. В таком элементе цепи перезаряда нагрузки на выходе управляются транзисторами, затворы которых непосредственно соединены со входами элемента.

*Самосинхронной секцией* будем называть комбинационную СС-схему, реализованную на однокаскадных элементах КМДП-технологии с одним выходом.

Из-за особенностей построения СС-схем: парафазного кодирования информации, индикации и некоторых других — целесообразно синтезировать парал-

тельные функциональные преобразования не по одной функции, а по несколько одновременно, что позволяет получать более оптимальные решения.

На практике для СС-схем используется самосинхронное кодирование, называемое *парафазным со спейсером* (ПФС) [1]. В этом кодировании каждый исходный информационный бит представляется двумя битами: бит 0 — битами 01, бит 1 — битами 10, спейсерное (промежуточное) состояние кодируется одинаковыми битами 00 или 11, оставшееся состояние, противоположное спейсерному (11 или 00), запрещено. Соответственно каждая исходная переменная (сигнал в схеме) представляется двумя переменными, которые будем называть *ПФС-переменными*.

Функциональное преобразование для реализации в СС-секции задается множеством исходных (некодированных) логических функций, которые будем называть монофункциями, или *М-функциями*. Множество М-функций назовем *М-секцией*.

Функции, полученные после ПФС-кодирования, будем называть *ПФС-функциями*; ПФС-функций будет вдвое больше, чем М-функций.

В СС-схемах для обеспечения отказобезопасности необходима индикация сигналов на выходах схемы [1]. Применительно к СС-секциям это значит, что на ее выходах можно индицировать часть ее входов, а оставшаяся часть будет индицирована в других местах содержащей эту секцию СС-схемы. Подразумевается также, что выходы СС-секции будут индицироваться в содержащей схеме. В задаче синтеза СС-секции поэтому задаются некоторые входы для индикации (от ни одного до всех).

В функциональном подходе [6] индикация означает, что переход секции в очередную (спейсерную или рабочую) фазу своей работы должен остановиться при возникновении константной неисправности типа залипания на 0 или 1 любого заданного для индикации входа секции. Для выполнения этого условия в СС-секции кроме элементов, реализующих ПФС-функции, могут появиться дополнительные элементы — индикаторы.

Обозначим:  $M$  — число М-функций;  $N$  — число входов М-секции (число различных аргументов М-функций);  $K$  — количество индикаторов;  $x_i$  — входная переменная М-секции,  $i = 1, \dots, N$ , она же первая ПФС-переменная после ПФС-кодирования;  $y_i$  — вторая ПФС-переменная после кодирования, сопряженная с  $x_i$ ;  $F_m(x_1, \dots, x_N)$  — М-функция,  $m = 1, \dots, M$ ;  $U_m(x_i, y_i)$  — первая функция выхода СС-секции, соответствующая  $F_m$ ;  $V_m(x_i, y_i)$  — вторая функция выхода, сопряженная с  $U_m$ ;  $I_k(x_i, y_i)$  — функция индикатора,  $k = 1, \dots, K$ ;  $s_1$  и  $s_2$  — значения входного и выходного спейсеров всей СС-секции соответственно.

Одно из основных требований соблюдения самосинхронности состоит в том, что все функции, выполняемые в СС-секции, должны быть монотонными по Варшавскому [1] по каждому аргументу. *Монотонная* функция по Варшавскому — это либо изотонная, либо антитонная функция. Функция  $F$  будет *изотонной* по аргументу  $z$ , если  $F_{z=1} \geq F_{z=0}$ , и *антитонной*, если  $F_{z=1} \leq F_{z=0}$ .

Однокаскадный элемент КМДП-технологии всегда выполняет антитонную функцию по всем аргументам, такой элемент будем называть *антитонным*.

Антитонный элемент, к выходу которого подключен инвертор, будет выполнять изотонную функцию по всем аргументам, и его будем называть *изотонным*.

И тот и другой тип элемента допустим для реализации СС-схем. Если значения входного и выходного спейсеров различны, СС-секция будет реализована на антитонных элементах, если одинаковы — то на изотонных.

Критерием оптимальности при синтезе может служить либо быстродействие, либо затраты в транзисторах.

Быстродействие антитонного элемента зависит от его индекса задержки (ИЗ): чем он больше, тем меньше быстродействие.

*Индекс задержки* антитонного элемента есть максимальное число последовательно соединенных транзисторов в цепи перезаряда его нагрузки. Для изотонного элемента этот индекс принимается равным ИЗ антитонной части плюс 1.

Быстродействие всей СС-секции будем оценивать как максимальный ИЗ ее элементов.

Затраты в транзисторах складываются из суммы транзисторов реализации СС-секции, включая индикаторы, и затрат на дальнейшую индикацию при наличии в ней индикаторов. Вторая составляющая зависит от последующих схем индикации и в реальных схемах «стоит» в среднем не менее 7 транзисторов на один индикатор [6].

Далее приняты такие обозначения логических операций: « $\wedge$ » — отрицание; « $\vee$ » — операция ИЛИ; « $\oplus$ » — сумма по модулю 2; отсутствие символа — операция И.

Следуя [1], будем отождествлять имя элемента с именем его выходного сигнала.

### 3 Постановка задачи

Процедура синтеза будет аналогична при различных сочетаниях входного и выходного спейсеров  $s_1$  и  $s_2$ . Разница будет состоять в изотонности или антитонности получаемых функций элементов. Поэтому для определенности и простоты примем значения спейсеров  $s_1 = 0$  и  $s_2 = 1$ . В этом случае функции элементов должны быть антитонными.

Таким образом, исходными данными для синтеза будут:

- М-секция;
- значения спейсеров  $s_1 = 0$  и  $s_2 = 1$ ;
- указание индикации входов СС-секции: какие должны индексироваться на ее выходах;
- критерий оптимизации: быстродействие или затраты в транзисторах.

В результате синтеза должна быть получена СС-секция, удовлетворяющая следующим условиям:

- СС-секция должна содержать  $2M$  элементов, реализующих ПФС-функции, и, возможно, несколько индикаторов;
- все выходные функции секции должны быть антитонными;
- должен быть оптимизирован заданный критерий.

В классическом событийном подходе задача синтеза в подобной постановке не рассматривалась.

## 4 Метод синтеза

Для наглядности процедура решения будет сопровождаться простым примером со следующими исходными данными.

**Пример:**

- М-секция из двух функций ( $M = 2, N = 3$ ):

$$F_1 = x_1x_2; \quad F_2 = x_2x_3;$$

- спейсеры:  $s_1 = 0, s_2 = 1$ ;
- на выходах секции должны индексироваться входы  $x_1$  и  $y_1$ .

Теоретическим обоснованием метода является утверждение 4.4 в [1, с. 92] о том, что двухфазная комбинационная схема является СС тогда и только тогда, когда она индицируема.

Таким образом, в процедуре синтеза необходимо и достаточно выполнить ПФС-кодирование и обеспечить индикацию заданных входов.

Общий порядок решения задачи таков.

На первом этапе из М-функций необходимо получить ПФС-функции. Данное действие будем называть *ПФС-преобразованием*.

Далее будут составляться и решаться логические уравнения для получения общих функций выходов секции.

На последнем этапе для каждого выхода секции подбираются подходящие элементы из принятой библиотеки с учетом заданного критерия оптимизации.

### 4.1 Парафазное со спейсером преобразование

В соответствии с ПФС-кодированием [1] каждой М-функции  $F_m$  соответствуют две ПФС-функции  $P_m$  и  $G_m$ . Для спейсеров  $s_1 = 0$  и  $s_2 = 1$  эти функции должны быть антитонными.

Назовем *ПФС-заменой* замену в выражениях ДНФ (дизъюнктивных нормальных форм) функций вхождения переменных  $x_i$  на  $\wedge y_i$  и замену вхождения  $y_i$  на  $\wedge x_i$  с целью получения антитонной функции. Эта замена правильна, так как переменные  $x_i$  и  $y_i$  в рабочем состоянии взаимно инверсны, а в спейсере обе равны нулю.

Функция  $P_m$  получается путем ПФС-замены из  $F_m$ , функция  $G_m$  получается из  $\wedge F_m$  путем такой же замены.

В примере это будут:

$$P_1 = \wedge y_1 \wedge y_2; \quad G_1 = \wedge x_1 \vee \wedge x_2; \quad P_2 = \wedge y_2 \wedge y_3; \quad G_2 = \wedge x_2 \vee \wedge x_3.$$

Парафазная со спейсером замена позволяет также заменять целиком функцию  $\wedge G_m$  на  $P_m$  и функцию  $\wedge P_m$  на  $G_m$ .

## 4.2 Общие уравнения задачи

Уравнения задачи в общем случае зависят от количества индикаторов в секции. Индикация может быть обеспечена частично за счет информационных выходов секции и частично за счет индикаторов. Поэтому число индикаторов заранее не известно — оно будет определяться в процессе синтеза. При увеличении числа индикаторов упрощаются функции элементов, но увеличиваются затраты секции в транзисторах и может снизиться быстродействие.

Начинать следует с отсутствия индикаторов. Если не удастся решить задачу с текущим количеством индикаторов, то надо увеличить их число и повторить процедуру.

Предельное количество индикаторов  $K = N$ . В этом случае все входы секции индицируются попарно на индикаторах — двухвходовых логических элементах типа 2И-НЕ или 2ИЛИ-НЕ независимо от информационных выходов. Дальнейшее увеличение  $K$  не имеет смысла.

Для примера примем один индикатор:  $K = 1$ .

Задача будет решаться с помощью систем логических уравнений [8].

Уравнения должны отражать специфику СС-схем и требования по индикации.

В дальнейшем считается, что каждое логическое уравнение истинно, т. е. имеет логическое значение 1.

Назовем *набором* совокупность булевых значений входов секции.

Введем специальные функции и уравнения для решения задачи.

### 1. Входы СС-секции.

Функция входного спейсера:

$$S = \wedge x_1 \wedge x_2 \cdots \wedge x_N \wedge y_1 \wedge y_2 \cdots \wedge y_N. \quad (1)$$

Входная рабочая функция:

$$W = (x_1 \oplus y_1) \cdots (x_N \oplus y_N). \quad (2)$$

Сопряженные входы секции не могут одновременно принимать значение, инверсное входному спейсеру, что дает уравнение

$$x_1 y_1 \vee x_2 y_2 \vee \cdots \vee x_N y_N = 0. \quad (3)$$

2. Выходы СС-секции.

Функция выходного спейсера:

$$H = U_1 V_1 U_2 V_2 \cdots U_M V_M I_1 \cdots I_K . \quad (4)$$

Выходная рабочая функция:

$$R = (U_1 \oplus V_1) \cdots (U_M \oplus V_M) (U_1 = P_1) (V_1 = G_1) \cdots \\ \cdots (U_M = P_M) (V_M = G_M) \wedge I_1 \dots \wedge I_K . \quad (5)$$

Последняя функция получена из условий, что в рабочей фазе сопряженные выходы секции должны быть взаимно обратны, а также быть равны ПФС-функциям. Индикаторы должны принимать обратные выходному спейсеру значения.

Сопряженные выходы  $U_m$  и  $V_m$  СС-секции не должны одновременно принимать значение, инверсное выходному спейсеру:

$$\wedge U_1 \wedge V_1 \vee \wedge U_2 \wedge V_2 \vee \cdots \vee \wedge U_M \wedge V_M = 0 . \quad (6)$$

3. Функционирование СС-секции.

Работа секции описывается двумя уравнениями: при появлении спейсерного набора на входе должен появиться спейсерный набор на выходе, а при появлении рабочего набора на входе — рабочий набор на выходе:

$$S \rightarrow H ; \quad W \rightarrow R , \quad (7)$$

где стрелка означает логическое следование (импликацию).

4. Уравнение индикации.

Для индикации одного входа необходимо обеспечить остановку работы СС-секции при его залипании отдельно на 0 и 1. Это требует выполнения двух условий: если вход залипает на значение спейсера  $s_1$  (в данном случае это 0), то выходы секции не должны попасть в рабочую фазу; если залипает на  $\wedge s_1$  (здесь это 1), то выходы секции не должны попасть в спейсер. Условия выражаются уравнением:

$$(S_Z \rightarrow \wedge R) (W_Z \rightarrow \wedge H) , \quad (8)$$

где  $S_Z$  и  $W_Z$  — функции залипания соответственно в спейсере и в рабочей фазе.

Функции залипания выражают состояние, когда неиндицируемые входы уже находятся в соответствующей фазе, а индицируемые — нет.

Для рассматриваемого примера это будут функции:

$$S_Z = (x_1 \vee y_1) \wedge x_2 \wedge x_3 \wedge y_2 \wedge y_3 ; \quad W_Z = \wedge x_1 \wedge y_1 (x_2 \oplus y_2) (x_3 \oplus y_3) . \quad (9)$$

### 4.3 Решение уравнений

Для решения логических уравнений необходимо все переменные, которые в них присутствуют, разделить на три категории:

- (1) неизвестные — переменные (функции), которые требуется определить;
- (2) аргументы — переменные, от которых будут зависеть неизвестные;
- (3) исключаемые — переменные, которые надо исключить из решения.

Решения логических уравнений имеют ряд особенностей [8].

1. Вычисляется условие совместности, т. е. условие существования решения. Это условие накладывается на аргументы. Оно может быть трех типов:
  - (а) тождество (типа  $0 = 0$ ), которое означает, что решение существует при любых аргументах;
  - (б) противоречие (типа  $1 = 0$ ), которое означает, что решения нет ни при каких аргументах;
  - (в) логическое условие, означающее, что решение существует только при выполнении данного условия.
2. Решения (функции неизвестных) могут зависеть от произвольных переменных. Произвольным переменным можно придавать любые значения: константы 0 или 1 или любые функции от аргументов. Наличие произвольных переменных показывает неоднозначность (множественность) решения. Произвольные переменные возникают при вычислении конкретной неизвестной. Поэтому для определенности они будут обозначаться в виде  $SQ$ , где  $Q$  — имя неизвестной, которая «породила» произвольную переменную. Однако никакой связи по значениям между неизвестными и произвольными переменными нет.
3. Вид логических функций для неизвестных зависит от очередности их определения. В частности, каждая следующая по порядку решения неизвестная может зависеть от произвольных переменных всех предыдущих неизвестных.

Рассмотрим систему уравнений общего вида (4)–(8), в которых отсутствуют входные переменные. Конечные решения можно получать из общих решений по мере необходимости подстановкой в них (1), (2) и (9) с учетом (3).

Неизвестными в системе будут функции выходов  $U_1, V_1, \dots, U_M, V_M$ , а аргументами —  $S, W, S_Z, W_Z, P_1, G_1, \dots, P_M, G_M$ , исключаемых нет.

Вычисление условия совместности этих уравнений дает

$$SW \vee SS_Z \vee WW_Z \vee W((P_1 = G_1) \vee \dots \vee (P_M = G_M)) = 0. \quad (10)$$

Это условие должно быть проверено упомянутыми выше подстановками. По факту такая проверка означает проверку правильности составления функций  $S, W, S_Z, W_Z$  и всех ПФС-функций.

Произведение  $SW$  при подстановке должно обращаться в 0. Это означает, что спейсерные и рабочие наборы не должны пересекаться, что является необходимым условием для СС-схем. Два следующих произведения (10) требуют, чтобы функции фаз и их заливаний не пересекались, что необходимо для индикации. Наконец, оставшаяся левая часть (10) требует, чтобы в рабочей фазе ПФС-функции  $P_m$  и  $G_m$  были взаимно инверсны. Это условие должно выполняться по построению ПФС-функций.

Из-за специфики решения логических уравнений искомые функции удобно представлять последовательно, когда каждая следующая функция зависит от предыдущих.

Например, решение для исходных данных примера после упрощений по (10) и ПФС-замен примет вид:

$$\left. \begin{aligned} U_1 &= S \vee WP_1 \vee \wedge W\$U_1; \\ V_1 &= S \vee \wedge U_1 \vee WG_1 \vee \wedge W\$V_1; \\ U_2 &= S \vee W(P_2 \vee U_1V_1 \vee \wedge U_1P_1 \vee \wedge V_1G_1) \vee \wedge W\$U_2; \\ V_2 &= S \vee \wedge U_2 \vee W(G_2 \vee U_1V_1 \vee \wedge U_1P_1 \vee \wedge V_1G_1) \vee \wedge W\$V_2; \\ I_1 &= I_1(S, W, S_Z, W_Z, P_1, G_1, P_2, G_2, U_1, V_1, U_2, V_2, \$I_1). \end{aligned} \right\} \quad (11)$$

(Выражение для индикатора не приводится ввиду громоздкости.)

После подстановки всех зависимых переменных образуются немонотонные функции аргументов. Монотонные решения (в данном случае антитонные) легко получаются из них путем ПФС-замен.

Далее задача состоит в подборе элементов, реализующих монотонные решения.

#### 4.4 Получение функций элементов

Элементы для реализации секции можно подбирать из некоторого множества полузаказной или заказной библиотеки элементов.

После подстановок (1), (2), (9), функций  $P_m$  и  $G_m$ , а также подстановок предыдущих функций каждая из найденных функций представляется в форме неполностью определенной функции (НОФ):

$$D = A \vee B$, \quad (12)$$

где  $\$$  — произвольная переменная.

Назовем *единицами функции* наборы, на которых функция получает значение 1, и *нулями функции* — наборы, на которых она равна 0.

Единицами функции (12) будут корни уравнения  $A = 1$ , а нулями — корни уравнения  $\wedge A \wedge B = 1$ .

Для реализации НОФ типа (12) элементом, имеющим функцию  $E$ , необходимо и достаточно выполнения двух условий:

- (1) единицы функции  $D$  должны содержаться в единицах функции  $E$ ;
- (2) нули функции  $D$  должны содержаться в нулях функции  $E$ .

Эти условия задаются уравнениями:

$$EA = A; \quad \wedge E \wedge A \wedge B = \wedge A \wedge B.$$

После преобразований оба уравнения можно свести в одно:

$$A \wedge E \vee \wedge A \wedge B E = 0. \quad (13)$$

Это уравнение является основным для подбора библиотечных элементов.

Функции из решения (11) и функции элементов  $E$  имеют разные аргументы, поэтому перед проверкой по условию (13) их необходимо привести к единым аргументам: библиотечным или ПФС-переменным — путем перекодировки.

Поскольку искомые функции зависят друг от друга, подбор элементов для всей СС-секции — задача переборная. Можно предложить следующий пошаговый алгоритм.

1. Для первой/очередной найденной функции с помощью условия (13) подобрать и запомнить ряд подходящих элементов в порядке неубывания критерия.
2. Взять первый/очередной элемент из предыдущего ряда и подставить во все последующие функции секции.
3. Выбрать ряд элементов для следующей функции.
4. Подобным образом найти множества элементов для всей секции.
5. Подсчитать общий критерий по первым элементам в рядах.
6. Далее можно вернуться к любой предыдущей функции, выбрать другой элемент и повторить вычисления от нее до конца секции.

Во многих случаях решения получаются более просто.

Обратимся к примеру.

Если в (11) выбрать произвольную переменную  $U_1 = P_1$ , то

$$U_1 = P_1 = \wedge y_1 \wedge y_2,$$

так как функция  $S$ , состоящая из одной импликанты со всеми аргументами, всегда поглощается.

Подставляя функцию  $U_1$  в выражение для  $V_1$ , делая ПФС-замены и полагая  $\$V_1 = G_1$ , получим:

$$V_1 = G_1 = \wedge x_1 \vee \wedge x_2.$$

Аналогично можно найти простые решения:

$$U_2 = P_2 = \wedge y_2 \wedge y_3; \quad V_2 = G_2 = \wedge x_2 \vee \wedge x_3.$$

Подставим найденные функции в решение для индикатора:

$$I_1 = A \vee B \& I_1.$$

В этом выражении обозначено:

$$A = \wedge x_1 \wedge y_1 \wedge x_2 (\wedge x_3 \vee \wedge y_3);$$

$$B = \wedge x_1 \wedge y_1 \vee x_2 \wedge x_3 \wedge y_3 \vee \wedge x_2 \wedge y_2 x_3 \vee \wedge x_2 \wedge y_2 y_3 \vee y_2 \wedge x_3 \wedge y_3 \vee \wedge x_1 \wedge x_3 \wedge y_3.$$

Уравнение для индикаторного элемента получится:

$$(\wedge x_1 \wedge y_1 \wedge x_2 (\wedge x_3 \vee \wedge y_3)) \wedge E \vee (x_1 x_2 x_3 \vee x_1 x_2 y_3 \vee x_1 y_2 y_3 \vee x_1 y_2 x_3 \vee y_1 y_2 x_3 \vee y_1 y_2 y_3 \vee y_1 x_2 y_3 \vee y_1 x_2 x_3 \vee x_1 \wedge x_2 \wedge y_2 \wedge x_3 \wedge y_3) E = 0.$$

Этому уравнению удовлетворяет, например, функция

$$I_1 = E = \wedge x_1 \wedge y_1.$$

Таким образом, определены все функции (элементы) примера.

## 5 Заключение

Предложен метод синтеза комбинационных СС-секций — схем, осуществляющих параллельные функциональные преобразования. В отличие от существующих методов: событийного по диаграммам изменений и ранее предложенного автором табличного метода — данный метод основан на функциональном подходе. В методе для описания и решения задачи используются только логические функции и логические уравнения.

Метод исходит из самых общих уравнений, отражающих свойства СС-схем. Процедура решения позволяет более формально и более просто проводить синтез.

Изложенный подход к синтезу СС-схем и метод решения предлагаются впервые.

## Литература

1. Автоматное управление асинхронными процессами в ЭВМ и дискретных системах // Под ред. В. И. Варшавского. — М.: Наука, 1986. 400 с.
2. Плеханов Л. П., Степченко Ю. А. Экспериментальная проверка некоторых свойств строго самосинхронных схем // Системы и средства информатики, 2006. Вып. 16. С. 476–485.

3. Соколов И. А., Степченков Ю. А., Бобков С. Г. и др. Базис реализации супер-ЭВМ эксафлопного класса // Информатика и её применения, 2014. Т. 8. Вып. 1. С. 45–70.
4. Варшавский В. И., Кишиневский М. А., Кондратьев А. Ю., Розенблюм Л. Я., Таубин А. Р. Модели для спецификации и анализа процессов в асинхронных схемах // Техническая кибернетика, 1988. № 2. С. 171–190.
5. Плеханов Л. П. Проектирование самосинхронных схем: функциональный подход // Проблемы разработки перспективных микро- и наноэлектронных систем: IV Всеросс. научн.-технич. конф. (МЭС-2010): Сб. научных тр. — М.: ИППМ РАН, 2010. С. 424–429.
6. Плеханов Л. П. Основы самосинхронных электронных схем. — М.: Бинوم. Лаборатория знаний, 2013. 208 с.
7. Muller D. E., Bartky W. C. A theory of asynchronous circuits // Symposium (International) on the Theory of Switching Proceedings. — Cambridge, MA, USA: Harvard University Press, 1959. Part 1. P. 204–243.
8. Плеханов Л. П. Логические уравнения в разработке цифровых микроэлектронных устройств // Электронная техника. Сер. 10. Микроэлектронные устройства, 1989. Вып. 5(77). С. 25–28.

*Поступила в редакцию 27.01.17*

---

---

## SYNTHESIS OF SELF-TIMED COMBINATIONAL SECTIONS USING THE FUNCTIONAL METHOD

*L. P. Plekhanov*

Institute of Informatics Problems, Federal Research Center “Computer Science and Control” of the Russian Academy of Sciences, 44-2 Vavilov Str., Moscow 119333, Russian Federation

**Abstract:** Designing of self-timed electronic circuits having unique properties requires special methods. Combinational circuits can consist of several sections representing a variety of elements performing parallel functional transformations. The known event method of self-timed circuit synthesis has theoretical significance only and is unsuitable for real design. The author proposes a new method, which describes functional sections not by events (switches of elements) but by logical functions and equations. The method consists in generating and solving logical equations. The method solves the problem in the most general form and allows choosing elements for circuit implementation from semicustom or custom libraries.

**Keywords:** self-timed circuit; asynchronous circuit; self-timed circuit synthesis

**DOI:** 10.14357/08696527170208

## Acknowledgments

The research was performed under partial financial support of Program of fundamental research 2017 of the Presidium of RAS (project 0063-2016-0015) and subprogram No. 4 of the RAS Department for Nanotechnologies and Information Technologies (ONIT) for 2016 (project 0063-2016-0018).

## References

1. Varshavsky, V. I., ed. 1986. *Avtomatnoe upravlenie asinkhronnymi protsessami v EVM i diskretnykh sistemakh* [Automata control of asynchronous processes in computers and discrete systems]. Moscow: Nauka. 398 p.
2. Plekhanov, L. P., and Yu. A. Stepchenkov. 2006. Eksperimental'naya proverka nekotorykh svoystv strogo samosinkhronnykh skhem [Experimental verification of some properties of strictly self-timed circuits]. *Sistemy i Sredstva Informatiki — Systems and Means of Informatics* 16:476–485.
3. Sokolov, I. A., Y. A. Stepchenkov, S. G. Bobkov, *et al.* 2014. Bazis realizatsii super-EVM eksaflopного класса [Implementation basis of exaflops class supercomputer]. *Informatika i ee Primeneniya — Inform. Appl.* 8(1):45–70.
4. Varshavskiy, V. I., M. A. Kishinevskiy, A. Yu. Kondrat'ev, L. Ya. Rozenblyum, and A. R. Taubin. 1988. Modeli dlya spetsifikatsii i analiza protsessov v asinkhronnykh skhemakh [Models for specification and analysis of processes in asynchronous circuits]. *Tekhnicheskaya kibernetika* [Technical Cybernetics] 2:171–190.
5. Plekhanov, L. P. 2010. Proektirovanie samosinkhronnykh skhem: funktsional'nyy podkhod [Designing of self-timed circuits: A functional approach]. *Vseross. nauchn.-tekhnich. konf. "Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem (MES-2010)"* [Russian Scientific-Technical Conference "Problems of Development of Perspective Micro and Nanoelectronic Systems (MES-2010)"]. Moscow. 1:424–429.
6. Plekhanov, L. P. 2013. *Osnovy samosinkhronnykh elektronnykh skhem* [The basis of self-timed electronic circuits]. Moscow: Binom. Laboratoriya znaniy. 208 p.
7. Muller, D. E., and W. C. Bartky. 1959. A theory of asynchronous circuits. *Symposium (International) on the Theory of Switching Proceedings*. Cambridge, MA: Harvard University Press. 1:204–243.
8. Plekhanov, L. P. 1989. Logicheskie uravneniya v razrabotke tsifrovyykh mikroelektronnykh ustroystv [Logical equations in designing of digital microelectronic devices]. *Electronic Technics. Ser. 10. Microelectronic devices* [Electronic Equipment. Ser. 10. Microelectronic Devices] 5(77):25–28.

*Received January 27, 2017*

## Contributor

**Plekhanov Leonid P.** (b. 1943)— Candidate of Science (PhD) in technology, senior scientist, Institute of Informatics Problems, Federal Research Center “Computer Science and Control” of the Russian Academy of Sciences, 44-2 Vavilov Str., Moscow 119133, Russian Federation; lplekhanov@inbox.ru