

## **Базовые матричные и базовые кристаллы**

Особенности применения базовых матричных и базовых кристаллов .....	1
Серия базовых матричных кристаллов 5503 .....	2
Серия базовых матричных кристаллов 5507 .....	3
Серия базовых матричных и базовых кристаллов 5521 .....	4
Серия базовых матричных и базовых кристаллов 5529 .....	5

## **Полузаказные микросхемы общего применения**

5503ХМ1-289 – драйвер трансформаторной развязки.....	6
5503ХМ1-563 – микросхема фазового детектора и генератора, управляемого напряжением .....	7
5503ХМ1-617– шесть операционных усилителей и стабилизатор напряжения .....	8
5503БЦ7-638 – программируемый генератор импульсов с функцией измерения.....	9
5529ТР015-674 – многофункциональная цифровая микросхема стандартной последовательностной логики .....	10
5529ТР015-675 – многофункциональная цифровая микросхема стандартной комбинационной логики .....	11
5529ТР015-688 – восемь LVDS передатчиков.....	12
5529ТР015-689 – четыре LVDS передатчика и четыре LVDS приемника..	13
5529ТР015-695 – четыре приемопередатчика M-LVDS .....	14
5529ТР015-696 – коммутатор шин LVDS.....	15
5529ТР015-697 – восемь LVDS приемников.....	16
5529ТР015-698 – восемь LVDM передатчиков .....	17
5529ТР015-699 – четыре LVDM передатчика и четыре LVDM приемника .....	18

## **Заказные микросхемы общего применения**

1469ТК015 – микросхема тиристорной защиты .....	19
1469ТК025 и 1469ТК035 – микросхемы тиристорной защиты.....	20

## **Раздел 19**

### **1469TK015 – микросхема тиристорной защиты**

1. Назначение .....	19-2
2. Особенности .....	19-2
3. Описание .....	19-2
4. Назначение выводов.....	19-10
5. Электрические параметры .....	19-11
6. Стойкость к воздействию внешних факторов.....	19-14
7. Корпусное исполнение .....	19-15
8. Обозначение при заказе и в конструкторской документации.....	19-15

## 1. Назначение

Микросхема 1469ТК015 предназначена для защиты микросхем от возникновения тиристорного эффекта и обеспечивают контроль тока потребления защищаемых микросхем и отключения питания этих микросхем при превышении заданного уровня тока потребления.

## 2. Особенности

- технология изготовления по КМОП-технологии на объемном кремнии с топологическими нормами 1,5 мкм;
- напряжение питания от 2,7 до 5,5В;
- ток потребления не более 1 мА;
- температурный диапазон от минус 60 °С до 85 °С;
- задаваемый порог срабатывания защиты от тиристорного защелкивания;
- задаваемые время реакции и время отключения питания при защите от тиристорного эффекта;
- аналоговое регулирование тока нагрузки при срабатывании защиты;
- опциональный дополнительный уровень защиты от тиристорного защелкивания;
- сторожевой таймер с задаваемым временем ожидания;
- сигнализация при срабатывании защиты от тиристорного защелкивания и переходе в режим ожидания сторожевого таймера;
- возможность внешнего управления;
- защита микросхемы от кратковременных сбоев питания;
- разрешение для применения в специальной аппаратуре.

## 3. Описание

Микросхема управляет мощным внешним ключом, установленным в цепь питания, и по падению напряжения на резистивном шунте в цепи питания контролирует ток потребления защищаемых микросхем.

При работе в автоматическом режиме микросхема:

- отслеживает превышение заданного порога напряжения на шунте;
- при превышении заданного порога включает ограничение тока нагрузки;
- при снижении тока нагрузки снимает ограничение и восстанавливает питание защищаемых микросхем;
- при превышении порога срабатывания защиты в течение заданного времени полностью отключает питание защищаемых микросхем;
- через заданный интервал времени с момента полного отключения восстанавливает питание;
- если разрешена работа сторожевого таймера, отслеживает наличие импульсов на входе сторожевого таймера, а при их отсутствии в течение заданного времени выключает питание защищаемых микросхем.

Ток срабатывания защиты определяется номиналом внешнего токосъемного резистора  $R_{ИЗМ}$  и заданными порогами срабатывания и рассчитывается по следующей формуле:

$$I_{СРАБ} = \frac{0,1}{R_{ИЗМ}}$$

Установка задержек срабатывания защиты по току и по сторожевому таймеру осуществляется путем выбора значений емкостей внешних конденсаторов, определяющих частоту соответствующих генераторов микросхемы.

Предусмотрена возможность внешнего управления микросхемой с помощью выводов PWoff, Control и WD\_En.

Микросхема имеет два информационных выхода, позволяющих внешним системам управления определять события срабатывания защиты от тиристорного защелкивания (выход Compare) и по истечении времени ожидания сторожевого таймера (выход WD\_St).

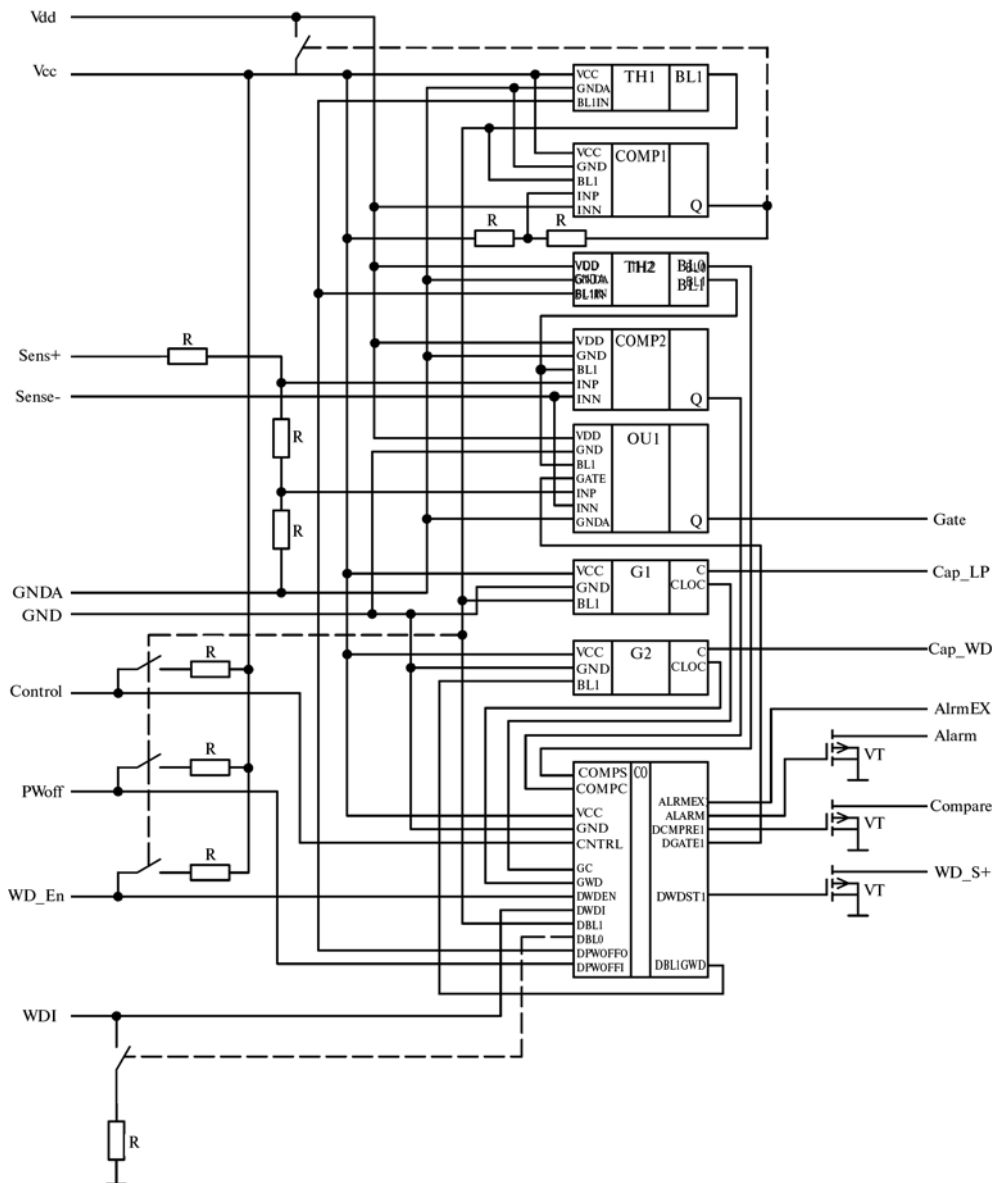
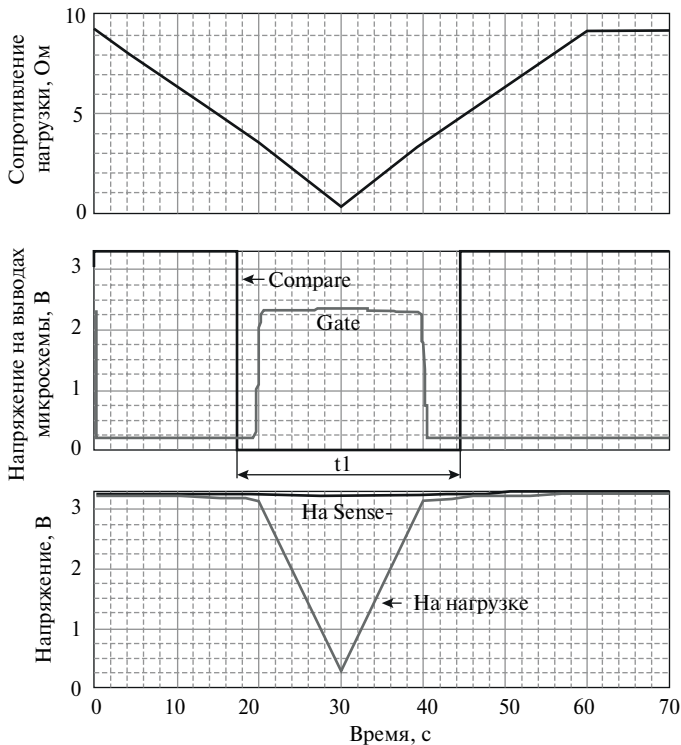


Рисунок 19.1. Функциональная блок-схема микросхемы

Функциональная блок-схема микросхемы приведена на рисунке 19.1. В состав микросхемы входят следующие основные узлы: COMP1 – компаратор питания отслеживает превышение напряжения на выводе Vdd\_C относительно напряжения на выводе Vdd, TH2 – супервизор питания на выводе Vdd, TH1 – супервизор питания на шине Vdd\_C, COMP2 – компаратор, OU1 – усилитель, G1 – генератор тактовой частоты схемы управления защитой по току. Частота генератора задается встроенным конденсатором и внешним конденсатором, подключаемым к выводу Cap\_LP, G2 – генератор тактовой частоты схемы сторожевого таймера. Частота генератора задается встроенным конденсатором и внешним конденсатором, подключаемым к выводу Cap\_WD, CO – цифровая часть микросхемы.

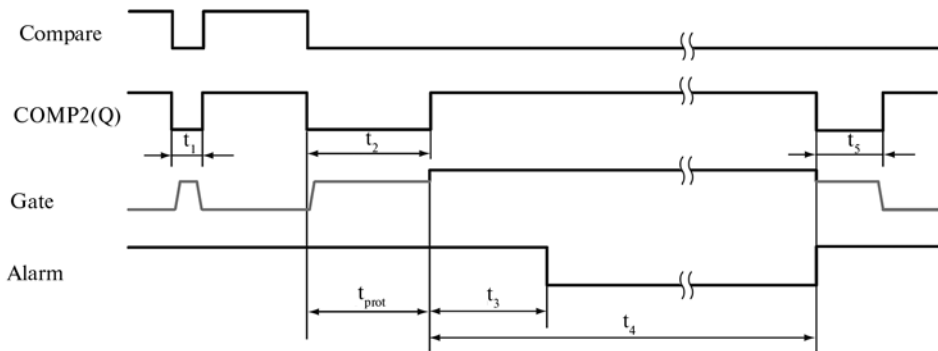
Порог срабатывания, отпущения и режим ограничения по току схемы защиты можно проверить при остановленных генераторах G1 и G2 путем замыкания выводов Cap\_LP и Cap\_WD на «Общий 0В». Работу компаратора COMP2 при этом можно наблюдать на выводе Compare, а усилителя OU1 на выводе Gate. Временные диаграммы функционирования компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и при остановленных генераторах G1 и G2 показаны на рисунке 19.2. При работающих генераторах диаграмма будет отличаться от представленной. Имитация тиристорного эффекта для наглядности представлена в виде медленно изменяющегося сопротивления нагрузки.



**Рисунок 19.2.** Работа компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и остановленных генераторах G1 и G2

Пороговое значение тока нагрузки, при котором срабатывает защита от тиристорного эффекта, задается сопротивлением шунта в цепи питания, включенного между входами Sense+ и Sense-. При превышении порогового значения компаратор COMP2 выдает на вход схемы управления защитой по току сигнал к началу ограничения тока нагрузки, на выводе Compare появляется низкий логический уровень. Вывод Compare можно использовать для проверки правильности выбора порога срабатывания по току. Порог начала ограничения тока нагрузки несколько выше порога компаратора COMP2, поэтому рост уровня сигнала на выходе Gate начинается после появления активного низкого логического уровня на выводе Compare.

Если длительность сигнала Compare не превышает время  $t_{prot}$  (на рисунке 19.2:  $t_1 < t_{prot}$ ), то при снижении тока до порога отпущения сигналы Compare и Gate возвращаются в исходное состояние и питание микросхемы восстанавливается. На рисунке 19.3 показан пример полной временной диаграммы работы микросхемы при защите от тиристорного защелкивания.



**Рисунок 19.3.** Пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания

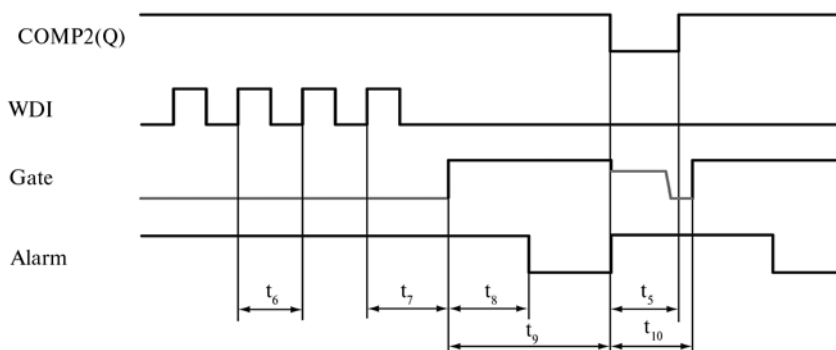
Если сигнал COMP2(Q) о превышении порогового значения от COMP2 превышает  $t_{prot}$ , (на рисунке 19.3:  $t_2 > t_{prot}$ ), то схема управления защитой по току выдает на дифференциальный усилитель OU1 сигнал блокировки, который переводит вывод Gate в высокий логический уровень, т.е. вместо ограничения тока нагрузки происходит полное отключение питания нагрузки. Сигнал на выводе Compare при этом остается в состоянии низкого логического уровня до тех пор, пока не поступят внешние сигналы Control, PWork или не произойдет восстановление питания. Через время, равное  $t_{prot}$  (на рисунке 19.3:  $t_3 = t_{prot}$ ), схема управления устанавливает низкий логический уровень на внешнем выводе Alarm. Использование вывода Alarm для включения дополнительного уровня защиты будет рассмотрено ниже.

По истечении времени  $t_{rec}$  (рисунок 19.3:  $t_4 = 32t_{prot} = t_{rec}$ ) с момента отключения питания нагрузки схема управления восстанавливает высокий логический уровень сигналов Alarm и Gate, дифференциальный усилитель переходит в нормальный режим работы с возможностью ограничения тока нагрузки. Полное восстановление нормального питания нагрузки произойдет при условии спада тока

нагрузки ниже порогового уровня ограничения тока (на рисунке 19.3 в течение времени  $t_5$ ). На этом цикл защиты от тиристорного защелкивания заканчивается.

При включении питания нагрузки из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания схемы защиты от тиристорного эффекта. Чтобы избежать ошибочного отключения питания, следует выбирать  $t_{prot}$  большим, чем длительность пика тока потребления (на рисунке 19.3:  $t_5 < t_{prot}$ ).

На рис. 19.4 показан пример временной диаграммы работы сторожевого таймера микросхемы.



**Рисунок 19.4.** Пример временной диаграммы функционирования сторожевого таймера

При низком логическом уровне на внешнем входе  $WD\_En$  разрешается работа сторожевого таймера. Блокировка сторожевого таймера осуществляется высоким логическим уровнем  $WD\_En$  или срабатыванием защиты от тиристорного защелкивания. Если период сигнала  $WDI$  не превышает  $t_{wdt}$ , происходит сброс внутреннего счетчика сторожевого таймера и питание от нагрузки не отключается (на рисунке 19.4:  $t_6 < t_{wdt}$ ). Если за время  $t_{wdt}$  период сигнала  $WDI$  не завершается, то сторожевой таймер срабатывает и выполняет цикл отключения нагрузки (на рисунке 19.4:  $t_7 = t_{wdt}$ ). Минимальная длительность высокого или низкого уровня сигнала на входе  $WDI$  должна быть не менее одного периода установленной частоты генератора сторожевого таймера.

При срабатывании сторожевого таймера устанавливается низкий уровень сигнала  $WD\_St$ . Высокий уровень на выходе  $WD\_St$  может быть восстановлен подачей высокого логического уровня на вход  $Control$ , или низким логическим уровнем на вход  $PWoff$ , или сбросом по питанию. По истечении времени  $t_{wdt}$  с момента срабатывания сторожевого таймера формируется низкий логический уровень на выводе  $Alarm$  (в примере на рисунке 19.4:  $t_8 = t_{wdt}$ ). Длительность отключения питания нагрузки с момента срабатывания сторожевого таймера равна  $2t_{wdt}$  (в примере на рисунке 19.4:  $t_9 = 2t_{wdt}$ ). После этого сигнал  $Alarm$  возвращается в состояние высокого логического уровня, питание нагрузки восстанавливается и дополнительная защита отключается. При включении нагрузки после цикла срабатывания сторожевого таймера из-за зарядки конденсаторов фильтра питания

возможен бросок тока потребления, превышающий порог срабатывания защиты. Чтобы это процесс не вызвал ложного срабатывания защиты от тиристорного защелкивания,  $t_{prot}$  должно превышать длительность пика тока потребления (на рисунке 19.4:  $t_5 < t_{prot}$ ). Если на вход WDI по-прежнему не поступает периодический сигнал сброса, то цикл отключения по срабатыванию сторожевого таймера повторится через  $t_{wdt}$  (на рисунке 19.4:  $t_{10} = t_{wdt}$ ). Появление низкого уровня на внешнем входе WD\_En приводит к сбросу и выключению сторожевого таймера (т.е. производит немедленное восстановление питания нагрузки), но не влияет на низкий уровень сигнала WD\_St, высокий уровень которого может быть восстановлен подачей высокого логического уровня на вход Control, или низкого логического уровня на вход PWoff, или сбросом по питанию.

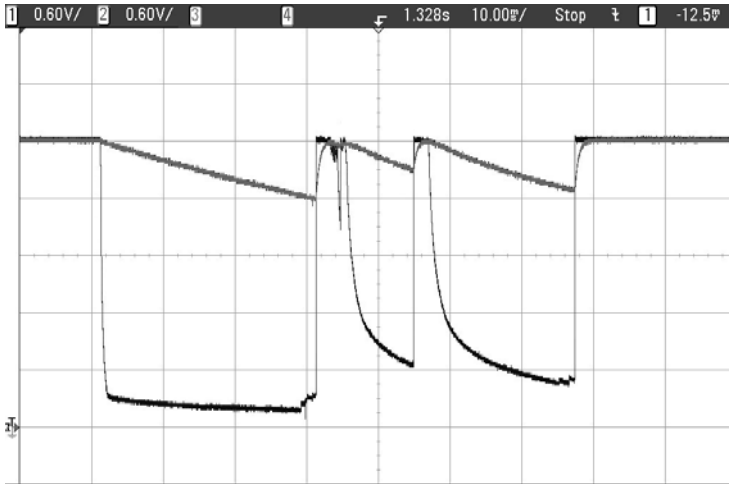
Низкий уровень на входе PWoff позволяет отключить питание нагрузки в любой момент и на произвольное время и возвращает в исходное состояние все узлы микросхемы и устанавливает все выходы в 3-е логическое состояние «отключено». Высокий уровень вывода Gate приводит к отключению питания нагрузки. Нормальное функционирование восстанавливается только при высоком уровне на входе PWoff. Следует обратить внимание на необходимость подключения выводов Control, WD\_En и WDI к конкретному логическому уровню, т.к. при активном низком уровне сигнала PWoff происходит отключение подтяжки этих входов, что может вызвать повышение потребляемого микросхемой тока.

При срабатывании схемы защиты возможно сохранение остаточного питающего напряжения на нагрузке, что может привести к сбоям защищаемых ИМС после восстановления питания. В момент срабатывания дополнительного уровня защиты вывод Alarm отпирает внутренний ключ на основе n-канального МОП транзистора и обеспечивает полную разрядку цепи питания защищаемых ИМС. Сигнал AlarmEX инверсный по отношению к Alarm расширяет возможности управления дополнительной защитой.

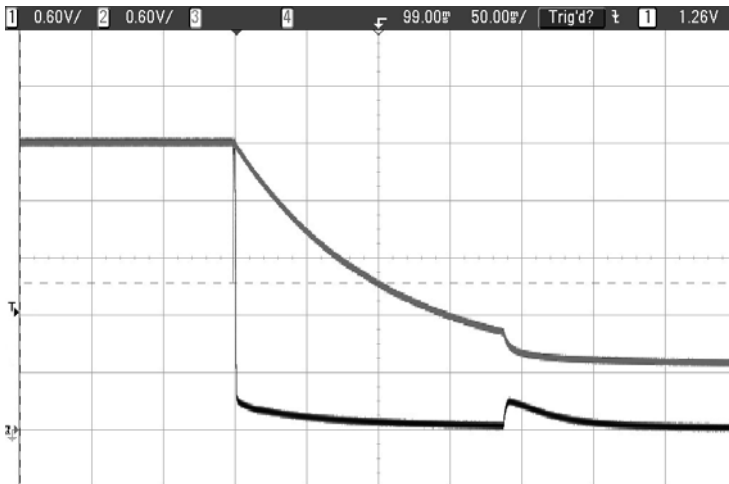
Для индикации состояния микросхемы используются два выхода: Compare и WD\_St. Они позволяют определить, имел ли место факт срабатывания защиты по току или по истечении времени ожидания сторожевого таймера. Восстановить первоначальное состояние этих сигналов можно только с помощью входа Control. Для возвращения сигналов Compare и WD\_St в исходное состояние необходимо подать на вход Control управляющий сигнал высокого уровня длительностью не менее  $t_{prot}$ . Сигналы сброса длительностью менее  $t_{prot}$  игнорируются.

Поскольку существует вероятность кратковременного нарушения питания под воздействием радиационных факторов, предусмотрена возможность резервного питания микросхемы от дополнительного внешнего конденсатора, подключаемого к выводу Vdd\_C. Основной источник питания подключается к выводу Vdd. При нормальном функционировании основного источника потребляемый ток протекает через замкнутые ключи между выводами Vdd\_C и Vdd в виде р-канальных МОП транзисторов, управляемые компаратором COMP1. При снижении напряжения на выводе Vdd из-за сбоя основного источника питания компаратор COMP1 срабатывает и размыкает ключи, после чего питание микросхемы поддерживается за счет внешнего конденсатора. Выбор емкости этого конденсатора позволяет задать время автономного функционирования микросхемы. Примеры осциллограмм напряжений на выводах Vdd и Vdd\_C при нарушении и аварии питания микросхемы приведены на рисунках 19.5 и 19.6.





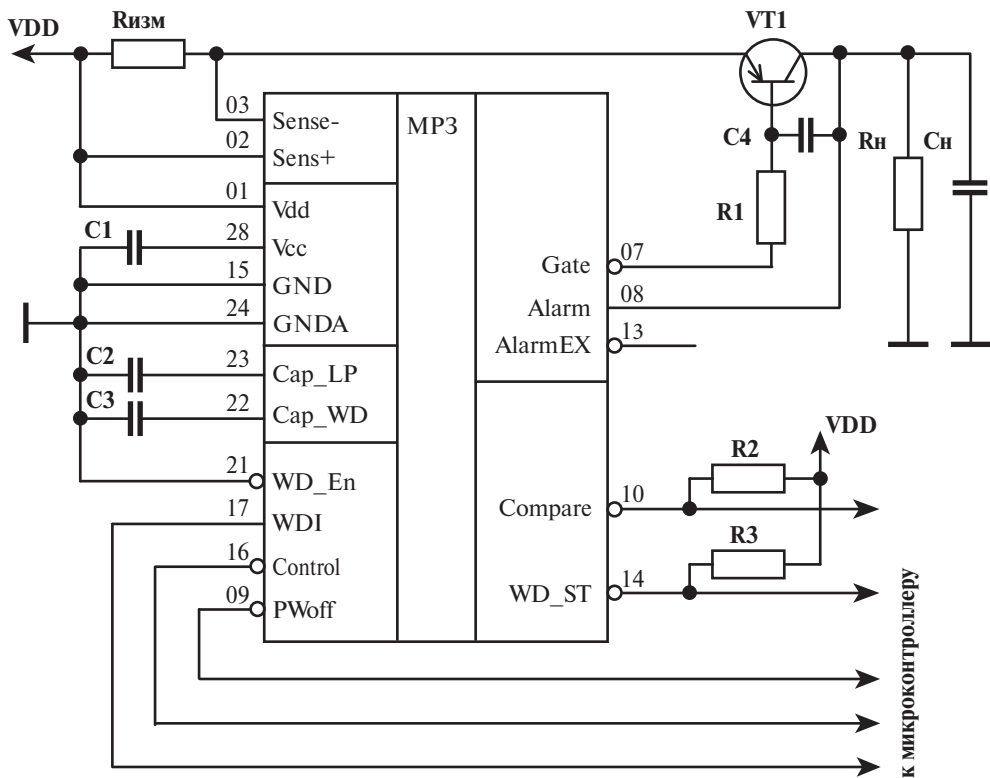
**Рисунок 19.5.** Пример осциллограммы напряжений на выводах Vdd и Vdd\_C при нарушениях питания (черный — Vdd, серый — Vdd\_C, C1=10 мкФ, сторожевой таймер отключен)



**Рисунок 19.6.** Пример осциллограммы напряжений на выводах Vdd и Vdd\_C при аварии питания (черный — Vdd, серый — Vdd\_C, C1=10 мкФ, сторожевой таймер отключен)

Из рисунков 19.5 и 19.6 видно, что момент срабатывания супервизора питания ТН1 произошел через 180 мс после отключения напряжения питания на выводе Vdd.

Условное графическое обозначение и рекомендуемая схема включения микросхемы приведены на рисунке 19.7.



**Рисунок 19.7.** Условное графическое обозначение и рекомендуемая схема включения микросхемы

Назначение внешних элементов схемы:

- Ризм (датчик тока) – низкоомный резистор, предназначен для отслеживания уровня потребляемого нагрузкой тока;
- $R_n$ ,  $C_n$  – эквивалентная нагрузка;
- VT1 – (ключ защиты нагрузки от тиристорного эффекта) – биполярный p-n-p транзистор;
- R1 (резистор задания тока базы) – резистор выбирается так, чтобы открытый VT1 работал в режиме насыщения, при ограничении тока переходил в нормальный активный режим, а при полном отключении питания обеспечивал надежное запираение ключа;
- C1 (конденсатор защиты по питанию) – керамический или полярный электролитический конденсатор, заряд которого обеспечивает нормальное функционирование микросхемы на время нарушения работы основного источника питания VDD;
- C2 (внешний конденсатор схемы защиты от тиристорного защелкивания) – керамический конденсатор, емкость которого определяет частоту тактового генератора, синхронизирующего работу схемы управления защитой от тиристорного защелкивания;

- С3 (внешний конденсатор сторожевого таймера) – керамический конденсатор, емкость которого определяет частоту тактового генератора сторожевого таймера;

- С4 (внешний корректирующий конденсатор ключом защиты) – конденсатор емкостью 0,2мФ;

- R2, R3 (резисторы, обеспечивающие высокие логические уровни выходных сигналов Compare и WD\_St) – высокоомные резисторы подтяжки выводов типа «открытый сток» к питанию, могут использоваться для объединения нескольких аналогичных сигналов от нескольких микросхем защиты «монтажным ИЛИ». Если соответствующие входы контроллера имеют подтяжку к питанию, установка R2 и R3 необязательна;

В данной схеме включения сторожевой таймер включен (вход WD\_En подключен к общему проводу) При отключенной функции сторожевого таймера выводы WD\_En, WDI, Cap\_WD и WD\_St можно не подключать.

#### 4. Назначение выводов

В Таблице 19.1 приведено назначение выводов микросхемы.

**Таблица 19.1.** Назначение выводов микросхемы

№	Имя	Описание
1	Vdd	Плюсовой вывод питания, анод внутреннего диода.
2	Sense+	Сигнальный вывод для подключения датчика тока (шунта) – плюсовой вывод
3	Sense-	Сигнальный вывод для подключения датчика тока (шунта) – минусовой вывод
4	-	
5	-	
6	-	
7	Gate	Вывод для управления внешним силовым транзистором
8	Alarm	Вывод силового внутреннего ключа разрядки.
9	PWoff	Внешнее управление включением нагрузки
10	Compare	Вывод, сигнализирующий о факте перегрузки. Выход компаратора тока перегрузки и триггера срабатывания защиты.
11	-	
12	-	
13	Alarmex	Выход для управления внешнего ключа разрядки
14	WD_St	Вывод, сигнализирующий о сбросе по «сторожевому таймеру».
15	GND	Вывод питания «Общий»
16	Control	Вывод для управления схемой защиты
17	WDI	Вход «сторожевого» таймера
18	-	
19	-	
20	-	
21	WD_En	Вывод активизации/деактивации функции «сторожевого таймера»
22	Cap_WD	Вывод для подключения внешнего конденсатора времязадающей цепи функции «сторожевого таймера»
23	Cap_LP	Вывод для подключения внешнего конденсатора времязадающей цепи функции защиты от «тиристорного защелкивания».
24	GNDА	Минусовой вывод питания
25	-	
26	-	
27	-	
28	Vdd_C	Плюсовой вывод питания для подключения внешнего конденсатора по питанию.

## 5. Электрические параметры

В Таблице 19.2 приведены основные электрические параметры микросхемы для разных напряжений питания.

Таблица 19.2. Назначение выводов микросхемы

Наименование параметра, единица измерения	Обозначение параметра	Норма параметра		Температура среды, °C
		не менее	не более	
Выходное напряжение низкого уровня на выходах Compare и WD_St, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 0,8$ мА	$U_{OL}$	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на выходе Alarm, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 1,5$ мА	$U_{OL}$	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на входе/выходе Gate, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 2,0$ мА	$U_{OL}$	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на выходе Alarmex, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 2,8$ мА	$U_{OL}$	-	0,3	+25±10 -60 +85
Выходное напряжение высокого уровня на входе/выходе Gate, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OH} = 0,1$ мА	$U_{OH}$	2,4	-	+25±10 -60 +85
Выходное напряжение высокого уровня на выходе Alarmex, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OH} = 0,8$ мА	$U_{OH}$	2,4	-	+25±10 -60 +85
Выходное напряжение низкого уровня при функциональном контроле на входе/выходе Gate, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OL1}$ ФК	-	0,4 0,8	+25±10 -60 +85
Выходное напряжение низкого уровня при функциональном контроле на выходах Alarm, Alarmex, WD_St, Compare, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OL2}$ ФК	-	0,4 0,8	+25±10 -60 +85
Выходное напряжение высокого уровня при функциональном контроле на входе/выходе Gate, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OH1}$ ФК	2,3 4,9	-	+25±10 -60 +85
Выходное напряжение высокого уровня при функциональном контроле на выходах Alarm, Alarmex, WD_St, Compare, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OH2}$ ФК	2,3 4,9	0,4 0,8	
Ток потребления статический, мкА при $U_{CC} = 5,5$ В, $U_{IL} = 0$ В, $U_{IH} = 5,5$ В	$I_{CC}$	-	100	+25±10 -60 +85
Ток потребления при выключенном сторожевом таймере, мА при $U_{CC} = 5,5$ В, $U_{IL} = 0$ В, $U_{IH} = 5,5$ В	$I_{OCC1}$	-	0,75	+25±10 -60 +85

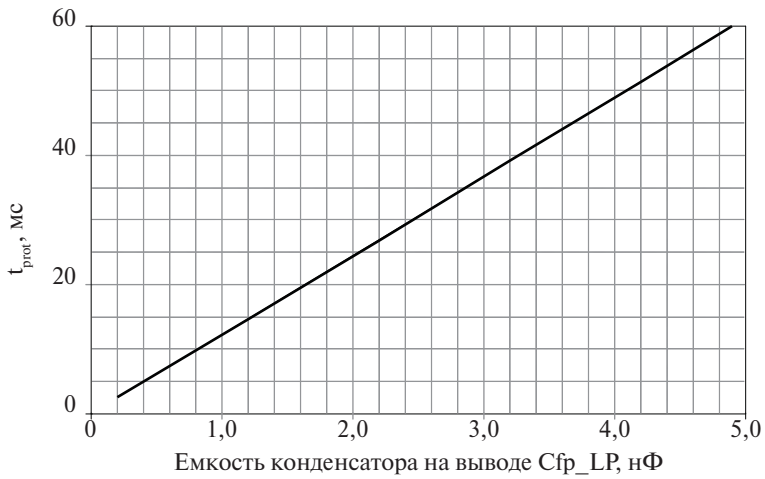
Окончание таблицы 9.2.

Наименование параметра, единица измерения	Обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Ток потребления при включенном сторожевом таймере, мА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{OCC2}$	-	0,95	+25±10 -60 +85
Выходной ток низкого и высокого уровней в состоянии «Выключено» на входах WD_Ep Control, WDI, Sense-, мкА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{ILL}, I_{ILH}$	-3,0	3,0	+25±10 -60 +85
Выходной ток низкого и высокого уровней в состоянии «Выключено» на выходах Compage, Alarm, Alarmex, WD_St, Cap_WD, Cap_LP, мкА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{IZL}, I_{IZH}$	-3,0	3,0	
Ток доопределения до низкого и высокого уровня на входах Cap_WD, Cap_LP, мкА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{D1}, I_{U1}$	4,0	14,0	+25±10 -60 +85
Ток доопределения до низкого уровня на входах WDI, мкА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{D2}$	40,0	80,0	+25±10 -60 +85
Ток доопределения до низкого уровня на входах выходе Sense+, мкА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{D3}$	10,0	26,0	+25±10 -60 +85
Ток доопределения до высокого уровня на входах выходах Control, WD_Ep, PWOFF, мкА при $U_{CC} = 5,5 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,5 \text{ В}$	$I_{U3}$	40,0	80,0	+25±10 -60 +85
Порог срабатывания схемы сравнения (напряжение между входами Sense+ и Sense-), мВ при $U_{CC} = 5,0 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,0 \text{ В}$ при $U_{CC} = 3,3 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 3,3 \text{ В}$	$U_{TLP}$	80 45	120 85	+25±10 -60 +85
Порог срабатывания схемы сравнения (напряжение между входами Sense+ и Sense-), мВ при $U_{CC} = 5,0 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 5,0 \text{ В}$ при $U_{CC} = 3,3 \text{ В}$ , $U_{IL} = 0 \text{ В}$ , $U_{IH} = 3,3 \text{ В}$	$U_{TNC}$	60 35	80 55	+25±10 -60 +85
Время включения защиты в автоматическом режиме при заданной емкости 6,8 нФ, мс при $U_{CC} = 2,7 \text{ В}$ , $U_{IL} = 0,25 \text{ В}$ , $U_{IH} = 2,4 \text{ В}$	$T_{ЗАЩ1}$	50	100	+25±10 -60 +85

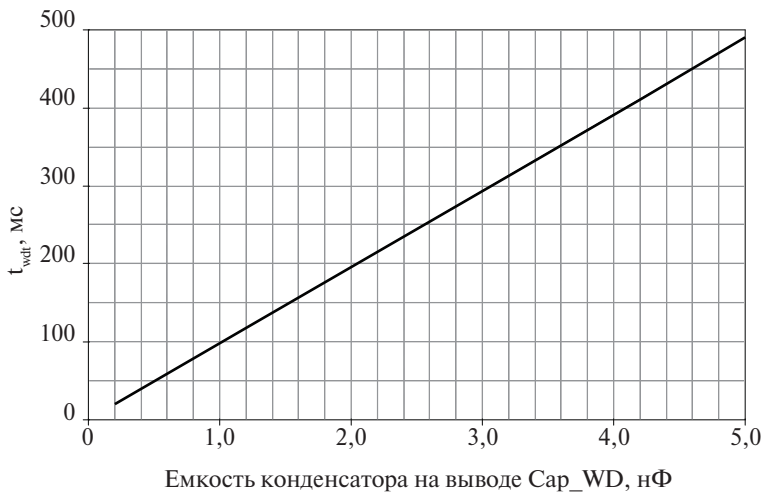
1) Параметры в диапазоне температур гарантируются конструкцией.

На рисунке 19.8 приведена зависимость времени срабатывания защиты по току от емкости внешнего конденсатора. На рисунке 19.9 приведена зависимость времени срабатывания сторожевого таймера от емкости внешнего конденсатора.

В таблице 19.3 приведены параметры микросхемы в предельно-допустимых и предельных режимах.



**Рисунок 19.8.** Зависимость времени  $t_{prot}$  от емкости конденсатора на входе  $C_{ap\_LP}$  ( $C_2$  на рисунке 19.7)



**Рисунок 19.9.** Зависимость времени  $t_{wtdt}$  от емкости конденсатора на входе  $C_{ap\_WD}$  ( $C_3$  на рисунке 19.7)

**Таблица 19.3.** Предельно-допустимые и предельные режимы эксплуатации микросхем

Наименование параметра, единица измерения	Обозначение	Норма параметра			
		предельно-допустимый режим		предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В	$U_{CC}$	2,7	5,5	-0,4	7,0
Напряжение, прикладываемое к выводу закрытой микросхемы, В	$U_{OZ}$	0	$U_{CC}$	-0,4	$U_{CC} + 0,4$ , но не более 4,0
Входное напряжение низкого уровня, В	$U_{IL}$	0	0,4 <sup>1)</sup>	-0,4	-
Входное напряжение высокого уровня, В	$U_{IH}$	( $U_{CC} - 0,4$ ) <sup>1)</sup>	$U_{CC}$	-	$U_{CC} + 0,4$ , но не более 4,0
Выходной ток низкого уровня, мА	$I_{OL}$	-	3,0	-	6,0
Выходной ток высокого уровня, мА	$I_{OH}$	-	1,5	-	3,0
Емкость нагрузки, пФ	$C_L$	-	150	-	250
Емкость нагрузки на выводах Cap_LP и Cap_WD, нФ	$C_{LP}, C_{WD}$	-	100	-	220

<sup>1)</sup> С учетом всех видов помех.

## 6. Стойкость к воздействию внешних факторов

В таблице 19.4 приведены характеристики стойкости микросхем к внешним механическим воздействиям.

**Таблица 19.4.** Стойкость к внешним механическим воздействиям

Воздействие	Характеристики	Значение		Един. изм.
		Мин.	Макс.	
Синусоидальные вибрации	Диапазон частот	1	5000	Гц
	Амплитуда ускорения	—	400 (40)	м/с <sup>2</sup> (g)
Удары одиночного действия в любом направлении	Амплитуда пикового ударного ускорения	—	15000 (1500)	м/с <sup>2</sup> (g)
	Длительность действия ударного ускорения	0,1	2,0	мс
Удары многократного действия в любом направлении	Амплитуда пикового ударного ускорения	—	1500 (150)	м/с <sup>2</sup> (g)
	Длительность действия ударного ускорения	1	5	мс
Линейное ускорение	Амплитуда ускорения		5000 (500)	м/с <sup>2</sup> (g)
Акустический шум	Диапазон частот	50	10000	Гц
	Уровень звукового давления		170	дБ

В таблице 19.5 приведены характеристики стойкости микросхем к внешним климатическим воздействиям.

В таблице 19.6 приведены характеристики надежности.

Микросхема разрешена для применения в специальной аппаратуре.

**Таблица 19.5.** Стойкость к внешним климатическим воздействиям

<i>Воздействие</i>	<i>Значение</i>		<i>Един. изм.</i>
	<i>Мин.</i>	<i>Макс.</i>	
Повышенное рабочее давление		3	атм
Повышенная рабочая температура среды		+85	°С
Повышенная предельная температура среды		+125	°С
Пониженная рабочая температура среды	-60		°С
Пониженная предельная температура среды	-60		°С
Изменение температуры среды в пределах	-60	+125	°С
Повышенная относительная влажность температуре +35°С		98	%

**Таблица 19.6.** Стойкость к внешним климатическим воздействиям

<i>Характеристика</i>	<i>Значение</i>	<i>Един. изм.</i>
Минимальная наработка до отказа в режиме и условия по ОТУ и ТУ при (65±5) °С	100 000	час
Минимальный срок сохраняемости	25	лет

## 7. Корпусное исполнение

Микросхемы изготавливается в корпусе 5123.28-1.01. Чертеж корпуса представлен на рисунке 19.10.

## 8. Обозначение при заказе и в конструкторской документации

Микросхема 1469ТК015 АЕНВ.431260.041ТУ.