

Базовые матричные и базовые кристаллы

Особенности применения базовых матричных и базовых кристаллов	1
Серия базовых матричных кристаллов 5503	2
Серия базовых матричных кристаллов 5507	3
Серия базовых матричных и базовых кристаллов 5521	4
Серия базовых матричных и базовых кристаллов 5529	5

Полузаказные микросхемы общего применения

5503ХМ1-289 – драйвер трансформаторной развязки.....	6
5503ХМ1-563 – микросхема фазового детектора и генератора, управляемого напряжением	7
5503ХМ1-617– шесть операционных усилителей и стабилизатор напряжения	8
5503БЦ7-638 – программируемый генератор импульсов с функцией измерения.....	9
5529ТР015-674 – многофункциональная цифровая микросхема стандартной последовательностной логики	10
5529ТР015-675 – многофункциональная цифровая микросхема стандартной комбинационной логики	11
5529ТР015-688 – восемь LVDS передатчиков.....	12
5529ТР015-689 – четыре LVDS передатчика и четыре LVDS приемника..	13
5529ТР015-695 – четыре приемопередатчика M-LVDS	14
5529ТР015-696 – коммутатор шин LVDS.....	15
5529ТР015-697 – восемь LVDS приемников.....	16
5529ТР015-698 – восемь LVDM передатчиков	17
5529ТР015-699 – четыре LVDM передатчика и четыре LVDM приемника	18

Заказные микросхемы общего применения

1469ТК015 – микросхема тиристорной защиты	19
1469ТК025 и 1469ТК035 – микросхемы тиристорной защиты.....	20

Раздел 20

1469ТК025 и 1469ТК035 – микросхемы тиристорной защиты

1. Назначение	19-2
2. Особенности	19-2
3. Описание	19-2
4. Назначение выводов	19-10
5. Электрические параметры	19-11
6. Стойкость к воздействию внешних факторов.....	19-13
7. Корпусное исполнение	19-15
8. Обозначение при заказе и в конструкторской документации.....	19-15

1. Назначение

Микросхемы 1469ТК025 и 1469ТК035 предназначены для защиты микросхем от возникновения тиристорного эффекта и обеспечивают контроль тока потребления защищаемых микросхем и отключения питания этих микросхем при превышении заданного уровня тока потребления.

2. Особенности

- 1469ТК025 изготовлена по КМОП-технологии «кремния на изоляторе» с топологическими нормами 0,25 мкм;
- 1469ТК035 изготовлена по КМОП-технологии объемного кремний с топологическими нормами 0,18 мкм;
- напряжение питания $3,3 \pm 10\%$;
- ток потребления не более 1,5 мА;
- внутренний мощный ключ с максимальным током не более 500 мА;
- температурный диапазон от минус 60 °С до 85 °С;
- задаваемый порог срабатывания защиты от тиристорного защелкивания;
- задаваемые время реакции и время отключения питания при защите от тиристорного эффекта;
- аналоговое регулирование тока нагрузки при срабатывании защиты;
- опциональный дополнительный уровень защиты от тиристорного защелкивания;
- сторожевой таймер с задаваемым временем ожидания;
- сигнализация при срабатывании защиты от тиристорного защелкивания и переходе в режим ожидания сторожевого таймера;
- возможность внешнего управления;
- защита микросхемы от кратковременных сбоев питания;
- разрешение для применения в специальной аппаратуре.

3. Описание

Микросхема устанавливается в цепь питания и контролирует ток потребления защищаемых микросхем по падению напряжения резистивного шунта в цепи питания.

При работе в автоматическом режиме микросхема:

- отслеживает превышение заданного порога напряжения на шунте;
- при превышении заданного порога включает ограничение тока нагрузки;
- при снижении тока нагрузки снимает ограничение и восстанавливает питание защищаемых микросхем;
- при превышении порога срабатывания защиты в течение заданного времени полностью отключает питание защищаемых микросхем;
- через заданный интервал времени с момента полного отключения восстанавливает питание;
- если разрешена работа сторожевого таймера, отслеживает наличие импульсов на входе сторожевого таймера, а при их отсутствии в течение заданного времени выключает питание защищаемых микросхем.

Ток срабатывания защиты определяется номиналом внешнего токосъемного резистора $R_{изм}$ и заданными порогами срабатывания и рассчитывается по следующей формуле:

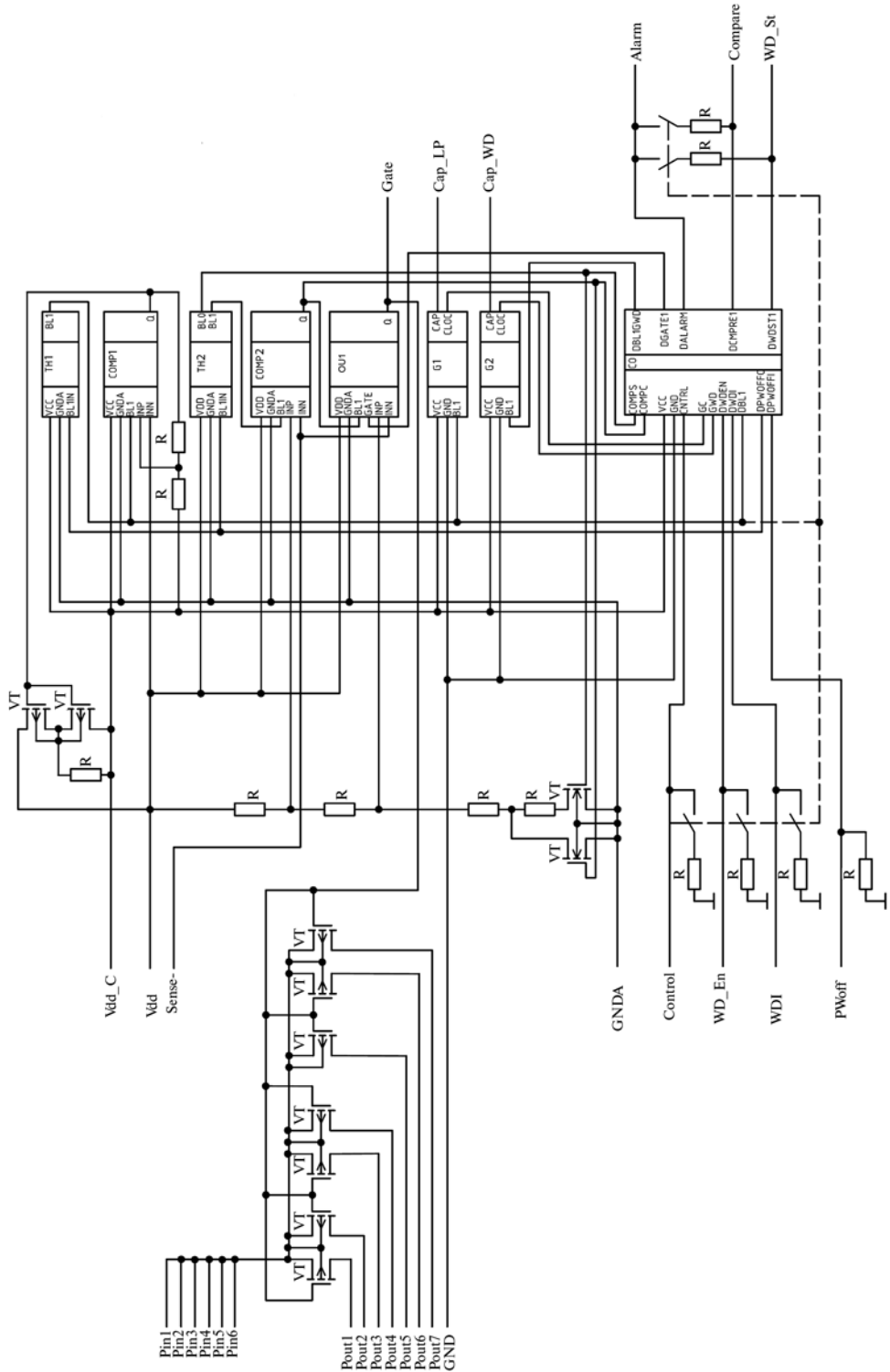


Рисунок 20.1. Функциональная блок-схема микросхемы

$$I_{\text{СРАБ}} = \frac{0,1}{R_{\text{ИЗМ}}}.$$

Установка задержек срабатывания защиты по току и по сторожевому таймеру осуществляется путем выбора значений емкостей внешних конденсаторов, определяющих частоту соответствующих генераторов микросхемы.

Предусмотрена возможность внешнего управления микросхемой с помощью выводов PWoff, Control и WD_En.

Микросхема имеет два информационных выхода, позволяющих внешним системам управления определять события срабатывания защиты от тиристорного защелкивания (выход Compare) и по истечении времени ожидания сторожевого таймера (выход WD_St).

Функциональная блок-схема микросхемы приведена на рисунке 20.1. В состав микросхемы входят следующие основные узлы: COMP1 – компаратор питания отслеживает превышение напряжения на выводе Vdd_C относительно напряжения на выводе Vdd, TH2 – супервизор питания на выводе Vdd, TH1 – супервизор питания на шине Vdd_C, COMP2 – компаратор, OU1 – усилитель, G1 – генератор тактовой частоты схемы управления защитой по току. Частота генератора задается встроенным конденсатором и внешним конденсатором, подключаемым к выводу Cap_LP, G2 – генератор тактовой частоты схемы сторожевого таймера. Частота генератора задается встроенным конденсатором и внешним конденсатором, подключаемым к выводу Cap_WD, CO – цифровая часть микросхемы.

Порог срабатывания, отпускания и режим ограничения по току схемы защиты можно проверить при остановленных генераторах G1 и G2 путем замыкания выводов Cap_LP и Cap_WD на «Общий 0В». Работу компаратора COMP2 при этом можно наблюдать на выводе Compare, а усилителя OU1 на выводе Gate. Временные диаграммы функционирования компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и при остановленных генераторах G1 и G2 показаны на рисунке 20.2. При работающих генераторах диаграмма будет отличаться от представленной. Имитация тиристорного эффекта для наглядности представлена в виде медленно изменяющегося сопротивления нагрузки.

Пороговое значение тока нагрузки, при котором срабатывает защита от тиристорного эффекта, задается сопротивлением шунта в цепи питания, включенного между входами Vdd и Sense-. При превышении порогового значения компаратор COMP2 выдает на вход схемы управления защитой по току сигнал к началу ограничения тока нагрузки, на выводе Compare появляется низкий логический уровень. Вывод Compare можно использовать для проверки правильности выбора порога срабатывания по току. Порог начала ограничения тока нагрузки несколько выше порога компаратора COMP2, поэтому рост уровня сигнала на выходе Gate начинается после появления активного низкого логического уровня на выводе Compare.

Если длительность сигнала Compare не превышает время t_{prot} (на рисунке 20.2: $t_1 < t_{\text{prot}}$), то при снижении тока до порога отпускания сигналы Compare и Gate возвращаются в исходное состояние и питание микросхемы восстанавливается. На рисунке 20.3 показан пример полной временной диаграммы работы микросхемы при защите от тиристорного защелкивания.

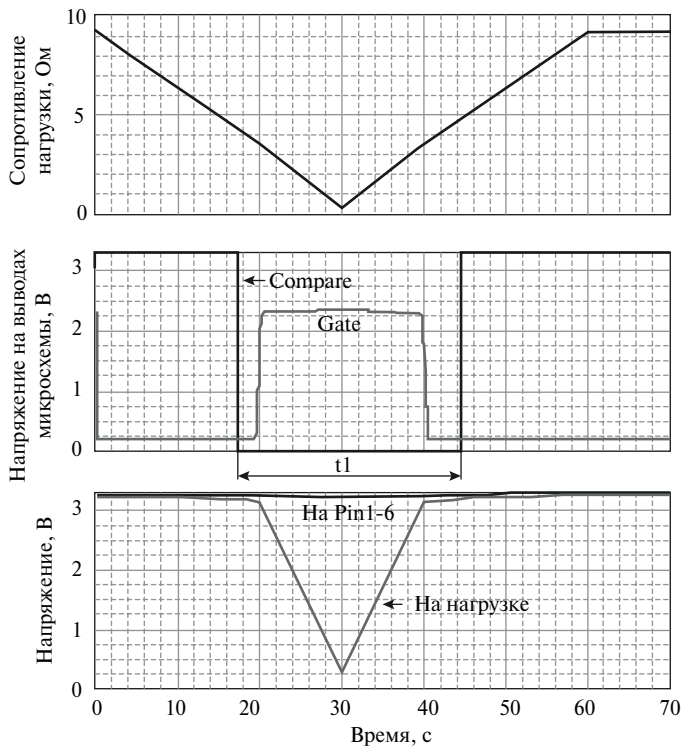


Рисунок 20.2. Работа компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и остановленных генераторах G1 и G2

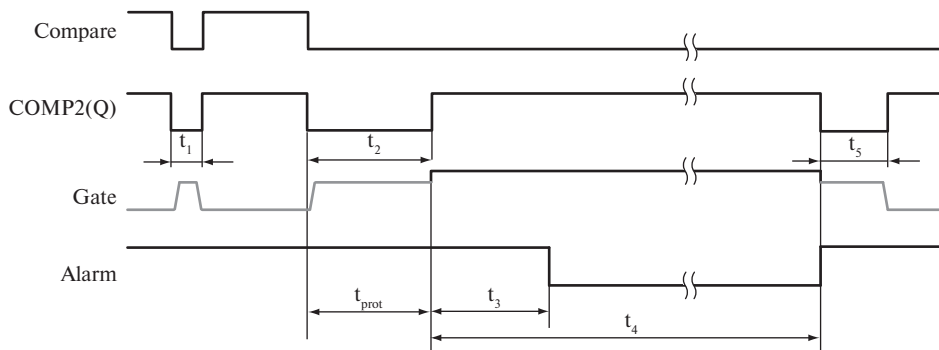


Рисунок 20.3. Пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания

Если сигнал COMP2(Q) о превышении порогового значения от COMP2 превышает t_{prot} , (на рисунке 20.3: $t_2 > t_{prot}$), то схема управления защитой по току выдает на дифференциальный усилитель OU1 сигнал блокировки, который переводит вывод Gate в высокий логический уровень, т.е. вместо ограничения тока нагрузки происходит полное отключение питания нагрузки. Сигнал на выводе Compare при этом остается в состоянии низкого логического уровня до тех пор, пока не поступят внешние сигналы Control, PWoff или не произойдет восстановление питания. Через время, равное t_{prot} (на рисунке 20.3: $t_3 = t_{prot}$), схема управления устанавливает низкий логический уровень на внешнем выводе Alarm. Использование вывода Alarm для включения дополнительного уровня защиты будет рассмотрено ниже.

По истечении времени t_{rec} (рисунок 20.3: $t_4 = 32t_{prot} = t_{rec}$) с момента отключения питания нагрузки схема управления восстанавливает высокий логический уровень сигналов Alarm и Gate, дифференциальный усилитель переходит в нормальный режим работы с возможностью ограничения тока нагрузки. Полное восстановление нормального питания нагрузки произойдет при условии спада тока нагрузки ниже порогового уровня ограничения тока (на рисунке 20.3 в течение времени t_5). На этом цикл защиты от тиристорного защелкивания заканчивается.

При включении питания нагрузки из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания схемы защиты от тиристорного эффекта. Чтобы избежать ошибочного отключения питания, следует выбирать t_{prot} большим, чем длительность пика тока потребления (на рисунке 20.3: $t_5 < t_{prot}$).

На рисунке 20.4 показан пример временной диаграммы работы сторожевого таймера микросхемы.

При низком логическом уровне на внешнем входе WD_En разрешается работа сторожевого таймера. Блокировка сторожевого таймера осуществляется высоким логическим уровнем WD_En или срабатыванием защиты от тиристорного защелкивания. Если период сигнала WDI не превышает t_{wdt} , происходит сброс внутреннего счетчика сторожевого таймера и питание от нагрузки не отключается (на рисунке 20.4: $t_6 < t_{wdt}$). Если за время t_{wdt} период сигнала WDI не завершается, то сторожевой таймер срабатывает и выполняет цикл отключения нагрузки (на

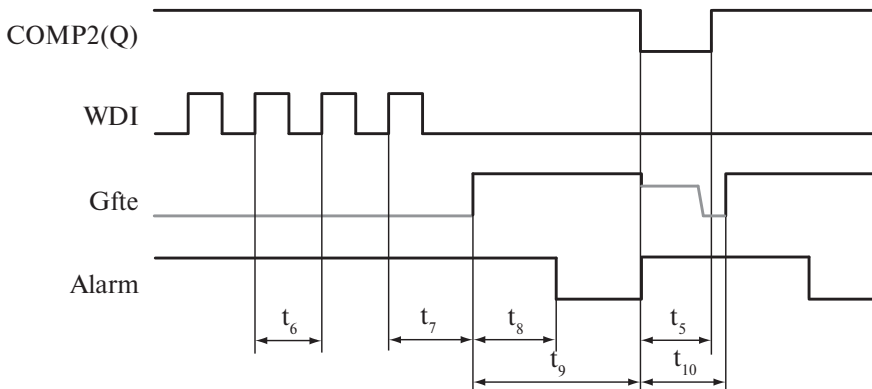


Рисунок 20.4. Пример временной диаграммы функционирования сторожевого таймера

рисунке 20.4: $t_7 = t_{\text{wdt}}$). Минимальная длительность высокого или низкого уровня сигнала на входе WDI должна быть не менее одного периода установленной частоты генератора сторожевого таймера.

При срабатывании сторожевого таймера устанавливается низкий уровень сигнала WD_St. Высокий уровень на выходе WD_St может быть восстановлен подачей высокого логического уровня на вход Control, или на вход PWoff, или сбросом по питанию. По истечении времени twdt с момента срабатывания сторожевого таймера формируется низкий логический уровень на выводе Alarm (в примере на рисунке 20.4: $t_8 = t_{\text{wdt}}$). Длительность отключения питания нагрузки с момента срабатывания сторожевого таймера равна $2t_{\text{wdt}}$ (в примере на рисунке 20.4: $t_9 = 2t_{\text{wdt}}$). После этого сигнал Alarm возвращается в состояние высокого логического уровня, питание нагрузки восстанавливается и дополнительная защита отключается. При включении нагрузки после цикла срабатывания сторожевого таймера из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания защиты. Чтобы это процесс не вызвал ложного срабатывания защиты от тиристорного защелкивания, t_{prot} должно превышать длительность пика тока потребления (на рисунке 20.4: $t_5 < t_{\text{prot}}$). Если на вход WDI по-прежнему не поступает периодический сигнал сброса, то цикл отключения по срабатыванию сторожевого таймера повторится через twdt (на рисунке 20.4: $t_{10} = t_{\text{wdt}}$). Появление низкого уровня на внешнем входе WD_Ep приводит к сбросу и выключению сторожевого таймера (т.е. производит немедленное восстановление питания нагрузки), но не влияет на низкий уровень сигнала WD_St, высокий уровень которого может быть восстановлен подачей высокого логического уровня на вход Control, или на вход PWoff, или сбросом по питанию.

Высокий уровень на входе PWoff позволяет отключить питание нагрузки в любой момент и на произвольное время, возвращает в исходное состояние все узлы микросхемы и устанавливает все выходы в 3-е логическое состояние «отключено». Высокий уровень вывода Gate приводит к отключению питания нагрузки. Нормальное функционирование восстанавливается только по низкому уровню на входе PWoff. Следует обратить внимание на необходимость подключения выводов Control, WD_Ep и WDI к конкретному логическому уровню, т.к. при активном высоком уровне сигнала PWoff происходит отключение дотяжек этих входов к земле, что может вызвать повышение потребляемого микросхемой тока.

При срабатывании схемы защиты возможно сохранение остаточного питающего напряжения на нагрузке, что может привести к сбоям защищаемых ИМС после восстановления питания. В момент срабатывания дополнительного уровня защиты вывод Alarm отпирает внутренний ключ на основе n-канального МОП транзистора и обеспечивает полную разрядку цепи питания защищаемых ИМС.

Для индикации состояния микросхемы используются два выхода: Compare и WD_St. Они позволяют определить, имел ли место факт срабатывания защиты по току или по истечении времени ожидания сторожевого таймера. Восстановить первоначальное состояние этих сигналов можно только с помощью входа Control. Для возвращения сигналов Compare и WD_St в исходное состояние необходимо подать на вход Control управляющий сигнал высокого уровня длительностью не менее t_{prot} . Сигналы сброса длительностью менее t_{prot} игнорируются.

Поскольку существует вероятность кратковременного нарушения питания под воздействием радиационных факторов, предусмотрена возможность

резервного питания микросхемы от дополнительного внешнего конденсатора, подключаемого к выводу Vdd_C. Основной источник питания подключается к выводу Vdd. При нормальном функционировании основного источника потребляемый ток протекает через замкнутые ключи между выводами Vdd_C и Vdd в виде р-канальных МОП транзисторов, управляемые компаратором COMP1. При снижении напряжения на выводе Vdd из-за сбоя основного источника питания компаратор COMP1 срабатывает и размыкает ключи, после чего питание микросхемы поддерживается за счет внешнего конденсатора. Выбор емкости этого конденсатора позволяет задать время автономного функционирования микросхемы. Примеры осциллограмм напряжений на выводах Vdd и Vdd_C при нарушении и аварии питания микросхемы приведены на рисунках 20.5 и 20.6.

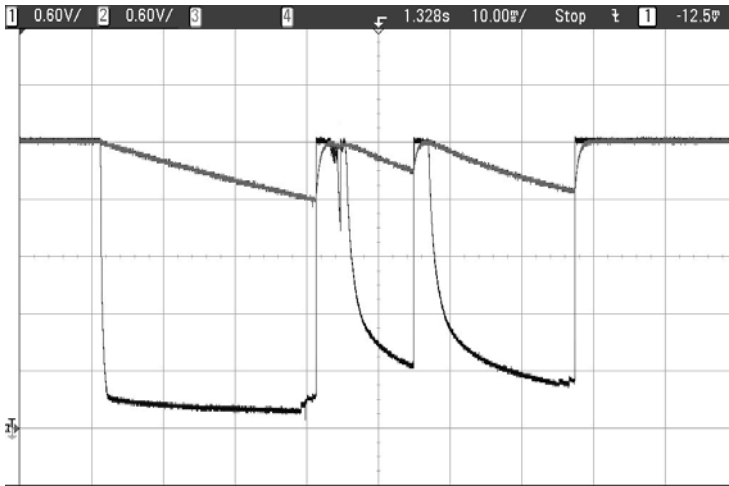


Рисунок 20.5. Пример осциллограммы напряжений на выводах Vdd и Vdd_C при нарушении питания (черный — Vdd, серый — Vdd_C, C1=10 мкФ, сторожевой таймер отключен)

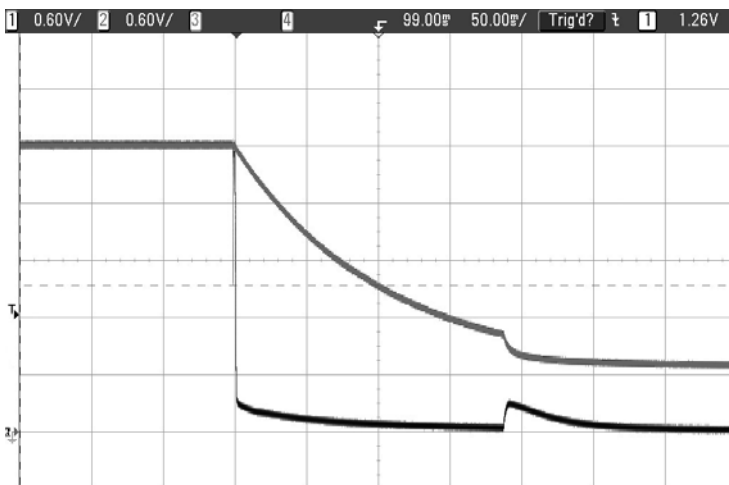


Рисунок 20.6. Пример осциллограммы напряжений на выводах Vdd и Vdd_C при аварии питания (черный — Vdd, серый — Vdd_C, C1=10 мкФ, сторожевой таймер отключен)

Из рисунков 20.5 и 20.6 видно, что момент срабатывания супервизора питания ТН1 произошел через 180 мс после отключения напряжения питания на выводе Vdd.

Условное графическое обозначение и рекомендуемая схема включения микросхемы приведены на рисунке 20.7.

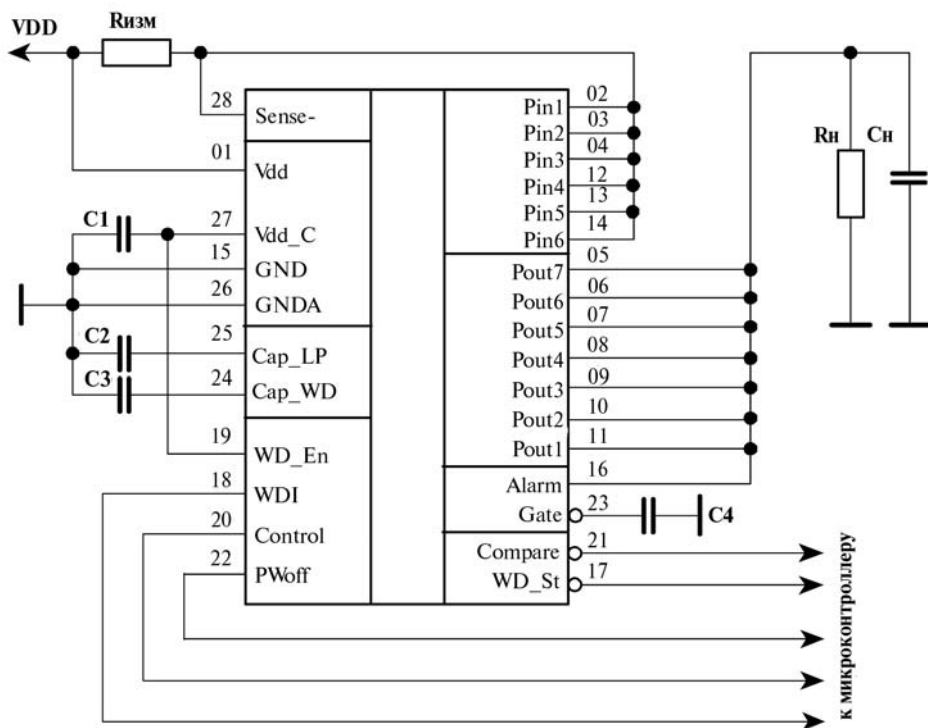


Рисунок 20.7. Условное графическое обозначение и рекомендуемая схема включения микросхемы

Назначение внешних элементов схемы:

- Rизм (датчик тока) — низкоомный резистор, предназначен для отслеживания уровня потребляемого нагрузкой тока;
- Rн, Cн — эквивалентная нагрузка;
- C1 (конденсатор защиты по питанию) — керамический или полярный электролитический конденсатор, заряд которого обеспечивает нормальное функционирование микросхемы на время нарушения работы основного источника питания Vdd;
- C2 (внешний конденсатор схемы защиты от тиристорного защелкивания) — керамический конденсатор, емкость которого определяет частоту тактового генератора, синхронизирующего работу схемы управления защитой от тиристорного защелкивания;
- C3 (внешний конденсатор сторожевого таймера) — керамический конденсатор, емкость которого определяет частоту тактового генератора сторожевого таймера.

• С4 (конденсатор фильтра на выводе управления внутренним ключом защиты) — конденсатор емкостью 2нФ для подавления высокочастотных помех на затворе внутреннего ключа.

При отключенной функции сторожевого таймера выводы WDI, Cap_WD и WD_St можно не подключать.

4. Назначение выводов

В Таблице 20.1 приведено назначение выводов микросхемы.

Таблица 20.1. Назначение выводов микросхемы

№	Имя	Описание
1	Vdd	Питание цифровое и вход подключения датчика тока (шунта)
2	Pin1	Исток мощного внутреннего р-канального транзистора
3	Pin2	
4	Pin3	
5	Pout7	Сток мощного внутреннего р-канального транзистора
6	Pout6	
7	Pout5	
8	Pout4	
9	Pout3	
10	Pout2	
11	Pout1	Исток мощного внутреннего р-канального транзистора
12	Pin4	
13	Pin5	
14	Pin6	
15	GND	Общий 0 В, цифровая земля
16	Alarm	Вывод управления нижним ключом
17	WD_St	Вывод, сигнализирующий о сбросе по «сторожевому таймеру»
18	WDI	Вход «сторожевого» таймера
19	WD_En	Вход активизации/деактивации функции «сторожевого таймера»
20	Control	Вход управления схемой защиты
21	Compare	Выход, сигнализирующий о факте перегрузки. Выход компаратора тока перегрузки и триггера срабатывания защиты
22	PWoff	Вход внешнего управления включением нагрузки
23	Gate	Выход управления внешним ключом питания нагрузки и затвор внутреннего р-канального ключа защиты
24	Cap_WD	Вывод для подключения внешнего конденсатора времязадающей цепи функции «сторожевого таймера»
25	Cap_LP	Вывод для подключения внешнего конденсатора времязадающей цепи функции защиты от «тиристорного защелкивания»
26	GNDА	Общий 0 В, аналоговая земля
27	Vdd_C	Питание и вход для подключения внешнего конденсатора по питанию
28	Sense-	Вход подключения датчика тока (шунта)

5. Технические характеристики

В Таблице 20.2 приведены основные электрические параметры микросхемы для разных напряжений питания.

Таблица 20.2. Назначение выводов микросхемы

Наименование параметра, единица измерения	Обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Выходное напряжение низкого уровня на выходах Compare и WD_St, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 0,8$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на выходе Alarm, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 2,0$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на входе/выходе Gate, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 0,005$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение высокого уровня на входе/выходе Gate, В при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OH} = 0,1$ мА	U_{OH}	2,4	-	+25±10 -60 +85
Ток доопределения до низкого уровня на входах PWoff, WDI, Control, WD_Ep, мкА при $U_{CC} = 3,63$ В, $U_{IL} = 0$ В, $U_{IH} = 3,63$ В	I_{D2} , I_{D3}	20	50	+25±10 -60 +85
Порог срабатывания схемы защиты по входу (напряжение между входами Vdd и SENSE-), мВ при $U_{CC} = 3,3$ В, $U_{IL} = 0$ В, $U_{IH} = 3,3$ В	U_{TLP}^H , U_{TLP}^B	80	120	+25±10 -60 +85
Порог отключения схемы защиты (напряжение между входами Vdd и Sense-), мВ при $U_{CC} = 3,3$ В, $U_{IL} = 0$ В, $U_{IH} = 3,3$ В	U_{TNC}^H , U_{TNC}^B	70	110	+25±10 -60 +85
Время включения защиты в автоматическом режиме (при заданной ёмкости 6,8 нФ), мс	$T_{ЗАЩ1}^H$, $T_{ЗАЩ1}^B$	70	90	+25±10 -60 +85
Ток потребления статический, мкА при $U_{CC} = 3,63$ В, $U_{IL} = 0$ В, $U_{IH} = 3,63$ В	I_{CC}	-	50	+25±10 -60 +85
Ток потребления динамический, мА при $U_{CC} = 3,63$ В, $U_{IL} = 0$ В, $U_{IH} = 3,63$ В	I_{CCon1}	-	0,6	+25±10 -60 +85
Ёмкость на входах Control, WDI, Sense-, WD_Ep, PWoff, пФ	C_I	-	10,0 ¹⁾	+25±10
Ёмкость на входах Pin1, Pin2, Pin3, Pin4, Pin5, Pin6, пФ	C_{Pin}	-	300,0 ¹⁾	+25±10
Ёмкость на выходах Alarm, WD_St, Compare, пФ	C_O	-	10,0 ¹⁾	+25±10
Ёмкость на выходах Rout7, Rout6, Rout5, Rout4, Rout3, Rout2, Rout1, пФ	C_{ROUT}	-	120,0 ¹⁾	+25±10
Ёмкость входа/выхода Gate, пФ	C_{Gate}	-	230,0 ¹⁾	
Ёмкость входа/выхода Cap_WD, Cap_LP, пФ	C_{LPWD}	-	10,0 ¹⁾	+25±10

¹⁾ Параметры в диапазоне температур гарантируются конструкцией.

На рисунке 20.8 приведена зависимость времени срабатывания защиты по току от емкости внешнего конденсатора. На рисунке 20.9 приведена зависимость времени срабатывания сторожевого таймера от емкости внешнего конденсатора.

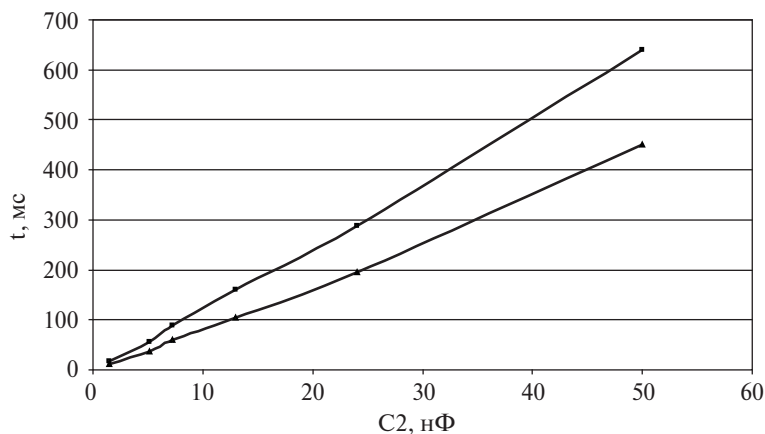


Рисунок 20.8. Зависимость времени t_{prot} от емкости конденсатора на входе Cap_LP (C_2 на рисунке 20.7)



Рисунок 20.9. Зависимость времени t_{wdt} от емкости конденсатора на входе Cap_WD (C_3 на рисунке 20.7)

В таблице 20.3 приведены параметры микросхемы в предельно-допустимых и предельных режимах.

Таблица 20.3. Предельно-допустимые и предельные режимы эксплуатации микросхем

Наименование параметра, единица измерения	Обозначение	Норма параметра			
		предельно-допустимый режим		предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В	U_{CC}	2,7	5,5	-0,4	7,0
Напряжение, прикладываемое к выводу закрытой микросхемы, В	U_{OZ}	0	U_{CC}	-0,4	$U_{CC} + 0,4$, но не более 4,0
Входное напряжение низкого уровня, В	U_{IL}	0	0,4 ¹⁾	-0,4	-
Входное напряжение высокого уровня, В	U_{IH}	$(U_{CC} - 0,4)^{1)}$	U_{CC}	-	$U_{CC} + 0,4$, но не более 4,0
Выходной ток низкого уровня, мА	I_{OL}	-	3,0	-	6,0
Выходной ток высокого уровня, мА	I_{OH}	-	1,5	-	3,0
Емкость нагрузки, пФ	C_L	-	150	-	250
Емкость нагрузки на выводах C_{LP_LP} и C_{LP_WD} , нФ	C_{LP}, C_{WD}	-	100	-	220

¹⁾ С учётом всех видов помех.

6. Стойкость к воздействию внешних факторов

В таблице 20.4 приведены характеристики стойкости микросхем к внешним механическим воздействиям.

Таблица 20.4. Стойкость к внешним механическим воздействиям

Воздействие	Характеристики	Значение		Един. изм.
		Мин.	Макс.	
Синусоидальные вибрации	Диапазон частот	1	5000	Гц
	Амплитуда ускорения	—	400 (40)	м/с ² (г)
Удары одиночного действия в любом направлении	Амплитуда пикового ударного ускорения	—	15000 (1500)	м/с ² (г)
	Длительность действия ударного ускорения	0,1	2,0	мс
Удары многократного действия в любом направлении	Амплитуда пикового ударного ускорения	—	1500 (150)	м/с ² (г)
	Длительность действия ударного ускорения	1	5	мс
Линейное ускорение	Амплитуда ускорения		5000 (500)	м/с ² (г)
Акустический шум	Диапазон частот	50	10000	Гц
	Уровень звукового давления		170	дБ

В таблице 20.5 приведены характеристики стойкости микросхем к внешним климатическим воздействиям.

В таблице 20.6 приведены характеристики надежности.

Таблица 20.5. Стойкость к внешним климатическим воздействиям

<i>Воздействие</i>	<i>Значение</i>		<i>Един. изм.</i>
	<i>Мин.</i>	<i>Макс.</i>	
Повышенное рабочее давление		3	атм
Повышенная рабочая температура среды		+85	°С
Повышенная предельная температура среды		+125	°С
Пониженная рабочая температура среды	-60		°С
Пониженная предельная температура среды	-60		°С
Изменение температуры среды в пределах	-60	+125	°С
Повышенная относительная влажность температуре +35°С		98	%

Таблица 20.6. Характеристики надежности

<i>Характеристика</i>	<i>Значение</i>	<i>Един. изм.</i>
Минимальная наработка до отказа в режиме и условия по ОТУ и ТУ при (65±5) °С	100 000	час
Минимальная наработка до отказ в, облегченном режиме приводимые в ТУ	120 000	час
Минимальный срок сохраняемости	25	лет

Микросхема разрешена для применения в специальной аппаратуре.

Микросхема выполняет свои функции и сохраняет значения параметров в пределах норм, установленных в таблице 20.2, во время и после воздействия специальных факторов со значениями характеристик, приведенных в таблице 20.7 в соответствии с ГОСТ РВ 20.39.414.2-98.

Таблица 20.7. Характеристики специальных факторов по группам исполнения

<i>Виды специальных факторов</i>	<i>Характеристики специальных факторов</i>	<i>Значения характеристик специальных факторов</i>	
		<i>1469ТК025</i>	<i>1469ТК035</i>
7.И	7.И1	5УС	4Ус
	7.И6	6УС	6Ус
	7.И7	0,5-5УС	5-4Ус
	7.И8	1УС	0,013-1УС
	7.И1 –7.И13	2-2Р	2Р
7.С	7.С1	5УС	4Ус
	7.С4	5УС	3-4Ус
	7.К1	2К1,2	2К
7.К	7.К4	1К1,2	1К1,2
	7.К11	80 МэВ·см ² /мг ³	41 МэВ·см ² /мг
Примечания 1 При совместном воздействии факторов с характеристиками 7.К1 и 7.К4. 2 При независимом воздействии факторов с характеристиками 7.К1 и 7.К4. 3 По катастрофическим отказам.			

По отдельному запросу высылается протокол испытаний к воздействиям специальных факторов.

7. Корпусное исполнение

Микросхемы изготавливается в корпусе 5123.28-1.01. Чертёж корпуса представлен на рисунке 20.10.

8. Обозначение при заказе и в конструкторской документации

Микросхема 1469ТК025 – АЕНВ.431260.042ТУ.

Микросхема 1469ТК035 – АЕНВ.431260.042ТУ.

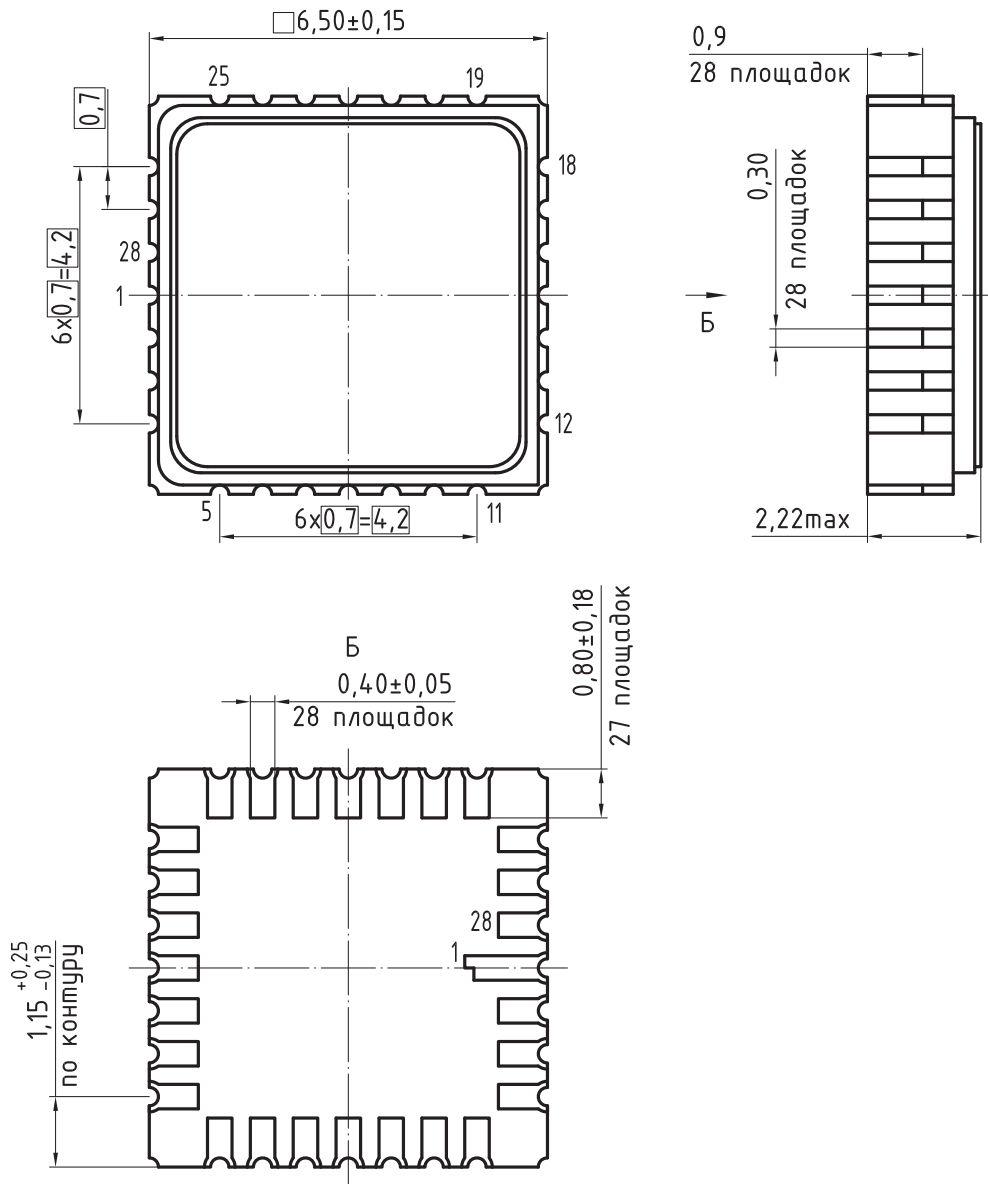


Рисунок 20.10. Чертёж корпуса 5123.28-1.01