

УТВЕРЖДАЮ

Заместитель директора
по инновационной деятельности
НПК "Технологический центр"


В.Г. Сницар

" " _____ 2018г.

МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ

1469ТК025, 1469ТК035 АЕНВ.431260.042ТУ

ТЕХНИЧЕСКОЕ ОПИСАНИЕ

ГАВЛ.431260.561ТО

Начальник лаборатории
разработки аналого-цифровых БИС
НПК "Технологический центр"


Р.А. Федоров

" 03 " _____ 07 _____ 2018г.

Инв. № подлин	1341	Подп. и дата	Снц 08.08.18	Взам. инв. №		Инв. № дубл.		Подп. и дата	
---------------	------	--------------	--------------	--------------	--	--------------	--	--------------	--

Перв. примен.

Справ. №

Микросхема предназначена для защиты аппаратуры от возникновения тиристорного эффекта путем контроля тока потребления. Микросхема устанавливается в цепь питания и при превышении заданного уровня тока потребления питание защищаемой цепи отключается. В штатном режиме микросхема:

- отслеживает падение напряжения на резисторе $R_{изм}$ (датчике тока), включенным между выводами Vdd и Sense-;
- осуществляет ограничение тока нагрузки, если падение напряжения на датчике тока превышает порог срабатывания защиты;
- восстанавливает питание защищаемой цепи, если после ограничения тока падение напряжения на датчике тока становится менее напряжения порога отпускания защиты;
- полностью отключает питание защищаемой цепи, если падение напряжения на датчике тока превышает напряжение порога срабатывания защиты более заданного времени;
- восстанавливает питание через заданный интервал времени с момента полного отключения питания защищаемой цепи;
- при разрешении работы сторожевого таймера, отслеживает наличие импульсов на его входе и, если в течение заданного времени импульсы отсутствуют, отключает питание защищаемой цепи, а через заданный интервал времени восстанавливает питание;
- имеет возможность продолжать работу при кратковременных сбоях питания.

Подп. и дата

Изм. № дубл.

Взам. инв. №

Подп. и дата

Импульсы на его входе и, если в течение заданного времени импульсы отсутствуют, отключает питание защищаемой цепи, а через заданный интервал времени восстанавливает питание;

имеет возможность продолжать работу при кратковременных сбоях питания.

Номинал резистора $R_{изм}$ определяет ток срабатывания защиты и рассчитывается с учетом порога срабатывания защиты по формуле 1:

$$R_{изм} = \frac{U_{ТЛР}}{I_{защ}}, \quad (1)$$

где $R_{изм}$ – сопротивление резистора датчика тока, (Ом);
 $U_{ТЛР}$ – напряжение порога срабатывания защиты, (В) см. таблицу 1;
 $I_{защ}$ – ток срабатывания защиты, (А).

Инв. № подл. 1347	Подп. и дата	09.08.18			ГЛАВЛ.431260.561ТО	Лит.	Лист	Листов	
	Изм.	Лист	№ докум.	Подп.					Дата
	Разраб.		Астахова	<i>[Подпись]</i>					03.07.18
	Пров.		Федоров	<i>[Подпись]</i>					08.07.18
	Н.контр.		Казаков	<i>[Подпись]</i>					07.08.18
Утв.		Денисов	<i>[Подпись]</i>	03.07.18					
Микросхемы интегральные 1469ТК025; 1469ТК035						A	2	13	
Техническое описание									

Выбирать сопротивление резистора датчика тока необходимо с учетом переходных процессов и динамического потребления в защищаемой цепи. Падение напряжения на $R_{ИЗМ}$ при номинальном токе в защищаемой цепи не должно превышать порог отпускания защиты U_{TNC} (см. таблицу 1 ТУ). Падение напряжения на $R_{ИЗМ}$ при максимальном токе потребления в течение времени больше времени задержки срабатывания защиты (T_{PROT}) не должно превышать U_{TLP} .

Устанавливать период срабатывания сторожевого таймера T_{WD} следует с учетом того, что полный цикл отключения и последующего восстановления питания в защищаемой цепи будет составлять $2 \cdot T_{WD}$. Для исключения срабатывания защиты по сторожевому таймеру на входе WDI микросхемы необходимо формировать положительный импульс с периодом меньшим T_{WD} и длительностью не менее $T_{WD} / 30$.

Время срабатывания защиты по току (T_{PROT}) и по сторожевому таймеру (T_{WD}) определяются емкостью внешних конденсаторов, задающих частоту соответствующих генераторов микросхемы.

Предусмотрена возможность внешнего управления микросхемой с помощью выводов PWoff, Control и WD_En. Микросхема имеет два информационных выхода, позволяющих внешним системам управления определять события срабатывания защиты от тиристорного защелкивания (выход Compare) и по истечении времени ожидания сторожевого таймера (выход WD_St).

Функциональная блок-схема микросхемы приведена на рисунке 1.

В состав микросхемы входят следующие основные узлы:

COMP1 – компаратор питания, отслеживает превышение напряжения на выводе Vdd_C относительно напряжения на выводе Vdd,

TH2 – супервизор питания на выводе Vdd,

TH1 – супервизор питания на шине Vdd_C,

COMP2 – компаратор датчика тока,

OU1 – усилитель,

G1 – генератор тактовой частоты схемы управления защитой по току, частота задается встроенным и внешним конденсатором, подключаемым к выводу Cap_LP,

G2 – генератор тактовой частоты сторожевого таймера, частота задается встроенным и внешним конденсатором, подключаемым к выводу Cap_WD,

CO – блок управления.

Инд. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
1341	09.08.18			

Изм	Лист	№ докум.	Подп.	Дата	ГАВЛ.431260.561ТО	Лист
						3

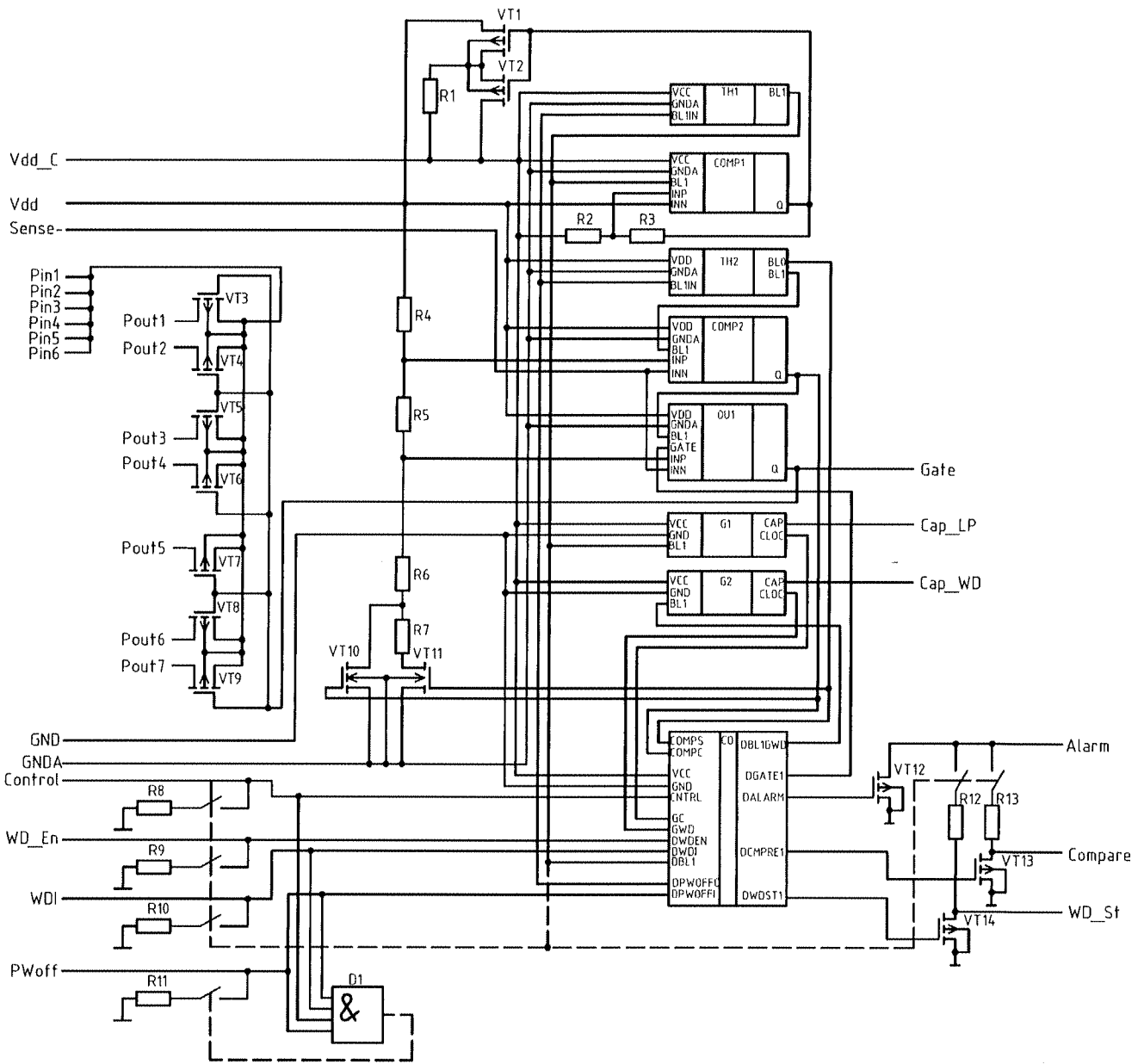


Рисунок 1 – Функциональная блок-схема

Пороговое значение тока нагрузки, при котором срабатывает защита от тиристорного эффекта, задается сопротивлением низкоомного резистора $R_{ИЗМ}$ в цепи питания, включенного между входами Vdd и Sense-. При превышении напряжением на $R_{ИЗМ}$ порогового значения срабатывания защиты внутренний компаратор COMP2 выдает на блок управления СО сигнал к началу ограничения тока нагрузки, на выводе Compare появляется низкий логический уровень. Вывод Compare можно использовать для проверки правильности выбора датчика тока.

На рисунке 2 показан пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания.

Подп. и дата	
Инв. № дубл.	
Взам. инв. №	
Подп. и дата	Иванов 09.08.98
Инв. № подл.	1341

Изм	Лист	№ докум.	Подп.	Дата	ГАВЛ.431260.561ТО	Лист
						4

Если длительность сигнала Compare не превышает время T_{PROT} (как показано на левой части рисунка 2: $t1 < T_{PROT}$), то происходит ограничение тока в защищаемой цепи на время $t1$, а затем сигналы Compare и Gate возвращаются в исходное состояние и питание защищаемой цепи восстанавливается.

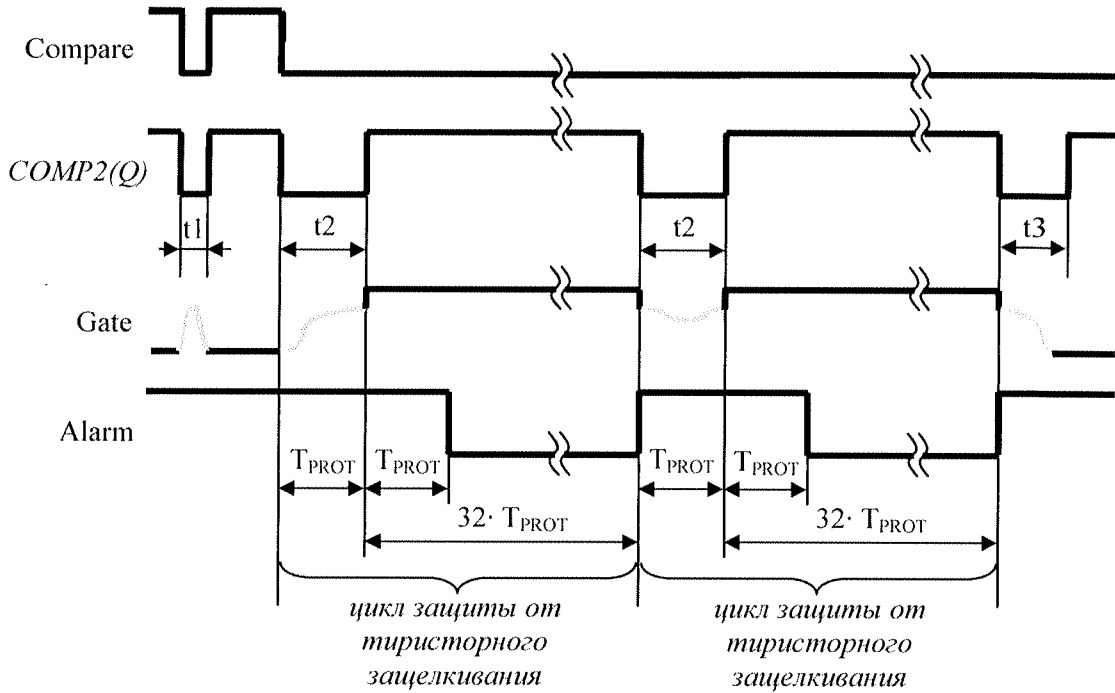


Рисунок 2 – Пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания

Если сигнал Q от внутреннего компаратора COMP2 о превышении порогового значения U_{TLP} длится больше времени T_{PROT} (центральная часть рисунка 2), то схема управления защитой по току выдает на усилитель OUI сигнал блокировки, который выдает на вывод микросхемы Gate высокий логический уровень, таким образом происходит полное отключение питания защищаемой цепи. При этом сигнал на выводе микросхемы Compare переходит в состояние низкого логического уровня. Высокий уровень на выходе Compare может быть восстановлен подачей высокого логического уровня на вход Control длительностью не менее T_{PROT} , или высоким логическим уровнем на вход PWOFF длительностью не менее 1 мкс, или сбросом микросхемы по питанию.

Через время, равное T_{PROT} , схема управления устанавливает низкий логический уровень на внешнем выводе Alarm посредством внутреннего ключа на основе p-канального МОП транзистора и обеспечивает шунтирование защищаемой цепи питания. Вывод Alarm предназначен для снятия остаточного напряжения после отключения питания с защищаемой цепи, которое может привести к поддержанию тиристорного

Инв. № подл.	1341	Подп. и дата	Jul 09.08.18
Взам. инв. №		Инв. № дубл.	
Подп. и дата		Подп. и дата	

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

ГАВЛ.431260.561ТО

Лист

5

эффекта паразитными токами.

Для предотвращения выгорания ключа на выводе Alarm рекомендуемая суммарная емкость нагрузки не должна превышать 100 мкФ.

По истечении времени $32 \cdot T_{PROT}$ с момента отключения питания нагрузки схема управления восстанавливает высокий логический уровень сигналов Alarm и Gate, усилитель OUI переходит в нормальный режим работы с возможностью ограничения тока нагрузки. На этом цикл защиты от тиристорного защелкивания заканчивается. Если при последующем включении питания защищаемой цепи наблюдается повышенный ток в течение времени T_{PROT} , то происходит повторение цикла защиты от тиристорного защелкивания. Полное восстановление нормального питания защищаемой цепи произойдет при условии спада тока защищаемой цепи ниже порогового уровня отпускания защиты (как показано на правой части рисунка 2 в течение времени $t3$).

При включении питания защищаемой цепи из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания схемы защиты от тиристорного эффекта. Чтобы избежать ошибочного отключения питания, следует выбирать T_{PROT} большим, чем длительность пика тока потребления (на рисунке 2: $t3 < T_{PROT}$).

При низком логическом уровне на внешнем входе WD_En разрешается работа сторожевого таймера. Блокировка сторожевого таймера осуществляется высоким логическим уровнем WD_En или срабатыванием защиты от тиристорного защелкивания. На рисунке 3 показан пример временной диаграммы работы сторожевого таймера микросхемы.

При включенном сторожевом таймере подача на вход WDI импульсов шириной не менее $T_{WD}/30$ и периодом не более T_{WD} сбрасывает внутренний счетчик и отключение питания в защищаемой цепи не производится (как показано на левой части рисунка 3: $t4 < T_{WD}$). Если за время T_{WD} период сигнала WDI не завершается, то сторожевой таймер срабатывает и выполняет цикл отключения защищаемой цепи. При срабатывании сторожевого таймера устанавливается низкий логический уровень на выходе микросхемы WD_St . Высокий уровень на выходе WD_St может быть восстановлен подачей высокого логического уровня на вход Control длительностью не менее T_{PROT} , или высоким логическим уровнем на вход $PWoff$ длительностью не менее 1 мкс, или сбросом микросхемы по питанию.

Изм	Лист	№ докум.	Подп.	Дата
Изм	Лист	№ докум.	Подп.	Дата

Изм	Лист	№ докум.	Подп.	Дата	ГАВЛ.431260.561ТО	Лист
						6

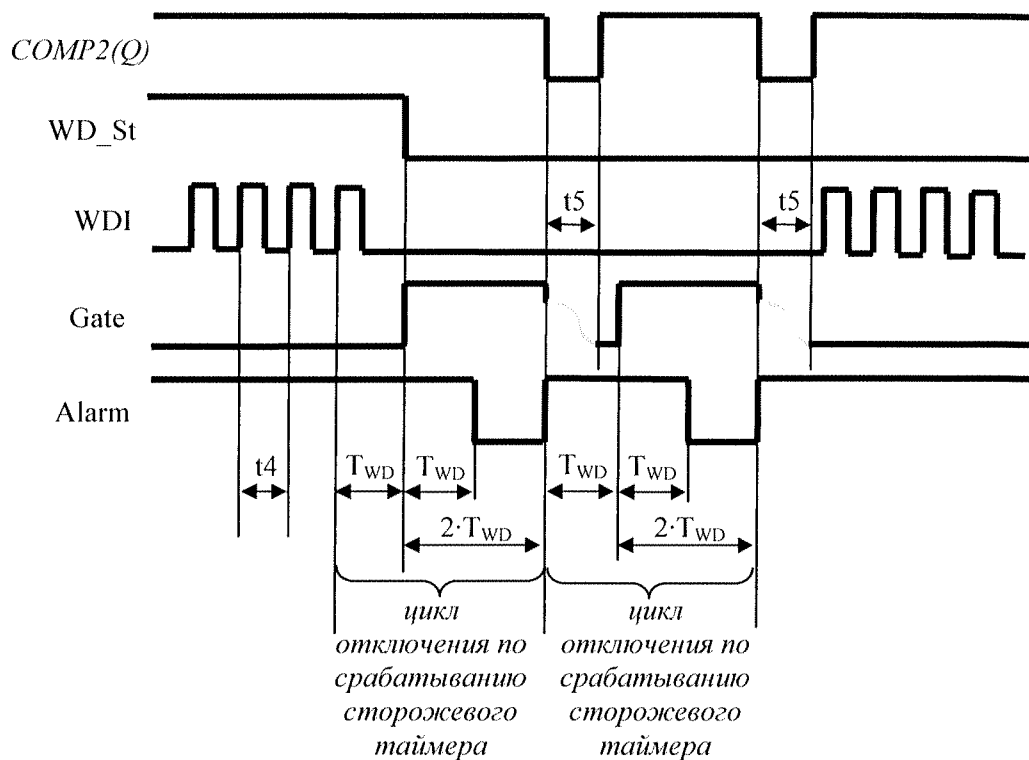


Рисунок 3 – Пример временной диаграммы функционирования сторожевого таймера

По истечении времени T_{WD} с момента срабатывания сторожевого таймера формируется низкий логический уровень на выводе Alarm. Длительность отключения питания защищаемой цепи с момента срабатывания сторожевого таймера равна $2 \cdot T_{WD}$. После этого сигнал Alarm возвращается в состояние высокого логического уровня и питание защищаемой цепи восстанавливается. На рисунке 3: $t_5 < T_{WD}$ – время включение питания с кратковременным превышением тока зарядки конденсатора защищаемой цепи.

Если на вход WDI по-прежнему не поступает периодический сигнал сброса, то цикл отключения по срабатыванию сторожевого таймера повторится через T_{WD} .

Появление низкого уровня на внешнем входе WD_En приводит к выключению сторожевого таймера, т.е. производит немедленное восстановление питания защищаемой цепи, но не влияет на низкий уровень сигнала WD_St.

Высокий уровень на входе PWoff возвращает в исходное состояние все узлы микросхемы, отключает внутренние резисторы доопределения с выводов WD_En, WDI, Control, Compare, WD_St и устанавливает выходы микросхемы в 3-е логическое состояние «Отключено». При этом вывод Gate принимает состояние высокого логического уровня, который приводит к отключению питания защищаемой цепи.

Инв. № подл.	1341
Подп. и дата	Дуб 09.08.18
Взам. инв. №	
Инв. № дубл.	
Подп. и дата	

Изм	Лист	№ докум.	Подп.	Дата	ГАВЛ.431260.561ТО	Лист
						7

Если при этом дополнительно подать высокий уровень на входы WDI, WD_En и Control, то происходит отключение внутреннего резистора доопределения на самом входе PWoff. Комбинация из одновременных высоких уровней на входах WDI, WD_En, Control и PWoff является тестовой и используется для контроля токов утечки при изготовлении микросхемы.

Следует обратить внимание, что для предотвращения самопроизвольного включения тестового режима при включении питания рекомендуется снаружи на любой из входов WDI, WD_En, Control или на все подать низкий уровень.

Функционирование восстанавливается по низкому уровню на входе PWoff.

Для индикации состояния микросхемы используются два выхода: выход Compare позволяет определить имел ли место факт срабатывания защиты по току, а выход WD_St позволяет определить имел ли место факт срабатывания защиты по истечении времени ожидания сторожевого таймера.

Рекомендуемая схема включения микросхемы при включенной функции сторожевого таймера приведена на рисунке 4.

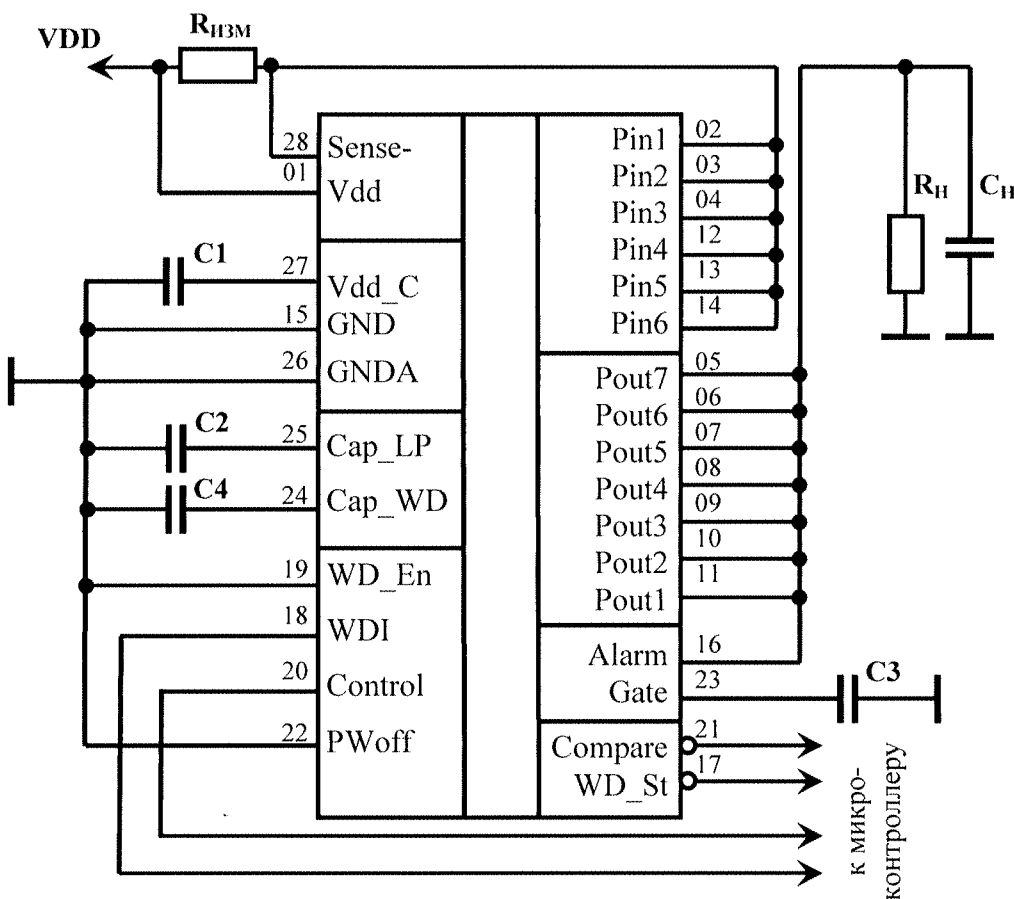


Рисунок 4 – Рекомендуемая схема включения микросхемы при включенной функции сторожевого таймера

Изм.	Лист	№ докум.	Подп.	Дата
Изм.	Лист	№ докум.	Подп.	Дата

ГАВЛ.431260.561ТО

Лист

8

$R_{\text{ИЗМ}}$ - низкоомный резистор, предназначен для отслеживания уровня потребляемого нагрузкой тока рассчитывается по формуле 1.

$R_{\text{н}}$, $C_{\text{н}}$ - эквивалентная нагрузка. Рекомендуемая суммарная емкость нагрузки не должна превышать 100 мкФ.

$C1$ - конденсатор керамический или полярный электролитический номиналом не менее 0,3 мкФ и рабочим напряжением не менее 10 В обеспечивает временное функционирование микросхемы при нарушении работы основного источника питания V_{dd} . $C1$ рекомендуется располагать в непосредственной близости между выводами V_{dd} и выводами GND (0В).

$C2$ - внешний конденсатор определяющий частоту тактового генератора, синхронизирующего работу схемы управления защитой от тиристорного защелкивания, рассчитывается по формуле: $C1[\text{нФ}] = \frac{T_{\text{PROT}}[\text{мс}]}{11.2}$. Зависимости времени срабатывания защиты T_{PROT} от номинала $C2$ представлены на рисунках 8-9.

$C3$ - конденсатор на затворе управления внутренним ключом защиты для подавления высокочастотных помех, рекомендуемое значение 2 нФ.

$C4$ - внешний конденсатор сторожевого таймера, определяющий частоту тактового генератора сторожевого таймера, рассчитывается по формуле: $C1[\text{нФ}] = \frac{T_{\text{WD}}[\text{мс}]}{112}$. Зависимость времени T_{WD} срабатывания сторожевого таймера от номинала внешнего регулировочного конденсатора $C4$ на выводе $C_{\text{ар_WD}}$ представлена на рисунках 12-13.

Мощность источника питания рассчитывается по формуле: $W = U_{\text{CC}} \cdot \left(\frac{2 \cdot U_{\text{TLP}}}{R_{\text{ИЗМ}}} \right)$.

Рекомендуемая схема включения микросхемы при выключенной функции сторожевого таймера приведены на рисунке 5.

Инв. № подл.	1341
Подп. и дата	Сид 09.08.18
Взам. инв. №	
Инв. № дубл.	
Подп. и дата	

Изм	Лист	№ докум.	Подп.	Дата	ГAVЛ.431260.561ТО	Лист
						9

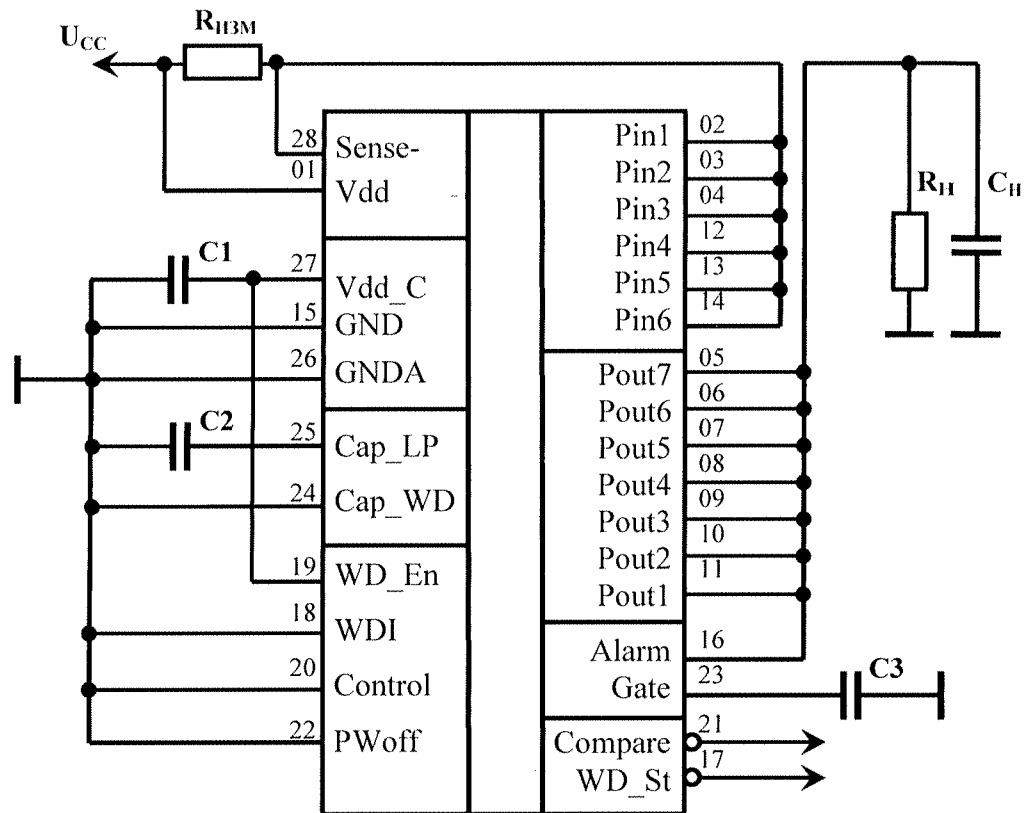


Рисунок 5. – Рекомендуемая схема включения микросхемы при отключенной функции сторожевого таймера

Поскольку существует вероятность кратковременного нарушения питания под воздействием радиационных факторов, предусмотрена возможность резервного питания микросхемы от дополнительного внешнего конденсатора, подключаемого к выводу Vdd_C. Основной источник питания подключается к выводу Vdd. При штатном функционировании основного источника потребляемый ток протекает через замкнутые ключи между выводами Vdd_C и Vdd в виде р-канальных МОП транзисторов, управляемые компаратором COMP1. При снижении напряжения на выводе Vdd из-за сбоя основного источника питания внутренний компаратор COMP1 срабатывает и размыкает ключи, после чего питание микросхемы поддерживается за счет внешнего конденсатора C1. Выбор номинала C1 позволяет задать время автономного функционирования микросхемы. Примеры осциллограмм напряжений на выводах Vdd и Vdd_C при нарушении и аварии питания микросхемы приведены на рисунках 6 и 7.

Имп. № подл. 1347	Подп. и дата Имп. 09.08.88	Взам. инв. №	Инв. № дубл.	Подп. и дата
----------------------	-------------------------------	--------------	--------------	--------------

Изм	Лист	№ докум.	Подп.	Дата	ГАВЛ.431260.561ТО	Лист
						10

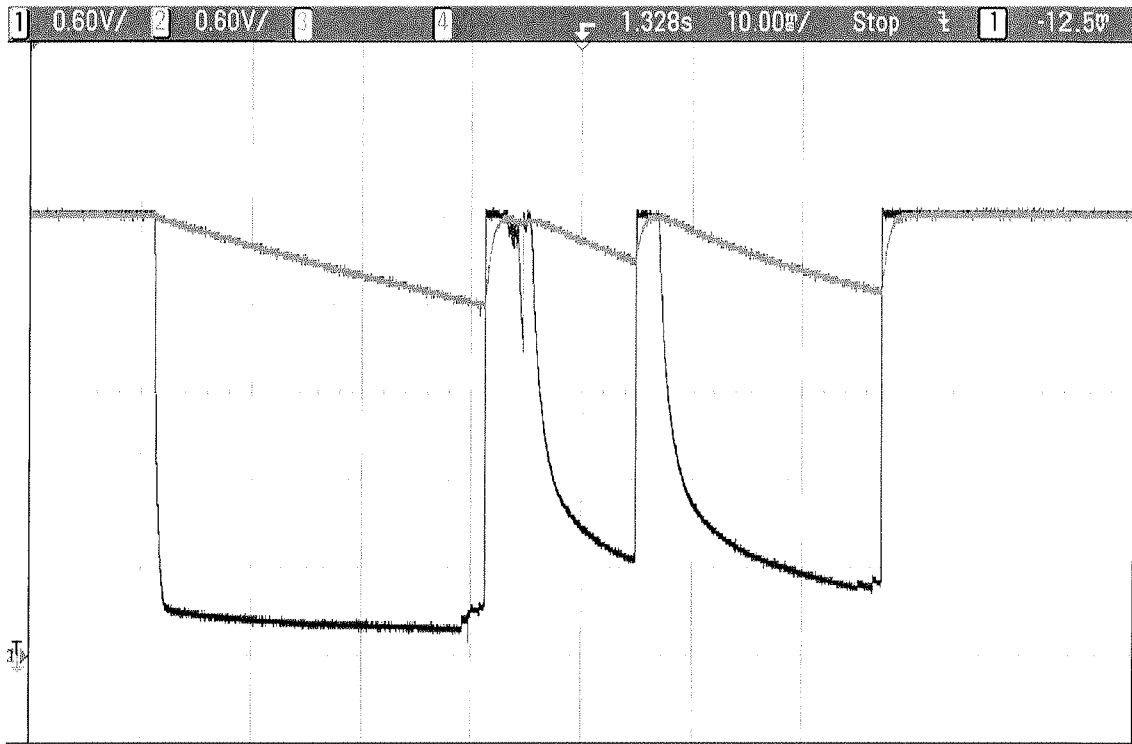


Рисунок 6. – Пример осциллограммы напряжений на выводах Vdd и Vdd_C при нарушениях питания (черный - Vdd, серый - Vdd_C, C1=10 мкФ)

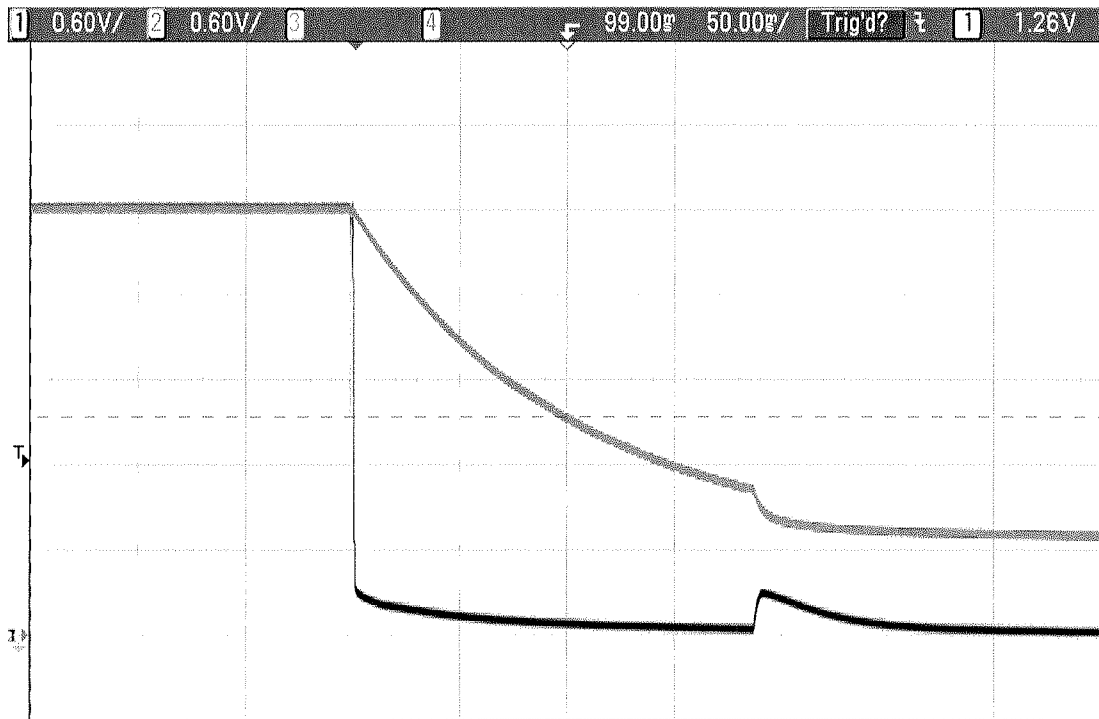


Рисунок 7. – Пример осциллограммы напряжений на выводах Vdd и Vdd_C при аварии питания (черный - Vdd, серый - Vdd_C, C1=10 мкФ)

Из рисунка 7 видно, что момент срабатывания внутреннего супервизора питания TH1 произошел через 180 мс после отключения напряжения питания на выводе Vdd.

Зависимость времени срабатывания защиты T_{PROT} от номинала внешнего регулировочного конденсатора на выводе Cap_LP, зависимость времени срабатывания

Изм.	Лист	№ докум.	Подп.	Дата
Изм.	Лист	№ докум.	Подп.	Дата
Изм.	Лист	№ докум.	Подп.	Дата
Изм.	Лист	№ докум.	Подп.	Дата

Подп. и дата
13.41
09.08.18

ГАВЛ.431260.561ТО

Лист
11

сторожевого таймера T_{WD} от номинала внешнего регулировочного конденсатора на выводе Cap_WD , зависимость напряжения порога срабатывания схемы защиты U_{TLP} от напряжения питания U_{CC} и зависимость напряжения порога отключения схемы защиты U_{TNC} от напряжения питания U_{CC} представлены в АЕНВ.431260.042ТУ.

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
1341	<i>Лук 09.08.18</i>			
Изм	Лист	№ докум.	Подп.	Дата
Г АВЛ.431260.561ТО				Лист
				12

Лист регистрации изменений

Изм	Номера листов (страниц)				Всего листов (страниц) в документе	№ документа	Входящий № сопроводительного документа и дата	Подпись	Дата
	Измененных	Замененных	Новых	Аннулированных					

Изм	Лист	№ докум.	Подп.	Дата
1341				
Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата

ГАВЛ.431260.561ТО

Лист

13